

BAB III

METODOLOGI PENELITIAN

Penyusunan penelitian ini berdasarkan pada implementasi suatu algoritma filter digital ke suatu perangkat keras yaitu FPGA serta telah ditentukan spesifikasi filter digital itu sendiri.

Langkah-langkah yang perlu dilakukan untuk merealisasikan alat yang akan dibuat adalah sebagai berikut :

3.1 Penentuan Spesifikasi Alat

Penentuan spesifikasi alat ini, bertujuan agar dapat dibuat sesuai yang diinginkan dan dapat bekerja dengan efektif serta efisien. Alat yang dirancang memiliki spesifikasi sebagai berikut:

- 1) Jenis filter yang digunakan ialah *lowpass filter* IIR Butterworth orde 4.
- 2) Circuit board yang digunakan adalah Atlys™ Board.
- 3) FPGA yang digunakan adalah Xilinx Spartan-6 LX45.
- 4) Frekuensi sinyal masukan antara 20-20.000 Hz
- 5) Frekuensi *cutoff* dapat diubah-ubah menggunakan *switch* pada FPGA dengan kelipatan 1000 Hz dimulai dari frekuensi 10.000 Hz hingga 20.000Hz
- 6) Metode yang di gunakan dalam merancang filter digital adalah merancang filter analog Butterworth *lowpass* lalu mengaplikasikan transformasi filter menjadi digital.

3.1 Studi Literatur

Dalam penyusunan karya tulis ini, pengumpulan data dilakukan dengan melakukan studi literatur (*library research*), penelusuran informasi digital, dan wawancara narasumber dengan sasaran tinjauan antara lain:

- 1) Informasi internet.
- 2) Pustaka-pustaka referensi.
- 3) Pustaka penunjang.

Studi literatur yang dilakukan bertujuan untuk mengkaji hal-hal yang berhubungan dengan teori-teori yang mendukung dalam perencanaan dan perealisasiian alat. Adapun teori-teori yang dikaji adalah sebagai berikut:

- 1) Teori mengenai pengolahan sinyal digital terutama tentang filter digital

- 2) Teori mengenai filter IIR.
- 3) Teori tentang *Field Programmable Gate Arrays* (FPGA)
- 4) Bahasa deskripsi perangkat keras atau yang disebut VHDL .

3.2 Perancangan Dan Implementasi Filter

Perancangan filter IIR dimulai dengan perancangan filter analog *lowpass*.

Karakteristik yang digunakan dalam filter analog adalah filter Butterworth. Transformasi dari analog menjadi digital menggunakan transformasi bilinear.

Fungsi alih filter Butterworth yang telah ditransformasikan akan didapatkan fungsi alih yang ditunjukkan Persamaan.

$$H(z) = \frac{\sum_{l=0}^L b[l]z^{-l}}{1 + \sum_{l=1}^L a[l]z^{-l}}$$

dengan:

L = orde filter

$b[l]$ = konstanta pengali pada nol

$a[l]$ = konstanta pengali pada tiang

Sinyal keluaran filter yang didapatkan berdasarkan Persamaan 3 ditunjukkan pada Persamaan 3.1.

$$y[n] = \sum_{l=0}^L b[l]x[n-l] - \sum_{l=1}^L a[l]y[n-l] \quad (3.1)$$

Sumber: Baese(2007:218)

3.3 Pengujian Sistem

Untuk menganalisis algoritma filter yang diimplementasikan dilakukan beberapa pengujian. FPGA diujikan dengan masukan berupa sinyal suara yang masuk melalui AC-97 *audio port* pada Atlys™ *Board*. Bagian yang diuji adalah:

- a) Hardware FPGA

Melihat seberapa banyak *logic-cell* yang terpakai

- b) *Magnitude* frekuensi sinyal keluaran

Menguji *magnitude* sinyal keluaran FPGA setelah diberikan sinyal masukan dengan frekuensi yang diubah-ubah. Frekuensi yang diberikan adalah frekuensi dibawah frekuensi *cutoff* hingga melewati frekuensi *cutoff*.

- c) *Magnitude* sinyal campuran

Menguji *magnitude* sinyal keluaran FPGA dan dibandingkan dengan sinyal masukan. Sinyal masukan berupa dua sinyal dengan frekuensi berbeda yang digabungkan. Frekuensi yang dimaksud adalah frekuensi di bawah dan di atas frekuensi *cutoff*. Pengujian sinyal menggunakan *spectrum analyzer*.