



BAB V

PENGUJIAN DAN ANALISA

Bab ini membahas pengujian dan analisis alat yang telah dirancang dari peralatan yang telah dibuat. Pengujian dilakukan dengan pengukuran tiap-tiap blok dengan tujuan mengamati apakah blok-blok tersebut bekerja sesuai dengan yang diharapkan. Pengujian dilakukan berdasarkan pada masing-masing komponen pendukung dari alat secara keseluruhan. Data hasil pengujian yang diperoleh nantinya akan dianalisis untuk dijadikan acuan dalam mengambil kesimpulan. Adapun blok-blok yang diuji adalah:

1. Pengujian rangkaian interface RS 232
2. Pengujian rangkaian modulator FSK (*Frequency Shift Keying*)
3. Pengujian rangkaian demodulator FSK (*Frequency Shift Keying*)
4. Pengujian rangkaian saklar elektronik PTT
5. Pengujian Human Machine Interface berupa software Borland Delphi 7
6. Pengujian sistem secara keseluruhan

5.1 Pengujian Rangkaian RS 232

Pengujian ini bertujuan untuk memeriksa apakah rangkaian konverter dapat bekerja dengan baik untuk mengkonversi sinyal dari FSK yang bertipe TTL menjadi sinyal dengan tipe RS232 yang dapat diterima oleh PC.

5.1.1 Peralatan Pengujian

Peralatan yang digunakan antara lain :

1. Voltmeter
2. IC MAX232 dan minimum sistemnya
3. Catu daya +5V, -15V dan +15V

5.1.2 Prosedur Pengujian

1. Untuk pengujian konverter logika 0, rangkaian disusun seperti dalam Gambar 5.1 dan beri inputan level logika 0 (TTL).



Gambar 5.1. Diagram blok pengujian konverter logika 0

Sumber: Pengujian

2. Untuk pengujian konverter logika 1, ulangi langkah 1 dan beri inputan level logika 1 (TTL).
3. Mengukur tegangan keluaran IC MAX232 dari masing-masing pengujian menggunakan Osiloskop.

5.1.3 Data pengujian

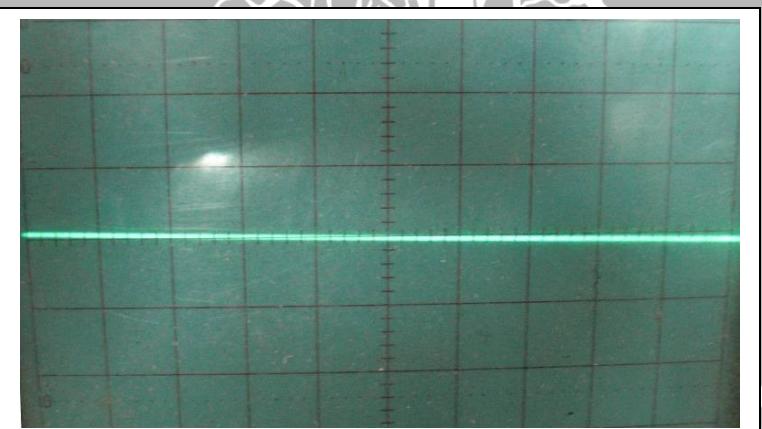
Data pengujian konverter logika 0 dapat dilihat dalam Tabel 5.1.

Tabel 5.1 Hasil Pengujian Rangkaian konverter RS232 logika 0

Sumber: Pengujian

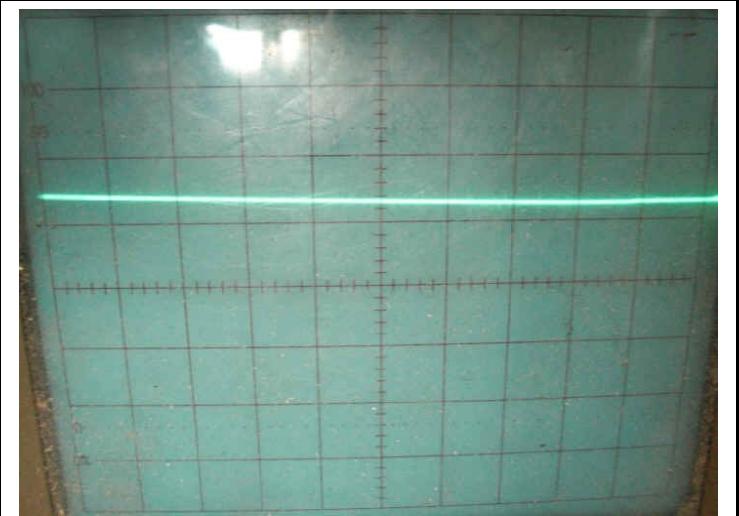
Tegangan Masukan (volt)	Tegangan Keluaran (volt)
0	7

Gambar sinyal hasil pengujian MAX232 dengan menggunakan osiloskop pada $V/div = 5$ V/div dan $time/div = 0,5$ ms/div. Ditunjukkan pada gambar 5.4 dan 5.5.



Gambar 5.2 Tegangan masukan MAX232 untuk logika 0 (TTL)

Sumber: Pengujian



Gambar 5.3 Tegangan keluaran MAX232

Sumber: Pengujian

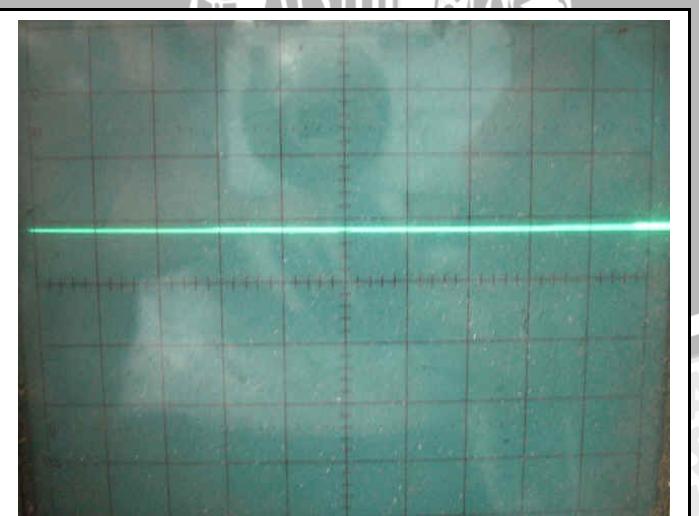
Data pengujian konverter logika 1 dapat dilihat dalam Tabel 5.2.

Tabel 5.2 Hasil Pengujian Rangkaian konverter RS232 logika 1

Sumber: Pengujian

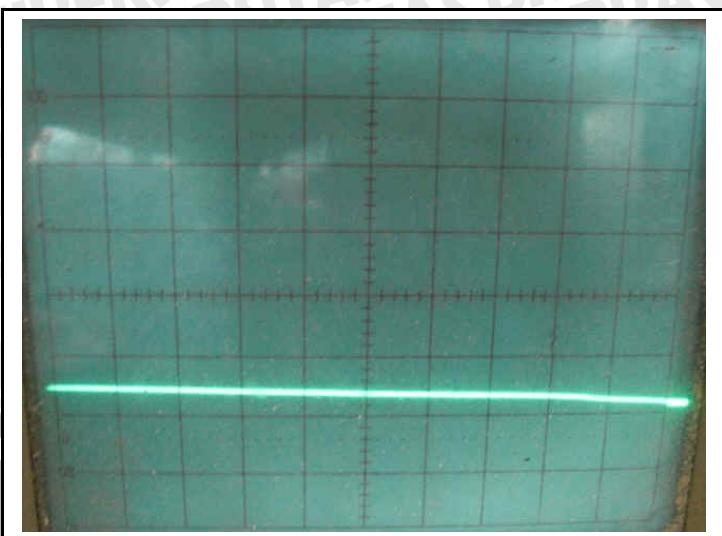
Tegangan Masukan (volt)	Tegangan Keluaran (volt)
5	-8

Gambar sinyal hasil pengujian MAX232 dengan menggunakan osiloskop pada $V/div = 5$ V/div dan $time/div = 0,5$ ms/div. Ditunjukkan pada gambar 5.5 dan 5.6.



Gambar 5.4 Tegangan masukan MAX232 untuk logika 1 (TTL)

Sumber: Pengujian



Gambar 5.5 Tegangan keluaran MAX232

Sumber: Pengujian

5.1.4 Analisis Data pengujian

Hasil Pengujian dengan memberikan tegangan 0 V pada TTL input didapatkan tegangan keluaran pada RS232 output seperti terlihat dalam Tabel 5.1. Dari pengujian tersebut didapatkan untuk tegangan input logika 0 (TTL), output RS232-nya berada diantara 3 V dan 15 V. Hal ini sudah sesuai dengan logika RS232, berarti dari hasil pengujian didapatkan bahwa Konverter sudah dapat mengkonversi logika 0 TTL menjadi logika 0 RS232.

Hasil Pengujian dengan memberikan tegangan 5 V pada TTL input didapatkan tegangan keluaran pada RS232 output seperti terlihat dalam Tabel 5.2. Dari pengujian didapatkan untuk tegangan input logika 1 (TTL), output RS232-nya berada diantara -3 V sampai dengan -15 V. Hal ini sudah sesuai dengan logika RS232, berarti dari hasil pengujian didapatkan bahwa Konverter sudah dapat mengkonversi baik logika 0 maupun logika 1.

5.1.5 Kesimpulan Dari Hasil Pengujian

Dapat disimpulkan dari hasil pengujian bahwa rangkaian hasil perancangan mampu mengubah level tegangan TTL menjadi level tegangan RS232 serta mampu mengubah level tegangan RS232 menjadi level tegangan TTL.

5.2 Pengujian Rangkaian Modulator FSK (*Frequency Shift Keying*)

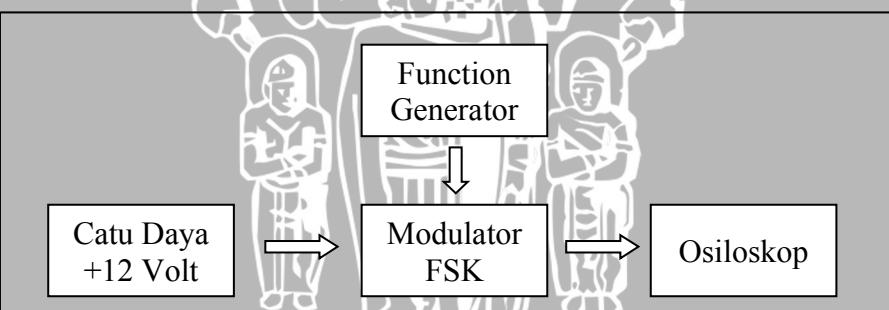
Pengujian pemodulasi FSK (*Frequency Shift Keying*) bertujuan untuk mengukur frekuensi sinyal keluaran IC XR-2206 pada logika 1 dan 0.

5.2.1 Peralatan yang digunakan

1. Catu daya
2. Osiloskop (LBO-522 Oscilloscope 2 Mhz)
3. Logic probe
4. Function Generator

5.2.2 Prosedur pengujian

1. Merangkai peralatan pengukuran dan rangkaian modulator FSK (*Frequency Shift Keying*) seperti pada gambar 5.7
2. Memberikan logika 0 pada pin 9
3. Catat frekuensi keluaran pada logika 0
4. Ulangi langkah 2 dan berikan logika 1
5. Hitung prosentase kesalahan frekuensi hasil pengujian



Gambar 5.6 Diagram blok pengujian Modulator FSK

Sumber: Pengujian

5.2.3 Hasil Pengujian

Hasil pengujian modulator FSK ini didapatkan besar frekuensi untuk logika 0 dan logika 1 untuk rangkaian modulator FSK sisi 1 pada tabel 5.5.

Tabel 5.3 Data hasil pengujian Modulator FSK sisi 1
Sumber: Pengujian

TTL	Frekuensi keluaran (Hz)
Logika 0	1250
Logika 1	2222

Prosentase kesalahan frekuensi hasil pengujian dapat dihitung dengan persamaan :

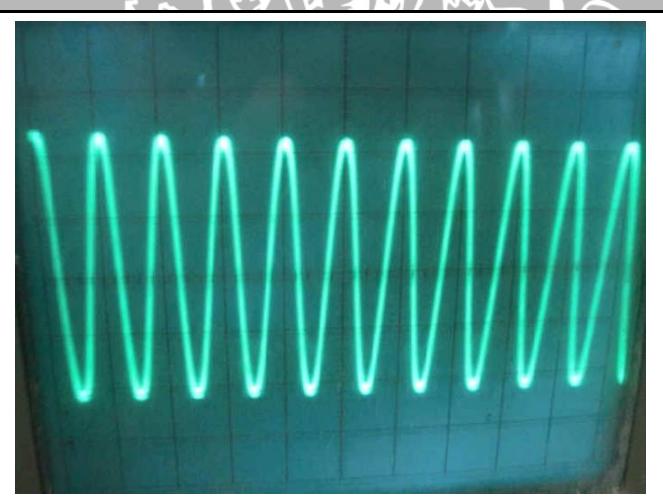
$$\% \text{ Kesalahan} = \left| \frac{\text{Frekuensi perancangan} - \text{frekuensi pengujian}}{\text{Frekuensi perancangan}} \right| \times 100 \%$$

Prosentase kesalahan untuk modulator FSK sisi 1 yaitu :

$$f_1 = \frac{2222 - 2200}{2222} \times 100\% = 0,99\%$$

$$f_2 = \frac{1212 - 1200}{1212} \times 100\% = 0,99\%$$

Gambar sinyal hasil pengujian modulator FSK 1 dengan menggunakan osiloskop pada $V/\text{div} = 0,2 \text{ V/div}$ dan $\text{time}/\text{div} = 0,5 \text{ ms/div}$. Ditunjukkan pada gambar 5.8 dan 5.9.



Gambar 5.7 Bentuk sinyal keluaran Modulator FSK untuk logika 0
Sumber: Pengujian

Skala Pengukuran:

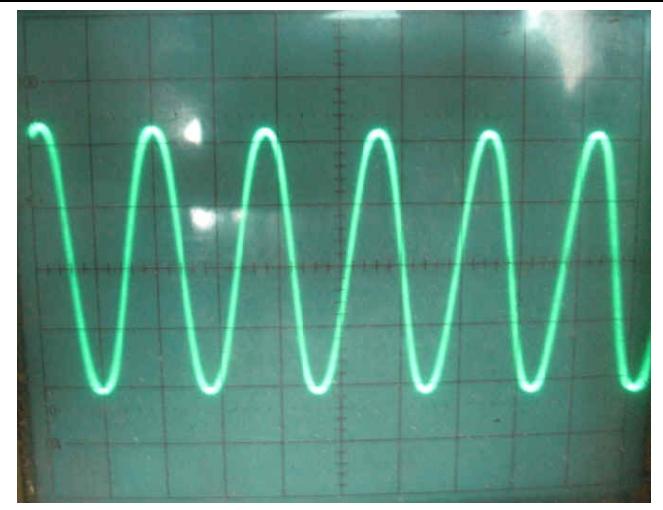
$$\text{Volt/ Div} = 0,2 \text{ Volt}$$

$$A = 0,2 \text{ Volt} (2,2) = 0,44 \text{ Vpp}$$

$$\text{Time/ Div} = 0,5 \text{ ms}$$

$$T = 0,5 \text{ ms} (0,9) = 0,45 \cdot 10^{-3} \text{ s}$$

$$\text{Diketahui : } f = \frac{1}{T}$$



Gambar 5.8 Bentuk sinyal keluaran Modulator FSK untuk logika 1
Sumber: Pengujian

Skala Pengukuran:

$$\text{Volt/ Div} = 0,2 \text{ Volt}$$

$$A = 0,2 \text{ Volt (2,2)} = 0,44 \text{ Vpp}$$

$$\text{Time/ Div} = 0,5 \text{ ms}$$

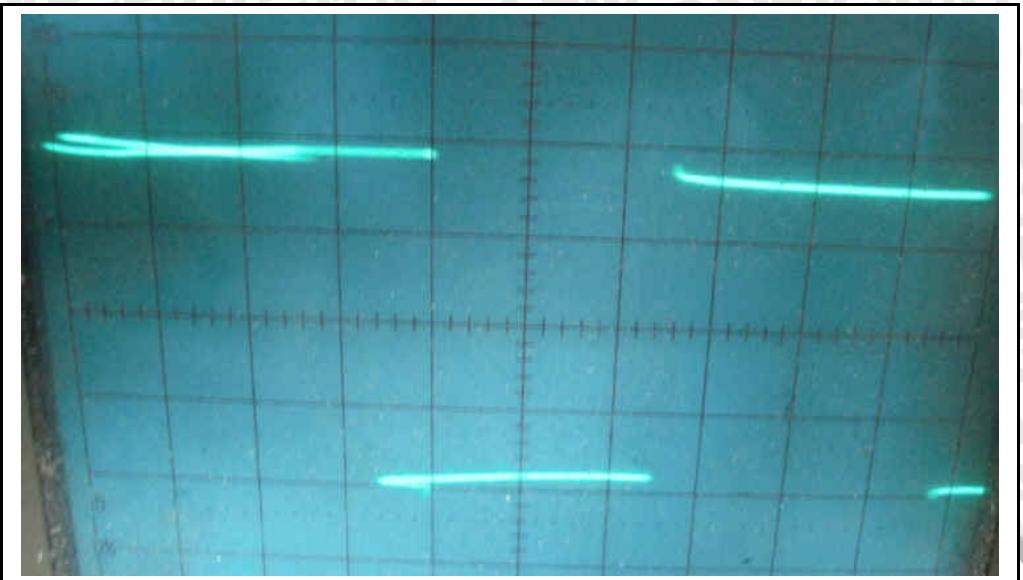
$$T = 0,5 \text{ ms (1,65)} = 0,825 \cdot 10^{-3} \text{ s}$$

$$\text{Diketahui : } f = \frac{1}{T}$$

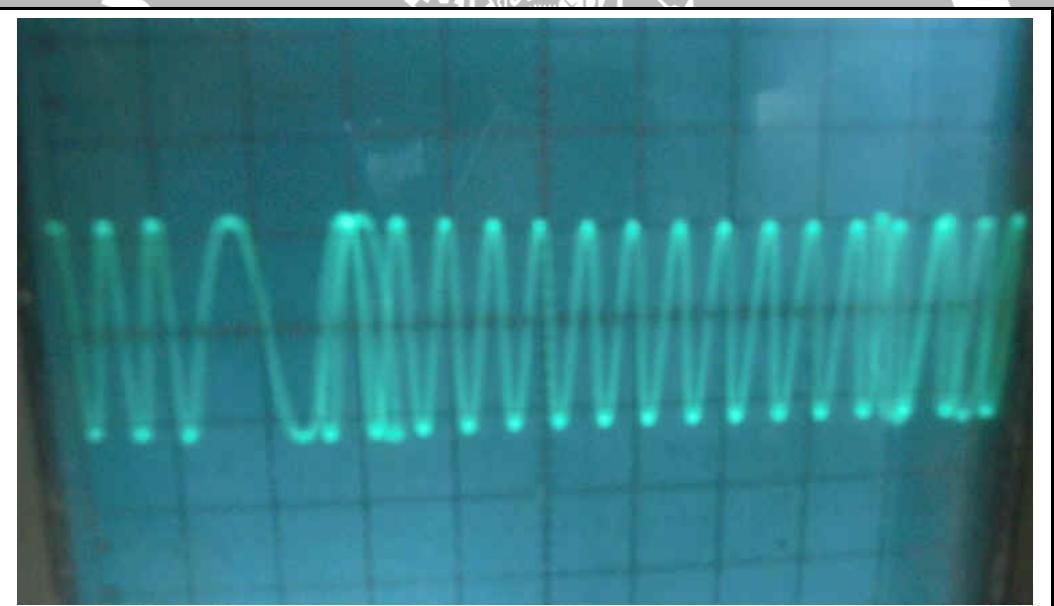
$$f = \frac{1}{0,825 \cdot 10^{-3}}$$

$$= \frac{10^3}{0,825} = \frac{1000}{0,825}$$

$$= 1212 \text{ Hz}$$



Gambar 5.9 Bentuk sinyal masukan modulator
Sumber: Pengujian



Gambar 5.10 Bentuk sinyal keluaran modulator
Sumber: Pengujian

5.2.4 Kesimpulan Dari Hasil Pengujian

Dari hasil pengujian didapatkan rata-rata kesalahan untuk frekuensi logika low adalah 0,99% dan untuk logika high 0,99% pada modulator FSK.

5.3 Pengujian Rangkaian Demodulator FSK (*Frequency Shift Keying*)

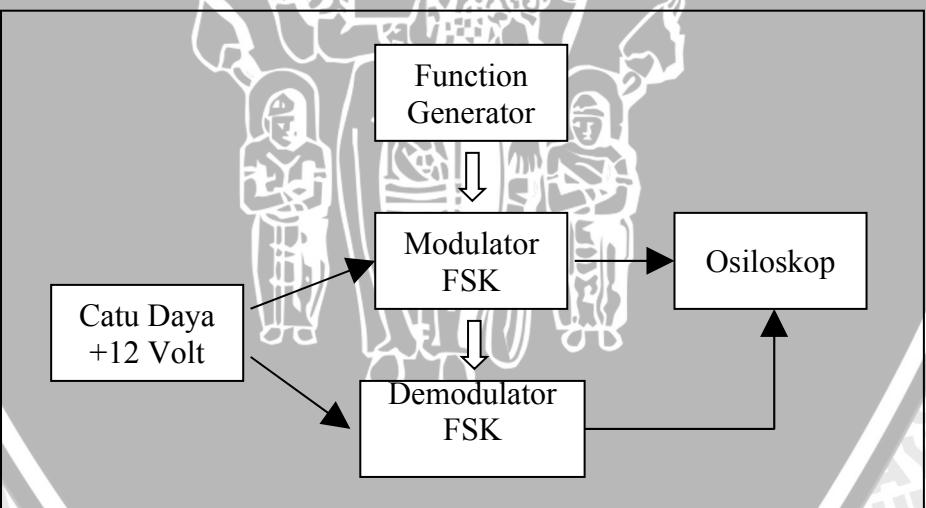
Pengujian demodulator FSK (*Frequency Shift Keying*) bertujuan untuk mengetahui *range* frekuensi untuk mendapatkan logika low dan logika high.

5.3.1 Peralatan yang digunakan

1. Catu daya
2. Logic probe
3. Function generator
4. Osiloskop (LBO-522 Oscilloscope 2 Mhz)

5.3.2 Prosedur pengujian

1. Menyusun rangkaian seperti pada gambar 5.12
2. Atur frekuensi generator fungsi sinus pada 1200 Hz
3. Amati logika keluarannya dengan menggunakan *logic probe*
4. Atur frekuensi generator fungsi sinus pada 2200 Hz
5. Amati logika keluarannya dengan menggunakan *logic probe*



Gambar 5.11 Diagram blok pengujian Demodulator FSK
Sumber: Pengujian

5.3.3 Hasil Pengujian

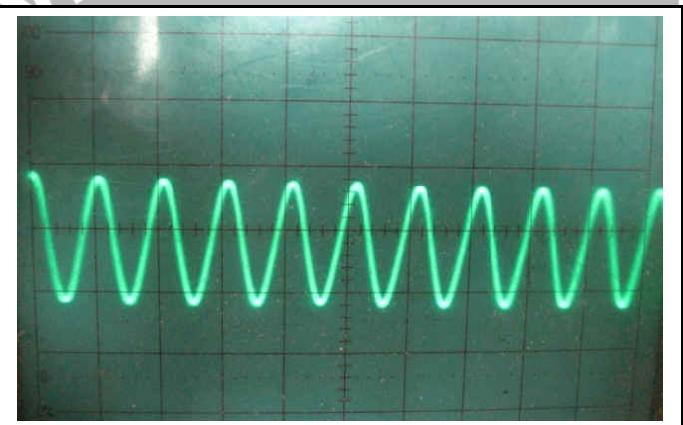
Hasil pengujian demodulator FSK dapatkan logika 0 dan logika 1 dengan besar frekuensi masukan seperti pada tabel 5.7

Tabel 5.4 Data hasil pengujian Demodulator FSK sisi 1

Sumber: Pengujian

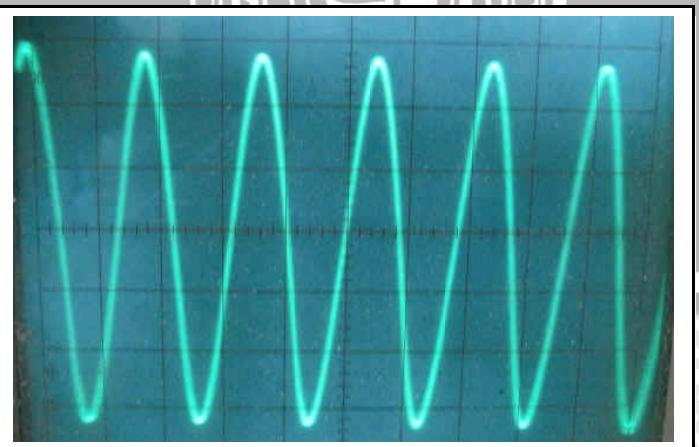
Frekuensi masukan (Hz)	TTL
1212	Logika 0
2222	Logika 1

Gambar sinyal hasil pengujian demodulator FSK dengan menggunakan osiloskop pada $V/div = 5$ V/div dan time/div = 0,5 ms/div. Ditunjukkan pada gambar 5.13 dan 5.14.



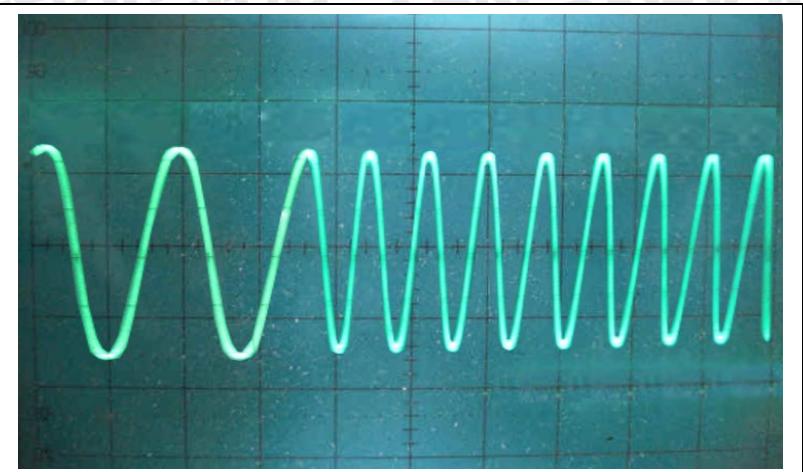
Gambar 5.12 Bentuk sinyal masukan Demodulator FSK untuk logika 0

Sumber: Pengujian



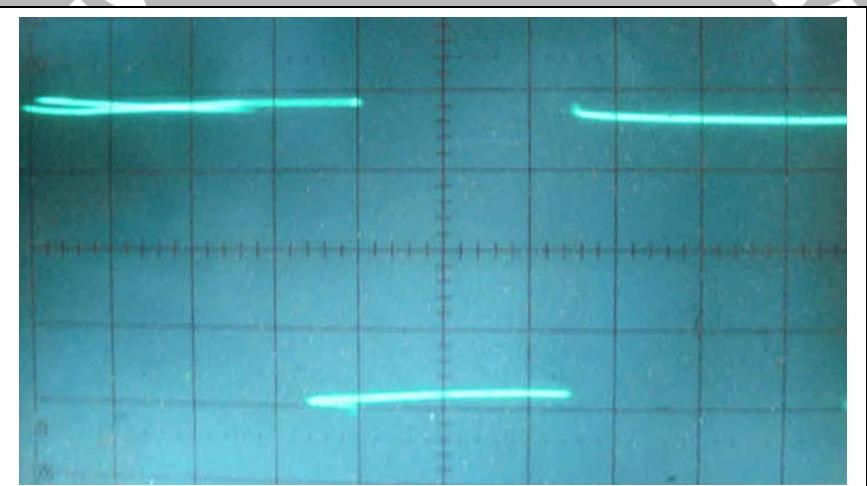
Gambar 5.13 Bentuk sinyal masukan Demodulator FSK untuk logika 1

Sumber: Pengujian



Gambar 5.14 Bentuk sinyal masukan Demodulator FSK

Sumber: Pengujian



Gambar 5.15 Bentuk sinyal keluaran Dedektor FSK

Sumber: Pengujian

5.3.4 Kesimpulan Dari Hasil Pengujian

Dari hasil pengujian dengan memberi inputan sebesar 1212 dan 2222 maka demodulator dapat menghasilkan keluaran berupa TTL logika 0 dan 1

5.4 Pengujian Rangkaian Saklar Elektronik PTT

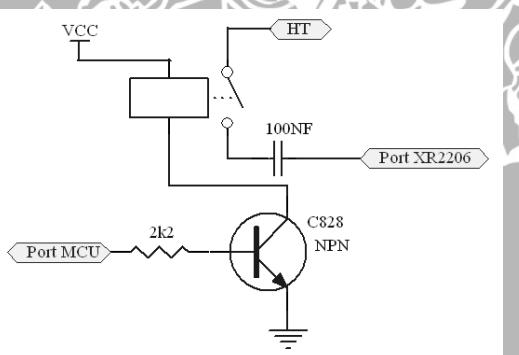
Tujuan pengujian rangkaian PTT ini adalah menghidupkan saklar PTT (*push to talk*) pada HT secara elektrik, untuk mengkondisikan HT pada kondisi sebagai pemancar.

5.4.1 Peralatan yang digunakan

1. *Power supply*
2. Rangkaian PTT
3. Voltmeter

5.4.2 Prosedur pengujian

1. Catu rangkaian PTT dengan *power supply* sebesar 12 volt
2. Amati nilai yang tertera pada voltmeter.
3. Lepas catu dari *power supply* dan amati nilai yang tertera pada voltmeter.



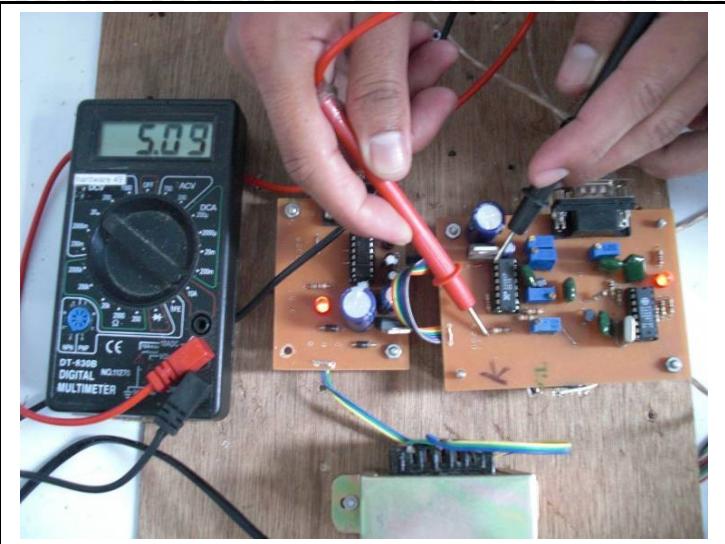
Gambar 5.16 Rangkaian Saklar Elektronik PTT
Sumber: Pengujian

5.4.3 Hasil Pengujian

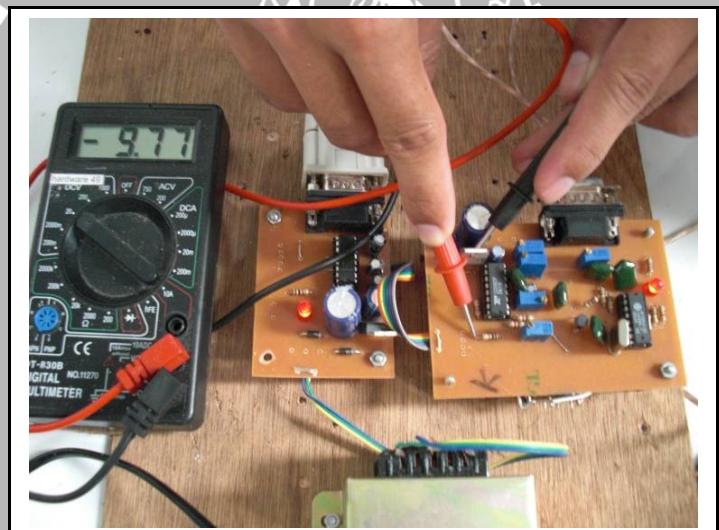
Hasil pengujian rangkaian saklar elektronik PTT ini ditunjukkan pada Tabel 5.3 berikut ini

Tabel 5.5 Data hasil pengujian rangkaian PTT
Sumber: Pengujian

Kondisi Rangkaian PTT	Tegangan Transistor (Volt)	Keterangan
Rangkaian On	5.13	Kondisi HT memancar (<i>transmit</i>)
Rangkaian Off	-9.77	Kondisi HT menerima (<i>receive</i>)



Gambar 5.17 Kondisi HT memancar
Sumber: Pengujian



Gambar 5.18 Kondisi HT menerima
Sumber: Pengujian

5.4.4 Kesimpulan Dari Hasil Pengujian

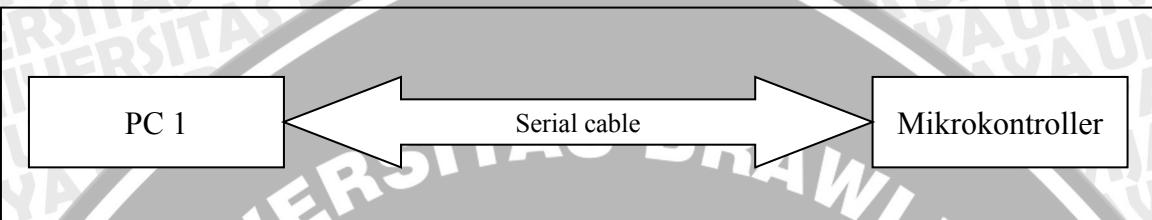
Saat transistor diberikan bias, maka transistor akan aktif dan saklar akan bekerja. Bekerjanya saklar PTT (*push to talk*) diindikasikan voltmeter pada HT, jika pada voltmeter bernilai positif maka HT pada kondisi siap memancarkan data dan berarti rangkaian PTT bekerja. Begitu juga untuk kondisi sebaliknya

5.5 Pengujian software

Pengujian software bertujuan untuk mengetahui software dapat berfungsi sebagai *monitoring*, *controlling*, dan *data akuisisi* pada sistem.

5.5.2 Prosedur pengujian

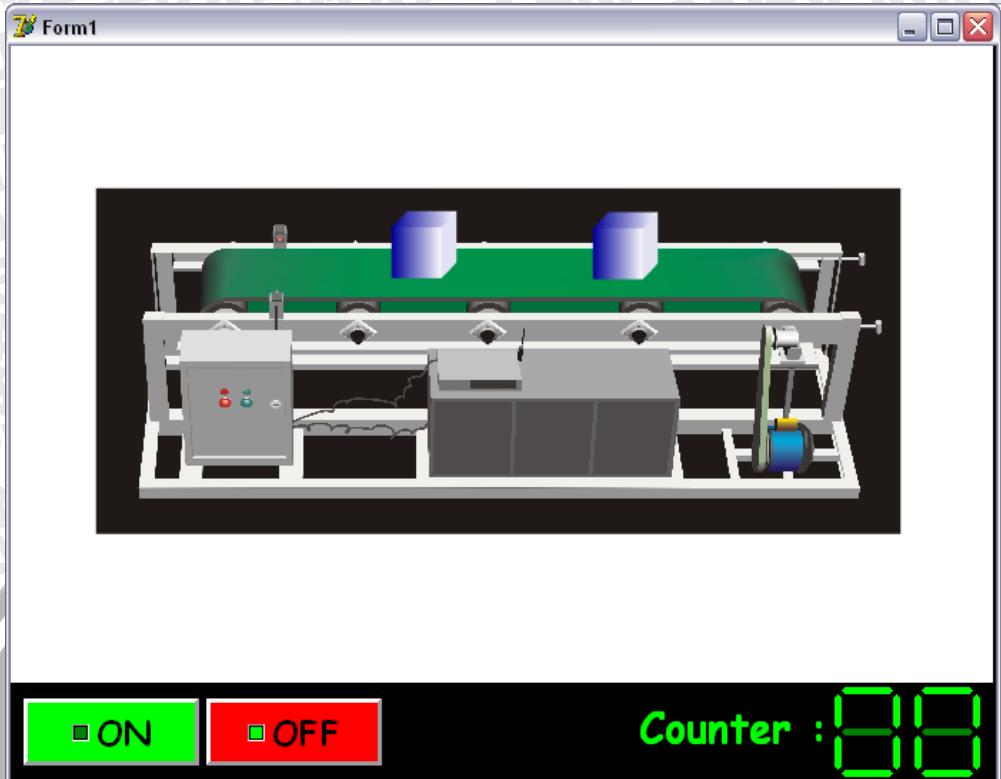
1. Hubungkan PC dengan mikrokontroller menggunakan kabel serial



Gambar 5.19 Blok diagram pengujian software

Sumber: Pengujian

2. Jalankan aplikasi Software Delphi 7
3. Tekan tombol On pada Software Delphi 7 (fungsi *controlling* pada sistem Scada), amati miniatur mesin
4. Amati gerakan miniatur mesin pada Software delphi 7 (fungsi *data akuisisi* pada sistem Scada)
5. Perhatikan perhitungan jumlah barang yang dilakukan oleh mikrokontroller dan ditampilkan pada seven segment. Amati juga tampilan perhitungan jumlah barang pada Software Delphi 7 (fungsi *monitoring* pada sistem Scada)
6. Tekan tombol Off pada Software Delphi 7 dan amati gerakan miniatur konveyor.



Gambar 5.20 Tampilan software pengiriman data pada PC
Sumber: Pengujian

5.5.1 Kesimpulan Dari Hasil Pengujian software berbasis Delphi

Dari hasil pengujian diketahui bahwa software telah sesuai dengan perencanaan sehingga dapat melakukan fungsi-fungsi sistem Scada, yaitu:

1. *Controlling*

Software dapat mengontrol (menyalakan dan mematikan) miniatur mesin

2. *Monitoring*

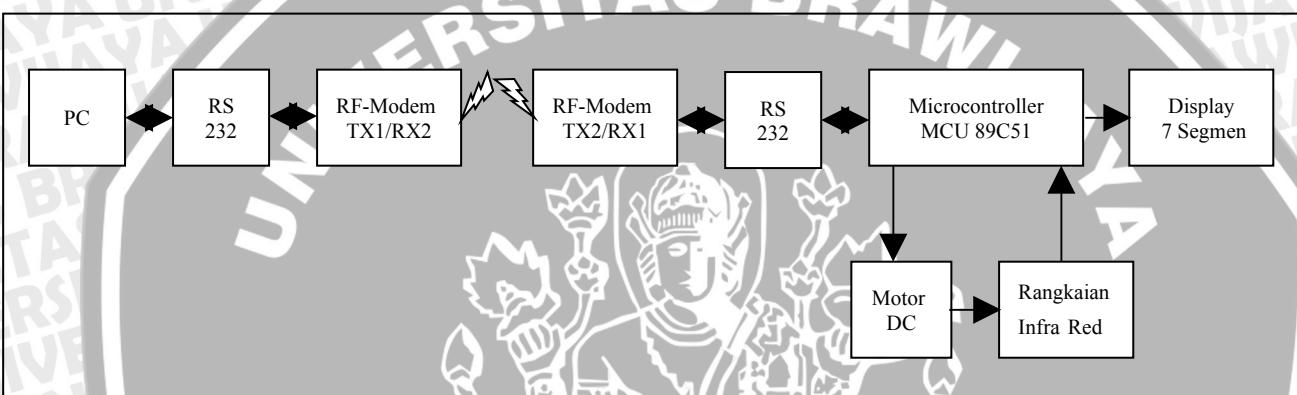
Software dapat menampilkan perhitungan jumlah barang yang melewati miniatur konveyor.

3. *Data akuisisi*

Software dapat mengumpulkan informasi dari miniatur konveyor dan merubah data-data yang diterima menjadi data-data rekayasa dan ditampilkan pada PC (seperti menampilkan gerakan miniatur konveyor dan menampilkan alarm jika terjadi kesalahan pada miniatur konveyor).

5.6 Pengujian Sistem Keseluruhan

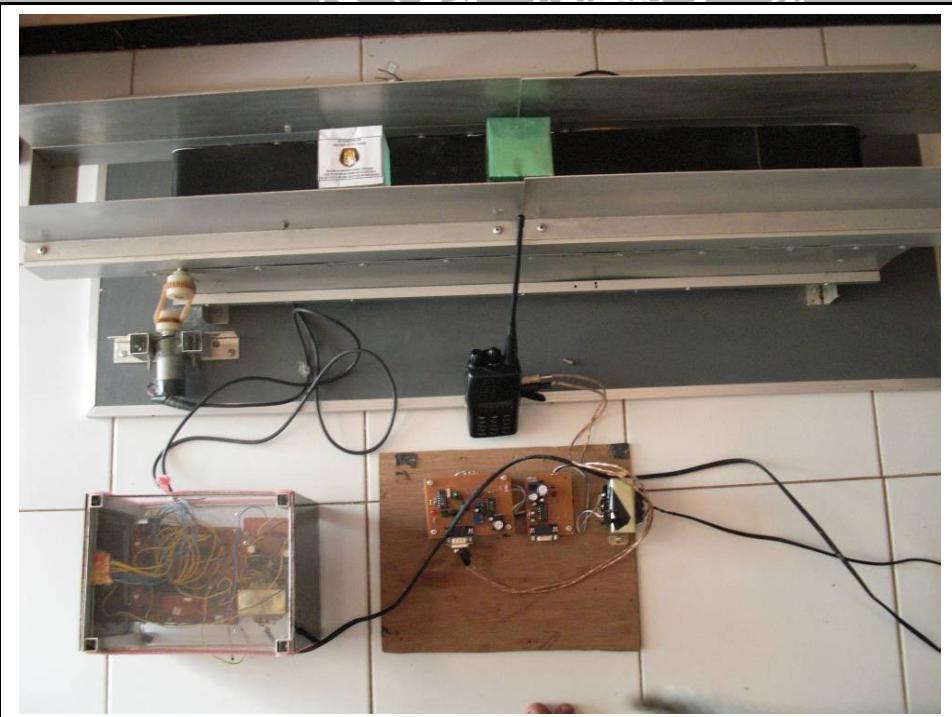
Pengujian sistem keseluruhan ditujukan untuk mengetahui apakah sistem dapat bekerja sesuai dengan yang direncanakan. Setelah semua blok terangkai seperti pada gambar 5.22 pengujian dilakukan dengan terlebih dahulu melakukan *setting port*, terutama setting pada *baud rate* sebesar 1200 bps karena maksimum baud rate pada MT-8814 sebesar 1200 bps. Langkah berikutnya menekan tombol On pada software Delphi 7. Amati pergerakan miniatur mesin dan counter jumlah barang pada software Delphi 7.



Gambar 5.21 Blok diagram pengujian sistem secara keseluruhan
Sumber: Pengujian



Gambar 5.22 Tampilan pengujian pada PC
Sumber: Pengujian



Gambar 5.23 Tampilan pengujian pada mikrokontroller
Sumber: Pengujian

5.6.1 Kesimpulan Dari Hasil Pengujian Sistem Keseluruhan

Dari hasil pengujian sistem secara keseluruhan, didapatkan kesimpulan bahwa sistem Scada dapat dijalankan meskipun tidak real time karena pada software delphi diberikan delay pengukuran sebesar 5 detik. Hal ini dilakukan karena mode komunikasi yang digunakan bersifat half duplex sehingga perlu diatur untuk waktu pengiriman dan penerimaan data.

