

## ABSTRAK

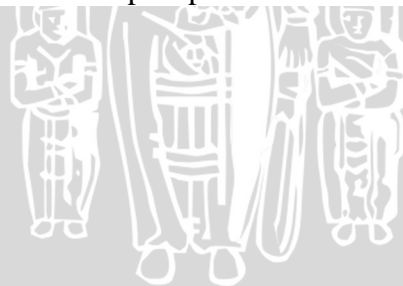
YANUARYANTO, Januari 2007. *Catu Daya Ganda Mode Switching untuk Penguat Audio Mobil*. Skripsi. Jurusan Teknik Elektro, Fakultas Teknik, Universitas Brawijaya, Malang. Pembimbing: Ir. Nurussa'adah dan Adharul Muttaqin, ST, MT.

Keterbatasan tegangan yang disediakan oleh sumber tenaga pada mobil membutuhkan suatu alat tambahan yang dapat mengkonversi tegangan aki 12V menjadi tegangan yang lebih tinggi. Dalam hal penggunaan untuk mensuplai penguat audio dimana penguat daya yang umum saat ini menggunakan topologi *Output Capacitor Less* yang membutuhkan catu daya dengan dua polaritas. Besarnya tegangan catu daya juga akan menentukan besarnya daya maksimum yang bisa dikeluarkan ke beban.

Tegangan DC dari aki diubah menjadi tegangan pulsa oleh MOSFET yang dikendalikan oleh mikrokontroler. Tegangan pulsa yang dihasilkan diumpankan ke Trafo penaik tegangan sehingga diperoleh tegangan pulsa dengan dua polaritas dan tegangan yang lebih tinggi. Tegangan pulsa yang dihasilkan oleh sisi sekunder trafo kemudian disearahkan oleh penyearah gelombang penuh dan diratakan dengan filter LC untuk memperkecil tegangan *ripple*. Tegangan keluaran ini digunakan untuk mencatu beban. Tegangan keluaran dimonitor oleh mikrokontroler dan secara otomatis akan menyesuaikan sinyal PWM untuk memperoleh tegangan keluaran yang konstan.

Hasil pengujian menunjukkan bahwa alat ini mampu digunakan untuk mengkonversi tegangan 12V menjadi tegangan +40V dan -40V, namun masih terdapat kekurangan pada alat ini yaitu ketidakmampuan sistem untuk menjaga tegangan keluaran tetap 40V ketika diberi beban penuh. Hal ini dikarenakan masih rendahnya efisiensi dari transformator yang digunakan.

Kata kunci : catu daya switching, konverter pushpull



# **CATU DAYA GANDA MODE SWITCHING UNTUK PENGUAT AUDIO MOBIL**

## **SKRIPSI**

Diajukan untuk memenuhi sebagian persyaratan  
memperoleh gelar Sarjana Teknik

Disusun oleh :

**YANUARYANTO**

**NIM. 0110630134**

**DEPARTEMEN PENDIDIKAN NASIONAL  
UNIVERSITAS BRAWIJAYA  
FAKULTAS TEKNIK  
JURUSAN ELEKTRO  
MALANG**

**2007**

**CATU DAYA GANDA MODE SWITCHING UNTUK  
PENGUAT AUDIO MOBIL**

## **SKRIPSI**

Diajukan untuk memenuhi sebagian persyaratan  
memperoleh gelar Sarjana Teknik

Disusun oleh :

**YANUARYANTO**

**NIM. 0110630134**

DOSEN PEMBIMBING :

Ir. Nurussa'adah.  
NIP. 131 994 339

Adharul Muttaqin, ST, MT.  
NIP. 132 311 886



## DAFTAR ISI

Kata Pengantar	i
DAFTAR ISI	iii
DAFTAR GAMBAR	v
DAFTAR TABEL	vii
DAFTAR LAMPIRAN	viii
ABSTRAK	ix
<b>BAB I PENDAHULUAN</b>	
1.1 Latar Belakang	1
1.2 Batasan Masalah	2
1.3 Rumusan Masalah	3
1.4 Tujuan	3
1.5 Sistematika Penulisan	3
<b>BAB II TINJAUAN PUSTAKA</b>	
2.1 Catu Daya Mode Switching	5
2.1.1 DC-DC Konverter PushPull	5
2.2 MOSFET sebagai Saklar	7
2.3 Transformator	9
2.3.1 Transformator pulsa	10
2.4 Penyearah Gelombang Penuh Menggunakan Trafo CT	12
2.5 <i>Low Pass Filter</i>	13
2.6 Modulasi Lebar Pulsa	16
2.7 Rangkaian Umpan Balik <i>Optocoupler</i>	

2.8	AVR	17
2.8.1	Arsitektur AVR.	18
2.8.2	Periperal.	18
2.8.2.1	ADC.	20
2.8.2.2	<i>Timer/Counter</i>	21
2.9	Karakteristik Penggerak MOSFET	22
		26

### **BAB III METODOLOGI PENELITIAN**

3.1	Studi Literatur	27
3.2	Perancangan dan Pembuatan Alat	27
3.3	Pengujian Alat	28
3.4	Pengambilan Kesimpulan dan Saran.	28

### **BAB IV PERENCANAAN DAN PEMBUATAN ALAT**

4.1	Perencanaan Sistem	29
4.2	Spesifikasi Alat	30
4.3	Perencanaan Rangkaian Penggerak dan MOSFET	31

4.4	Perancangan <i>PushPull Converter</i>	33
4.5	Perancangan Penyearah dan Tapis Keluaran	38
4.6	Perancangan Rangkaian Detektor Tegangan	39
4.7	Perancangan <i>Software</i> .	41

## **BAB V PENGUJIAN ALAT**

5.1	Pengujian Driver dan MOSFET	45
5.2	Pengujian Transformator	47
5.3	Pengujian Rangkaian Penyearah dan Filter.	48
5.4	Pengujian Rangkaian Detektor Tegangan Keluaran.	50
5.5	Pengujian ADC.	52
5.6	Pengujian Efisiensi.	53
5.7	Pengujian Keseluruhan Sistem.	54

## **BAB VI Kesimpulan dan Saran**

6.1	Kesimpulan	50
6.2	Saran	50

## **DAFTAR PUSTAKA**





## DAFTAR GAMBAR

NO	JUDUL	HALAMAN
Gambar 2.1	Rangkaian Konverter <i>Pushpull</i>	6
Gambar 2.2	Bentuk gelombang arus	7
Gambar 2.3	Skema transformator	9
Gambar 2.4	Rangkaian Equivalen Transformator Pulsa 10	
Gambar 2.5	Arus inti 12	
Gambar 2.6	Rangkaian Penyearah Gelombang penuh 12	
Gambar 2.7	Satu seksi filter LC 13	
Gambar 2.8	Bentuk grafik tegangan dan arus induktor 14	
Gambar 2.9	Bentuk grafik tegangan dan arus <i>ripple</i> kapasitor 15	
Gambar 2.10	Sinyal PWM Secara Umum 16	
Gambar 2.11	Rangkaian Umpan Balik <i>Optocoupler</i> 17	
Gambar 2.12	Rangkaian <i>Optocoupler</i> mode linier 18	
Gambar 2.13	Grafik <i>Optocoupler</i> sebagai <i>diode-diode coupler</i> 18	
Gambar 2.14	Arsitektur AVR 19	
Gambar 2.15	Peta Memori AVR 20	
Gambar 2.16	Blok Diagram ADC.	



	21
Gambar 2.17	Blok Diagram <i>clock Timer/Counter</i> .
	23
Gambar 2.18	Blok Diagram <i>Timer/Counter0</i>
	24
Gambar 2.19	Blok Diagram <i>Timer/Counter1</i>
	25
Gambar 4.1	Blok Diagram Catudaya <i>switching</i>
	29
Gambar 4.2	Rangkaian Penggerak MOSFET
	32
Gambar 4.3	Arah arus <i>Emitter Follower</i>
	32
Gambar 4.4	Penampang melintang Toroid
	37
Gambar 4.5	Rangkaian Penyearah dan Filter LC
	39
Gambar 4.6	Rangkaian <i>Diode-diode coupler</i>
	40
Gambar 4.7	Grafik Karakterisasi $I_F$ vs $I_B$ Optocoupler 4N25
	40
Gambar 4.8	<i>Flowchart</i> program Utama Catudaya <i>Switching</i>
	43
Gambar 4.10	<i>Flowchart</i> program <i>softstart</i>
	44
Gambar 5.1	Blok Diagram Pengujian Rangkaian Driver dan MOSFET
	45
Gambar 5.2	Diagram alir program pengujian driver
	46
Gambar 5.3	Sinyal Masukan dan Keluaran <i>driver</i> MOSFET
	47
Gambar 5.4	Blok Diagram Pengujian Transformator

	47
Gambar 5.5	Sinyal Keluaran Trafo
	48
Gambar 5.6	Rangkaian Pengujian Tapis Keluaran
	49
Gambar 5.7	Ripple Tegangan Keluaran
	49
Gambar 5.8	Blok Diagram Pengujian Rangkaian Detektor Tegangan
	50
Gambar 5.9	Grafik Perbandingan Percobaan dan Hitungan
	51
Gambar 5.10	Grafik <i>Ripple</i> Tegangan Keluaran <i>Optocoupler</i>
	51
Gambar 5.11	Blok Diagram Pengujian ADC
	52
Gambar 5.12	Blok Diagram Pengujian Efisiensi
	54
Gambar 5.13	Rangkaian Pengujian Keseluruhan Sistem
	55
Gambar 5.14	Tegangan Keluaran Catu ketika dibebani Penguat Daya
	56

## DAFTAR TABEL

NO	JUDUL	HALAMAN
Tabel 2.1	Pemilihan clock timer/counter pada AVR 19	
Tabel 2.2	Mode <i>Compare</i> pada <i>Timer/Counter1</i> 21	
Tabel 5.1	Hasil Pengujian Driver dan MOSFET 39	
Tabel 5.2	Hasil Pengujian Transformator 41	
Tabel 5.3	Hasil Pengujian Tapis Keluaran 42	
Tabel 5.4	Hasil Pengujian Detektor Tegangan 43	
Tabel 5.5	Hasil Pengujian ADC 45	
Tabel 5.6	Hasil Pengujian Efisiensi 47	

### DAFTAR LAMPIRAN

Lampiran 1	Skema Rangkaian	L1-1
Lampiran 2	Listing Program	L2-1
Lampiran 3	<i>Datasheet</i>	L3-1



## PERSYARATAN MENGIKUTI UJIAN SARJANA (FORM – S01)

**Nama** : Erli Puspita W.

**NIM** : 0110630046

No.	JENIS KEGIATAN	TANDATANGAN
1.	Terdaftar sebagai Mahasiswa FT. Unibraw pada semester yang bersangkutan dengan menunjukkan KTM	
2.	Bebas tanggungan sumbangan penyelenggaraan pendidikan (SIP)	
3.	Bebas tanggungan koperasi Mahasiswa (KOPMA)	
4.	Bebas tanggungan Ikatan Orang Tua Mahasiswa (IOM)	
5.	Bebas tanggungan sumbangan Dana Pengembangan Akademis (DPA) non reguler	
6.	Melunasi biaya ujian	
7.	Mengisi dengan benar biodata sarjana (rangkap 3)	
8.	Menyerahkan photocopy ijazah terakhir (SLA/D3)	
9.	Menyerahkan transkrip akademik berbentuk print out dan file	
10.	Menyerahkan pas photo hitam putih (dop) ukuran : 3x3 = 2 lb, 3x4 = 2lb	
11.	Menyerahkan surat pernyataan berjilbab (bila memakai)	
12.	Menyerahkan dokumen transkrip / TA = 6 (Enam) eksemplar	

**Mengetahui/ menyetujui**  
**Ketua/sekretaris jurusan,**

**Malang, Januari 2007**  
**Kep. Urusan Adm. Akademis,**

( **Ir. Purwanto, MT.** )  
NIP. 131 574 847

( **Wisnu Wibowo** )  
NIP. 130 914 409



1. Jumlah mata kuliah yang akan saya cantumkan dalam data transkrip akademik setelah lulus skripsi adalah 61 mata kuliah.
2. Jumlah sks yang akan saya cantumkan dalam data transkrip akademik setelah lulus skripsi adalah 150 sks.
3. Jumlah mata kuliah dan sks selain skripsi yang tercantum dalam data transkrip akademik setelah lulus ujian skripsi adalah sesuai dengan data transkrip akademik yang diajukan sebelum pelaksanaan ujian skripsi dan disahkan oleh jurusan Teknik Elektro Fakultas Teknik Universitas Brawijaya.

Demikian surat pernyataan ini saya buat, dan bilamana saya melanggar pernyataan ini saya bersedia untuk tidak mendapatkan data transkrip akademik dan ijazah yang dikeluarkan oleh Fakultas Teknik Universitas Brawijaya.

Mengetahui/ Menyetujui  
Kajur/Sekjur Teknik Elektro Unibraw,

Malang, 18 Januari 2007  
Pemohon,

( Ir. Purwanto, MT. )  
NIP. 131 574 847

( Yanuaryanto )  
NIM. 0110630134

Nomor :  
Lampiran :  
Perihal : *Permohonan Mengikuti Ujian Skripsi*

**Kepada Yth. Ketua Jurusan Teknik Elektro  
Fakultas Teknik Unibraw  
Malang**

Yang bertanda tangan di bawah ini :

Nama : Yanuaryanto.  
Nomor Induk. : 0110630134

Mengajukan permohonan untuk dapat mengikuti ujian skripsi. Adapun persyaratan akademis yang telah kami penuhi adalah :

1. Lulus 145 SKS dengan  $IP \geq 2$
2. Tidak ada nilai E
3. Telah menyelesaikan skripsi

Sebagai persyaratan administrasi, bersama ini kami lampirkan :

1. Surat keterangan bebas pinjam/ sumbangan
2. Surat pernyataan matakuliah yang dicantumkan dalam transkrip
3. Biodata sarjana rangkap 3 (tiga)
4. Biodata mahasiswa
5. Pas photo hitam putih pakai jas & berdasi ukuran  $3 \times 4 = 2$  lembar,  $3 \times 3 = 2$  lembar.
6. Photocopy Ijazah SMU/ yang sederajat
7. Buku tugas akhir 6 (enam) eksemplar
8. Transkrip akademik rangkap 2 (dua), tanda tangan Ketua Jurusan dan Pembantu Dekan Bidang Akademik. (dengan disket/file-nya)

Demikian permohonan kami agar mendapat perhatian dan untuk itu sebelumnya kami ucapkan terima kasih.

2007

Malang, 18 Januari

Pemohon,

Yanuaryanto.

NIM.0110630134

### FORMULIR BIODATA SARJANA UNIVERSITAS BRAWIJAYA

#### I. DATA SARJANA BARU

- |                         |                             |
|-------------------------|-----------------------------|
| 1. Nama                 | : Yanuaryanto               |
| 2. NIM                  | : 01106300134               |
| 3. Tempat/Tanggal Lahir | : Malang/19 Januari 1983    |
| 4. Jenis Kelamin        | : Lelaki                    |
| 5. Agama                | : Islam                     |
| 6. Status Perkawinan    | : Belum Nikah               |
| 7. Alamat               | : Jl A Yani 155 Lawang      |
| 8. Nama Orang Tua       | : Risapto Suwarso           |
| 9. Pekerjaan Orang Tua  | : PNS                       |
| 10. Alamat Orang Tua    | : Meteseh Tempuran Magelang |

#### II. RIWAYAT PENDIDIKAN

- |                                  |                  |
|----------------------------------|------------------|
| 1. Tahun Masuk Perguruan Tinggi  | : 2001           |
| 2. Pindahan dari                 | :                |
| 3. Jumlah sks yang dibebaskan *) | : sks            |
| 4. Tanggal Tahun Lulus           | :                |
| 5. Gelar yang diperoleh          | :                |
| 6. Fakultas                      | : Teknik         |
| 7. Jurusan                       | : Teknik Elektro |
| 8. Konsentrasi                   | : Elektronika    |
| 9. Nomor Ijazah                  | : /UB/FT/S1/2007 |

#### III. DATA AKHIR PENDIDIKAN

- |                         |  |
|-------------------------|--|
| 1. Judul Skripsi/Thesis | : Catu Daya Ganda Mode Switching untuk Penguat Audio Mobil |
| 2. Dosen Pembimbing     | : Ir. Nurussa'adah.<br>Adharul M., ST. MT.                 |
| 3. Hasil Akhir Skripsi  | :  |
| 4. IP Kumulatif         | :  |
| 5. Predikat Kelulusan   | :  |
| 6. Lama Studi           | :  |
| 7. Alumni ke            | :  |

Akademik

Malang, 18 Januari 2007  
An. Dekan  
Pembantu Dekan Bidang

Ph.D

Ir. AGUS SUHARYANTO. M.Eng,  
NIP. 131 759 587

Catatan :  
Data NAMA, TEMPAT/TANGGAL LAHIR, sesuaikan dengan ijazah terakhir.  
\*) Khusus bagi mahasiswa Alih Program dan harus diisi

## DATA MAHASISWA

<b>Nama</b>	: Yanuaryanto.
<b>Nomor Induk</b>	: 0110630134
<b>Tahun Masuk</b>	: 2001
<b>Lulus (tgl/bln/tahun)</b>	:
<b>Alamat asal</b>	: Meteseh Tempuran Magelang
<b>Tempat/Tgl lahir</b>	: Malang 19 Januari 1983
<b>Nama Orang tua</b>	: Risapto Suwarso
<b>Pekerjaan Orang tua</b>	: PNS
<b>Alamat Orang tua</b>	: Meteseh Tempuran Magelang

**Indeks Prestasi / IP** :  
**Konsentrasi** : Elektronika

18 Januari 2007

Malang,

anto.

Yanuary

0110630134

NIM.

## CURRICULUM VITAE

Nama lengkap : Yanuaryanto.

Jurusan/Prog.Study/

Fakultas : Jurusan Teknik Elektro/Fakultas Teknik

Bidang keahlian : Elektronika





Tahun kelulusan :

Alamat

1 Di Malang : Jl A Yani 155 Lawang

2 Di Luar Malang : Meteseh Tempuran Malang

No. Telp. Rumah : (0293) 5505185

No. HP : 085234287303



repository.ub.ac

# CATU DAYA GANDA MODE SWITCHING UNTUK PENGUAT AUDIO MOBIL

Disusun oleh:

**YANUARYANTO**  
**NIM. 0110630134**

Skripsi ini telah diuji dan dinyatakan lulus pada  
Tanggal 07 Februari 2007

**DOSEN PENGUJI**

**Ir. M. Julius Setioprano, MS.**  
**NIP. 131 124 655**

**Waru Djuriatno, ST, MT.**  
**NIP. 132 158 733**

**Panca Mudjirahardjo, ST, MT.**  
**NIP. 132 288 163**

**R. Arief Setyawan, ST, MT.**  
**NIP. 132 231 713**

Mengetahui,  
Ketua Jurusan Teknik Elektro

**Ir. PURWANTO, MT.**  
**NIP. 131 574 847**

UNIVERSITAS BRAWIJAYA

## Kata Pengantar

Alhamdulillah, segala puji syukur ke hadirat Allah SWT atas rahmat dan hidayah-Nya yang telah diberikan kepada penulis sehingga dapat menyelesaikan skripsi yang berjudul **“Catu Daya Ganda Mode Switching untuk Penguat Audio Mobil”**.

Pengajuan skripsi ini merupakan persyaratan yang wajib ditempuh untuk meraih gelar Sarjana Teknik.

Dalam kesempatan ini penulis dengan penuh rasa hormat menyampaikan banyak terima kasih kepada :

1. Rasulullah Muhammad SAW Tokoh idolaku dan junjunganku. Segala Shalawat dan Salam tercurah kepada Beliau.
2. Bapak dan Ibu tercinta yang telah memberikan do'a, nasehat dan dukungan spiritual serta materiil hingga terselesaikannya skripsi ini.
3. Bapak Ir. Purwanto, MS. selaku Ketua Jurusan Teknik Elektro Universitas Brawijaya.
4. Bapak Ir. Ponco Siwindarto, MS selaku KKDK yang telah banyak memberikan bimbingan, petunjuk dan saran selama proses pengerjaan skripsi ini.
5. Ibu Ir. Nurussa'adah selaku dosen pembimbing yang telah banyak memberikan bimbingan, petunjuk dan saran selama proses pengerjaan skripsi ini.
6. Bapak Adharul Muttaqin ST, MT. selaku dosen pembimbing yang telah banyak memberikan bimbingan petunjuk dan saran selama proses pengerjaan skripsi ini.
7. Ibu. Ir. Nurussa'adah selaku Ka. Lab Elektronika dan Mas Mulyadi Laboran Elektronika atas ijin dan bantuan peralatan laboratorium.
8. Keluarga Besar Eyang putri, Tante Rustin, Mas Temmy, Budhe Tathik, Pakdhe Nu', Om Yanto, Tante Ani, Angga, Anggi, Anggra dan Meli untuk semua motivasi dan kasih-sayangnya.
9. Erlipus yang setia menemani dalam suka dan duka.
10. Tono, Aan, Malik dan Hiksa yang selalu menemaniku begadang dan minum susu.
11. Fajar, Teguh, Roy, Anjar, Faris, Imam, Wam dan Hermawan. Kapan renang lagi?
12. Cicit, Vita, Mai, Ambar, Ndos, Endra, Farid, Uci, Soni, Shinta, Dita, Vivi, Denica, Andian, Rahmad, Elfa, Hendy, Hari, Aag, Nisa, Lia, Asep, Anang serta adik-adik asisten 2003 dan 2004. Piknik Yuk!

13. Temen kostku Andrio, Mas Fajar dan Galih. Where are you guys? I miss you!
14. Rosi, Dimmy, Nyet, Fuad, Jembret, Dina, Amin, Welly, Tomo, Rizal serta semua rekan-rekan senasib dan sepenanggungan Elektro UB khususnya angkatan 2001 yang selalu menghiburku dengan lelucon-lelucon segarnya. Selamat berpisah sobat, sampai ketemu lagi, teruskan perjuangan kalian.
15. Teman-teman tim Robot KRI dan KRCI atas segala bantuannya. Berjuang terus sampai titik darah penghabisan!
16. Semua pihak yang telah membantu terselesaikannya Skripsi ini namun tidak dapat disebutkan satu-persatu.

Penulis menyadari sepenuhnya bahwa laporan ini masih jauh dari kesempurnaan. Oleh karena itu kritik dan saran yang membangun dari pembaca sangat dinanti oleh penulis demi perbaikan penulisan selanjutnya. Demikian skripsi ini disusun, dengan harapan dapat berguna bagi semua pihak.

Malang, April 2007

Penulis



**LAMPIRAN 1**

**SKEMA RANGKAIAN**





**LAMPIRAN 2**

**LISTING PROGRAM**



**LAMPIRAN 3**

**DATASHEET**



# LAMPIRAN



Listing Program







UNIVERSITAS BRAWIJAYA





UNIVERSITAS BRAWIJAYA





UNIVERSITAS BRAWIJAYA





UNIVERSITAS BRAWIJAYA



UNIVERSITAS BRAWIJAYA



UNIVERSITAS BRAWIJAYA



UNIVERSITAS BRAWIJAYA





# CATU DAYA GANDA MODE SWITCHING UNTUK PENGUAT AUDIO MOBIL

**SKRIPSI**

Diajukan untuk memenuhi sebagian persyaratan  
memperoleh gelar Sarjana Teknik



Disusun oleh :

**YANUARYANTO**

**NIM. 0110630134**

**DEPARTEMEN PENDIDIKAN NASIONAL  
UNIVERSITAS BRAWIJAYA  
FAKULTAS TEKNIK  
JURUSAN ELEKTRO  
MALANG  
2007**





repository.ub.ac

# CATU DAYA GANDA MODE SWITCHING UNTUK PENGUAT AUDIO MOBIL

## SKRIPSI

Diajukan untuk memenuhi sebagian persyaratan  
memperoleh gelar Sarjana Teknik



Disusun oleh :

**YANUARYANTO**

**NIM. 0110630134**

DOSEN PEMBIMBING :

Ir. Nurussa'adah.  
NIP. 131 994 339

Adharul Muttaqin, ST, MT.  
NIP. 132 311 886



# CATU DAYA GANDA MODE SWITCHING UNTUK PENGUAT AUDIO MOBIL

Disusun oleh:

**YANUARYANTO**  
**NIM. 0110630134**

Skripsi ini telah diuji dan dinyatakan lulus pada  
Tanggal 07 Februari 2007

**DOSEN PENGUJI**

**Ir. M. Julius Setioprano, MS.**  
**NIP. 131 124 655**

**Waru Djuriatno, ST, MT.**  
**NIP. 132 158 733**

**Panca Mudjirahardjo, ST, MT.**  
**NIP. 132 288 163**

**R. Arief Setyawan, ST, MT.**  
**NIP. 132 231 713**

Mengetahui,  
Ketua Jurusan Teknik Elektro

**Ir. PURWANTO, MT.**  
**NIP. 131 574 847**







Mamayu Hayuning Bawana

Mamayu Hayuning Bawana



## Kata Pengantar

Alhamdulillah, segala puji syukur ke hadirat Allah SWT atas rahmat dan hidayah-Nya yang telah diberikan kepada penulis sehingga dapat menyelesaikan skripsi yang berjudul “**Catu Daya Ganda Mode Switching untuk Penguat Audio Mobil**”. Pengajuan skripsi ini merupakan persyaratan yang wajib ditempuh untuk meraih gelar Sarjana Teknik.

Dalam kesempatan ini penulis dengan penuh rasa hormat menyampaikan banyak terima kasih kepada :

1. Rasulullah Muhammad SAW Tokoh idolaku dan junjunganku. Segala Shalawat dan Salam tercurah kepada Beliau.
2. Bapak dan Ibu tercinta yang telah memberikan do'a, nasehat dan dukungan spiritual serta materiil hingga terselesaikannya skripsi ini.
3. Bapak Ir. Purwanto, MS. selaku Ketua Jurusan Teknik Elektro Universitas Brawijaya.
4. Bapak Ir. Ponco Siwindarto, MS selaku KKDK yang telah banyak memberikan bimbingan, petunjuk dan saran selama proses pengerjaan skripsi ini.
5. Ibu Ir. Nurussa'adah selaku dosen pembimbing yang telah banyak memberikan bimbingan, petunjuk dan saran selama proses pengerjaan skripsi ini.
6. Bapak Adharul Muttaqin ST, MT. selaku dosen pembimbing yang telah banyak memberikan bimbingan petunjuk dan saran selama proses pengerjaan skripsi ini.
7. Ibu. Ir. Nurussa'adah selaku Ka. Lab Elektronika dan Mas Mulyadi Laboran Elektronika atas ijin dan bantuan peralatan laboratorium.
8. Keluarga Besar Eyang putri, Tante Rustin, Mas Temmy, Budhe Tathik, Pakdhe Nu', Om Yanto, Tante Ani, Angga, Anggi, Anggra dan Meli untuk semua motivasi dan kasih-sayangnya.
9. Erlipus yang setia menemani dalam suka dan duka.
10. Tono, Aan, Malik dan Hiksa yang selalu menemaniku begadang dan minum susu.
11. Fajar, Teguh, Roy, Anjar, Faris, Imam, Wam dan Hermawan. Kapan renang lagi?
12. Cicit, Vita, Mai, Ambar, Ndos, Endra, Farid, Uci, Soni, Shinta, Dita, Vivi, Denica, Andian, Rahmad, Elfa, Hendy, Hari, Aag, Nisa, Lia, Asep, Anang serta adik-adik asisten 2003 dan 2004. Piknik Yuk!
13. Temen kostku Andrio, Mas Fajar dan Galih. Where are you guys? I miss you!
14. Rosi, Dimmy, Nyet, Fuad, Jembret, Dina, Amin, Welly, Tomo, Rizal serta semua rekan-rekan senasib dan sepenanggungan Elektro UB khususnya angkatan 2001

yang selalu menghiburku dengan lelucon-lelucon segarnya. Selamat berpisah sobat, sampai ketemu lagi, teruskan perjuangan kalian.

15. Teman-teman tim Robot KRI dan KRCI atas segala bantuannya. Berjuang terus sampai titik darah penghabisan!
16. Semua pihak yang telah membantu terselesaikannya Skripsi ini namun tidak dapat disebutkan satu-persatu.

Penulis menyadari sepenuhnya bahwa laporan ini masih jauh dari kesempurnaan. Oleh karena itu kritik dan saran yang membangun dari pembaca sangat dinanti oleh penulis demi perbaikan penulisan selanjutnya. Demikian skripsi ini disusun, dengan harapan dapat berguna bagi semua pihak.

Malang, April 2007

Penulis



## DAFTAR ISI

Kata Pengantar.....	i
DAFTAR ISI.....	iii
DAFTAR GAMBAR.....	v
DAFTAR TABEL.....	vii
DAFTAR LAMPIRAN.....	viii
ABSTRAK.....	ix

### BAB I PENDAHULUAN

1.1 Latar Belakang.....	1
1.2 Batasan Masalah.....	2
1.3 Rumusan Masalah.....	3
1.4 Tujuan.....	3
1.5 Sistematika Penulisan.....	3

### BAB II TINJAUAN PUSTAKA

2.1 Catu Daya Mode Switching.....	5
2.1.1 DC-DC Konverter PushPull.....	5
2.2 MOSFET sebagai Saklar.....	7
2.3 Transformator.....	9
2.3.1 Transformator pulsa.....	10
2.4 Penyearah Gelombang Penuh Menggunakan Trafo CT.....	12
2.5 <i>Low Pass Filter</i> .....	13
2.6 Modulasi Lebar Pulsa.....	16
2.7 Rangkaian Umpan Balik <i>Optocoupler</i> .....	17
2.8 AVR.....	18
2.8.1 Arsitektur AVR.....	18
2.8.2 Periperal.....	20
2.8.2.1 ADC.....	21
2.8.2.2 <i>Timer/Counter</i> .....	22
2.9 Karakteristik Penggerak MOSFET.....	26



### **BAB III METODOLOGI PENELITIAN**

3.1	Studi Literatur .....	27
3.2	Perancangan dan Pembuatan Alat.....	27
3.3	Pengujian Alat.....	28
3.4	Pengambilan Kesimpulan dan Saran. ....	28

### **BAB IV PERENCANAAN DAN PEMBUATAN ALAT**

4.1	Perencanaan Sistem .....	29
4.2	Spesifikasi Alat .....	30
4.3	Perencanaan Rangkaian Penggerak dan MOSFET.....	31
4.4	Perancangan <i>PushPull Converter</i> .....	33
4.5	Perancangan Penyearah dan Tapis Keluaran .....	38
4.6	Perancangan Rangkaian Detektor Tegangan .....	39
4.7	Perancangan <i>Software</i> .....	41

### **BAB V PENGUJIAN ALAT**

5.1	Pengujian Driver dan MOSFET .....	45
5.2	Pengujian Transformator .....	47
5.3	Pengujian Rangkaian Penyearah dan Filter. ....	48
5.4	Pengujian Rangkaian Detektor Tegangan Keluaran.....	50
5.5	Pengujian ADC.....	52
5.6	Pengujian Efisiensi. ....	53
5.7	Pengujian Keseluruhan Sistem. ....	54

### **BAB VI Kesimpulan dan Saran**

6.1	Kesimpulan .....	50
6.2	Saran .....	50

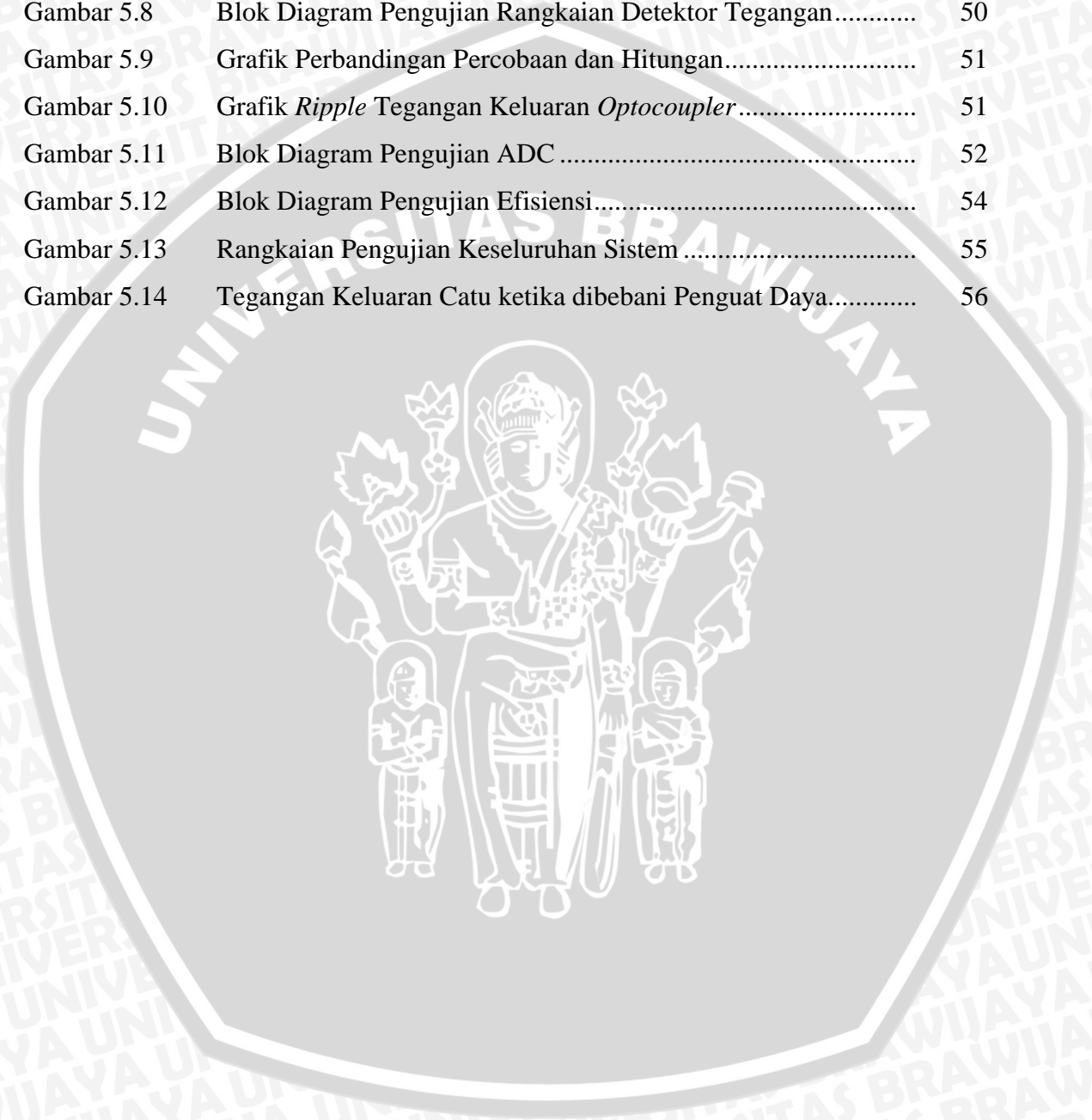
<b>DAFTAR PUSTAKA.....</b>	<b>51</b>
----------------------------	-----------

## DAFTAR GAMBAR

NO	JUDUL	HALAMAN
Gambar 2.1	Rangkaian Konverter <i>Pushpull</i> .....	6
Gambar 2.2	Bentuk gelombang arus .....	7
Gambar 2.3	Skema transformator.....	9
Gambar 2.4	Rangkaian Equivalen Transformator Pulsa .....	10
Gambar 2.5	Arus inti .....	12
Gambar 2.6	Rangkaian Penyearah Gelombang penuh .....	12
Gambar 2.7	Satu seksi filter LC .....	13
Gambar 2.8	Bentuk grafik tegangan dan arus induktor.....	14
Gambar 2.9	Bentuk grafik tegangan dan arus <i>ripple</i> kapasitor .....	15
Gambar 2.10	Sinyal PWM Secara Umum.....	16
Gambar 2.11	Rangkaian Umpan Balik <i>Optocoupler</i> .....	17
Gambar 2.12	Rangkaian <i>Optocoupler</i> mode linier.....	18
Gambar 2.13	Grafik <i>Optocoupler</i> sebagai <i>diode-diode coupler</i> .....	18
Gambar 2.14	Arsitektur AVR.....	19
Gambar 2.15	Peta Memori AVR .....	20
Gambar 2.16	Blok Diagram ADC.....	21
Gambar 2.17	Blok Diagram <i>clock Timer/Counter</i> .....	23
Gambar 2.18	Blok Diagram <i>Timer/Counter0</i> .....	24
Gambar 2.19	Blok Diagram <i>Timer/Counter1</i> .....	25
Gambar 4.1	Blok Diagram Catudaya <i>switching</i> .....	29
Gambar 4.2	Rangkaian Penggerak MOSFET.....	32
Gambar 4.3	Arah arus <i>Emitter Follower</i> .....	32
Gambar 4.4	Penampang melintang Toroid.....	37
Gambar 4.5	Rangkaian Penyearah dan Filter LC .....	39
Gambar 4.6	Rangkaian <i>Diode-diode coupler</i> .....	40
Gambar 4.7	Grafik Karakterisasi $I_F$ vs $I_B$ Optocoupler 4N25 .....	40
Gambar 4.8	<i>Flowchart</i> program Utama Catudaya <i>Switching</i> .....	43
Gambar 4.10	<i>Flowchart</i> program <i>softstart</i> .....	44
Gambar 5.1	Blok Diagram Pengujian Rangkaian Driver dan MOSFET.....	45
Gambar 5.2	Diagram alir program pengujian driver.....	46

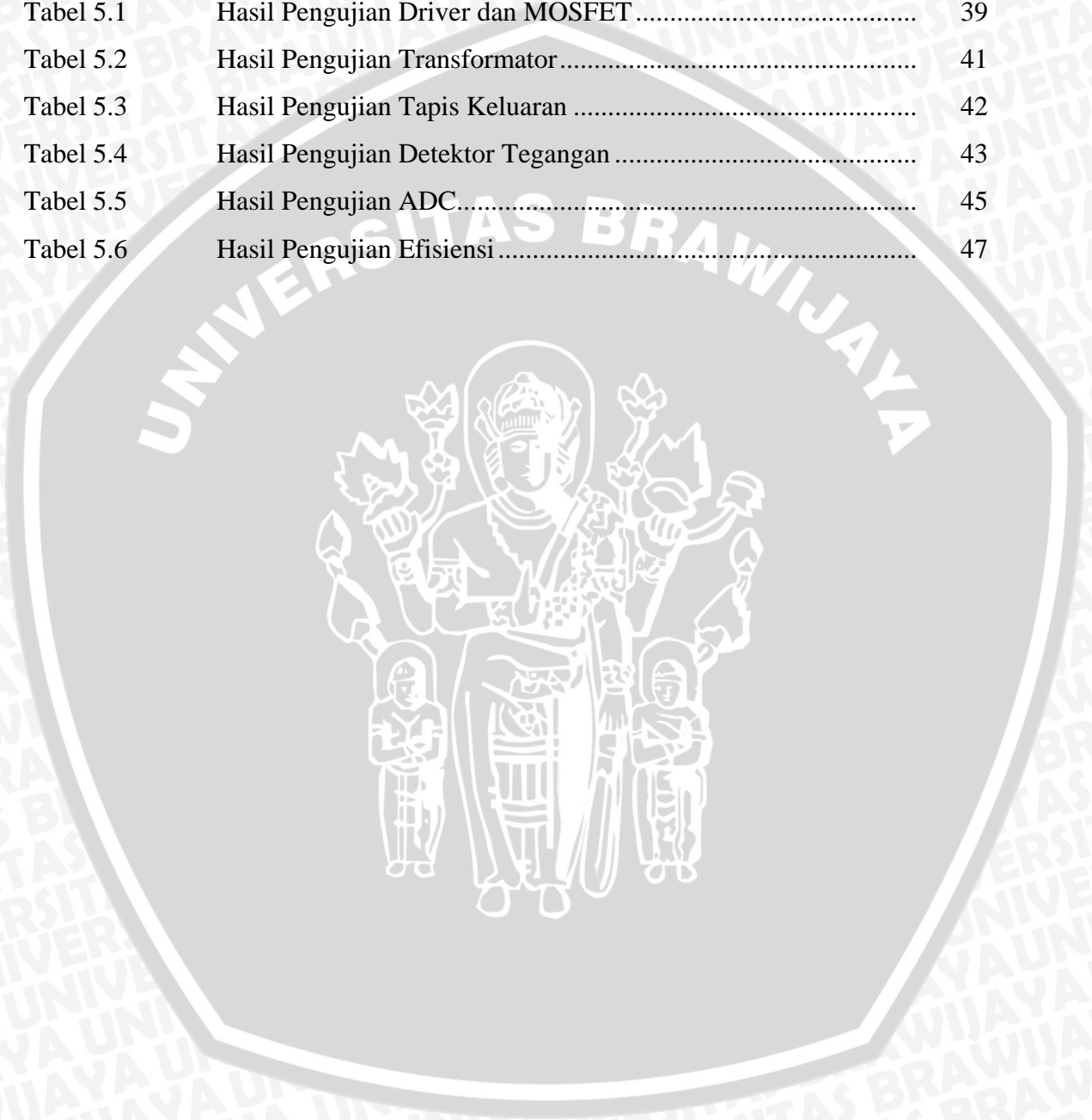


Gambar 5.3	Sinyal Masukan dan Keluaran <i>driver</i> MOSFET.....	47
Gambar 5.4	Blok Diagram Pengujian Transformator.....	47
Gambar 5.5	Sinyal Keluaran Trafo.....	48
Gambar 5.6	Rangkaian Pengujian Tapis Keluaran.....	49
Gambar 5.7	Ripple Tegangan Keluaran .....	49
Gambar 5.8	Blok Diagram Pengujian Rangkaian Detektor Tegangan.....	50
Gambar 5.9	Grafik Perbandingan Percobaan dan Hitungan.....	51
Gambar 5.10	Grafik <i>Ripple</i> Tegangan Keluaran <i>Optocoupler</i> .....	51
Gambar 5.11	Blok Diagram Pengujian ADC .....	52
Gambar 5.12	Blok Diagram Pengujian Efisiensi.....	54
Gambar 5.13	Rangkaian Pengujian Keseluruhan Sistem .....	55
Gambar 5.14	Tegangan Keluaran Catu ketika dibebani Penguat Daya.....	56



**DAFTAR TABEL**

NO	JUDUL	HALAMAN
Tabel 2.1	Pemilihan clock timer/counter pada AVR.....	19
Tabel 2.2	Mode <i>Compare</i> pada <i>Timer/Counter1</i> .....	21
Tabel 5.1	Hasil Pengujian Driver dan MOSFET.....	39
Tabel 5.2	Hasil Pengujian Transformator.....	41
Tabel 5.3	Hasil Pengujian Tapis Keluaran.....	42
Tabel 5.4	Hasil Pengujian Detektor Tegangan.....	43
Tabel 5.5	Hasil Pengujian ADC.....	45
Tabel 5.6	Hasil Pengujian Efisiensi.....	47



### DAFTAR LAMPIRAN

Lampiran 1	Skema Rangkaian .....	L1-1
Lampiran 2	Listing Program .....	L2-1
Lampiran 3	<i>Datasheet</i> .....	L3-1





## ABSTRAK

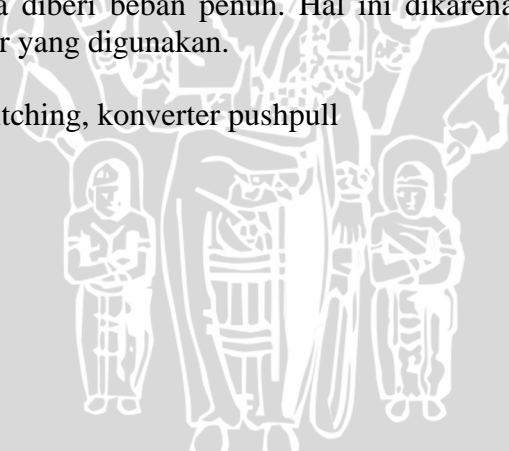
YANUARYANTO, Januari 2007. *Catu Daya Ganda Mode Swiching untuk Penguat Audio Mobil*. Skripsi. Jurusan Teknik Elektro, Fakultas Teknik, Universitas Brawijaya, Malang. Pembimbing: Ir. Nurussa'adah dan Adharul Muttaqin, ST, MT.

Keterbatasan tegangan yang disediakan oleh sumber tenaga pada mobil membutuhkan suatu alat tambahan yang dapat mengkonversi tegangan aki 12V menjadi tegangan yang lebih tinggi. Dalam hal penggunaan untuk mensuplai penguat audio dimana penguat daya yang umum saat ini menggunakan topologi *Output Capacitor Less* yang membutuhkan catu daya dengan dua polaritas. Besarnya tegangan catu daya juga akan menentukan besarnya daya maksimum yang bisa dikeluarkan ke beban.

Tegangan DC dari aki diubah menjadi tegangan pulsa oleh MOSFET yang dikendalikan oleh mikrokontroler. Tegangan pulsa yang dihasilkan diumpankan ke Trafo penaik tegangan sehingga diperoleh tegangan pulsa dengan dua polaritas dan tegangan yang lebih tinggi. Tegangan pulsa yang dihasilkan oleh sisi sekunder trafo kemudian disearahkan oleh penyearah gelombang penuh dan diratakan dengan filter LC untuk memperkecil tegangan *ripple*. Tegangan keluaran ini digunakan untuk mencatu beban. Tegangan keluaran dimonitor oleh mikrokontroler dan secara otomatis akan menyesuaikan sinyal PWM untuk memperoleh tegangan keluaran yang konstan.

Hasil pengujian menunjukkan bahwa alat ini mampu digunakan untuk mengkonversi tegangan 12V menjadi tegangan +40V dan -40V, namun masih terdapat kekurangan pada alat ini yaitu ketidakmampuan sistem untuk menjaga tegangan keluaran tetap 40V ketika diberi beban penuh. Hal ini dikarenakan masih rendahnya efisiensi dari transformator yang digunakan.

Kata kunci : catu daya switching, konverter pushpull



## BAB I PENDAHULUAN

### 1.1 Latar Belakang

Salah satu faktor penting dalam menentukan kualitas sistem audio adalah penguat audio. Penggunaan penguat audio mempunyai tujuan untuk memperoleh penguatan arus dan tegangan yang akan disalurkan ke beban. Penguat audio dirancang berdasarkan pertimbangan daya keluaran, daya masukan, disipasi daya, distorsi, dan efisiensi daya (Schilling dan Belove, 1989:250). Selain itu, sistem penguat audio biasanya dituntut memiliki fidelitas yang tinggi yaitu memiliki respon frekuensi yang sama untuk semua frekuensi audio. Dengan beban speaker yang memiliki impedansi 4 atau 8 ohm maka untuk memberikan suatu daya keluaran yang besar akan dibutuhkan catu daya dengan tegangan yang tinggi pula.

Penguat daya OCL (*Output Capacitor Less*) tidak dapat digunakan pada sistem audio mobil. Penguat daya yang digunakan adalah penguat daya dengan satu polaritas catu yaitu penguat yang menggunakan kapasitor keluaran. Penggunaan kapasitor keluaran ini sangat merugikan karena dibutuhkan kapasitor dengan kapasitas dan daya besar untuk mencegah tegangan DC masuk ke speaker. Disamping itu penggunaan kapasitor berarti mengurangi respon frekuensi dari penguat daya untuk sinyal dengan frekuensi rendah. Akibatnya penguat audio dengan kualitas suara yang tinggi akan sulit diperoleh jika masih menggunakan catu daya dengan satu polaritas tegangan tersebut. Kapasitor dengan kapasitas dan daya besar memiliki ukuran yang sangat besar dan sangat tidak praktis jika dipasang pada mobil karena keterbatasan ruang pada mobil.

Pada sistem audio mobil yang umum di pasaran biasanya untuk mendapat daya keluaran yang lebih tinggi menggunakan dua penguat daya yang dikonfigurasi secara BTL (*Bridge Tie Load*), namun demikian daya keluaran yang dihasilkan adalah tetap terbatas karena tegangan dari catu maksimum hanya 12 V. Cara lain untuk mendapatkan daya output yang lebih tinggi yaitu menggunakan speaker berimpedansi rendah, tetapi impedansi speaker minimum yang bisa diperoleh hanya 2 Ohm.

Bukan hanya penguat daya yang membutuhkan catu daya ganda. Rangkaian preamplifier juga membutuhkan catu daya ganda karena di dalam rangkaian preamplifier menggunakan penguat kerja (*op-amp*) sebagai penguatnya dan *op-amp* membutuhkan catu daya ganda. Penggunaan penguat kerja dengan mode catu daya tunggal dibutuhkan suatu teknik khusus dan cenderung lebih rumit untuk diaplikasikan.



Penggunaan catu daya ganda akan sangat memudahkan dalam perancangan *preamplifier* karena menggunakan teknik yang umum dipakai di dalam rangkain penguat kerja.

Catu daya mode *switch* banyak diterapkan pada sistem catu daya modern karena memiliki efisiensi yang tinggi dan memungkinkan untuk memperoleh nilai tegangan keluaran yang bervariasi nilai dan polaritasnya tergantung dari konfigurasi yang kita terapkan.

Cara kerja dari catu daya mode *switching* yaitu dengan mengubah tegangan DC dari baterai menjadi tegangan AC dengan saklar elektronik. Kemudian tegangan AC yang dihasilkan dinaikkan tegangannya menggunakan transformator, setelah itu tegangan keluarannya disearahkan dan di-*filter* untuk mendapatkan tegangan DC yang rata. Frekuensi pensaklaran harus dipilih setinggi mungkin dan diatas frekuensi audio agar EMI (*Electromagnetic Interference*) dan *noise* yang dihasilkan tidak mengganggu penguat audio, namun frekuensi pensaklaran juga tidak bisa terlalu tinggi karena akan semakin menimbulkan banyak rugi-rugi pensaklaran. Keuntungan lain menggunakan frekuensi pensaklaran yang tinggi yaitu dibutuhkan nilai induktor dan kapasitor yang kecil pada filter keluarannya, dan juga transformator yang dipergunakan akan berukuran jauh lebih kecil daripada transformator yang digunakan pada frekuensi jala-jala dengan rating arus yang sama. Modulasi Lebar Pulsa digunakan untuk menghasilkan tegangan keluaran yang bisa bervariasi.

Pada sistem catu daya harus turut disertakan sistem umpan balik yang akan memonitor tegangan keluaran agar lebih stabil dan tidak terjadi jatuh tegangan ketika beban menarik arus yang tinggi. Penguat daya Audio menarik arus yang bervariasi tergantung dari sinyal masukan karena itu dibutuhkan kontroler yang bisa menjaga tegangan keluaran agar konstan dan tidak menimbulkan *noise* di sistem kelistrikan sehingga tidak mengganggu sistem lain yang menggunakan catu daya dari baterai yang sama.

## 1.2 Batasan Masalah

Dalam perencanaan dan pembuatan skripsi ini perlu dilakukan pembatasan masalah. Pembatasan masalah yang diajukan dalam skripsi ini antara lain:

1. Beban yang digunakan untuk pengujian adalah penguat daya dan beban resistif
2. Kontroler yang digunakan adalah mikrokontroler AVR
3. Parameter keberhasilan alat adalah tegangan keluaran konstan ketika dibebani penguat daya dengan daya keluaran maksimum 100 W

- 4.. Tegangan keluaran ditetapkan +39 V dan -39 V dan arus keluaran maksimum 2 A

### 1.3 Rumusan Masalah

Dari latar belakang masalah di atas dapat dirumuskan permasalahan sebagai berikut:

1. Bagaimana merancang sistem catu daya yang dapat mengubah tegangan 12 V menjadi tegangan DC yang lebih tinggi dan memiliki dua polaritas.
2. Bagaimana membuat rangkaian *switching* pengubah DC ke DC
3. Bagaimana membuat penyearah dan filter untuk menghasilkan tegangan DC yang memiliki *ripple* serendah mungkin
4. Bagaimana membuat suatu algoritma untuk menjaga tegangan keluaran konstan untuk tegangan sumber dan arus beban yang bervariasi.

### 1.4 Tujuan

Tujuan penyusunan skripsi yaitu untuk merealisasikan suatu alat yang mampu mengubah tegangan 12 V dari baterai menjadi tegangan 39 V dan -39 V serta memiliki arus keluaran maksimum 2 A.

### 1.5 Sistematika Penulisan

Sistematika penulisan dalam skripsi ini sebagai berikut:

#### **BAB I      Pendahuluan**

Memuat latar belakang, batasan masalah, rumusan masalah, tujuan, dan sistematika penulisan.

#### **BAB II     Tinjauan Pustaka**

Membahas teori-teori yang mendukung dalam perencanaan dan pembuatan alat.

#### **BAB III    Metodologi Penelitian**

Berisi tentang metode penelitian dan perencanaan alat serta pengujian.

#### **BAB IV    Perencanaan dan Pembuatan Alat**

Membahas tentang perancangan dan perealisasiian Catu Daya Ganda Mode *Switching* untuk Penguat Audio Mobil

**BAB V Pengujian Alat**

Berisi hasil pengujian terhadap alat yang telah direalisasikan.

**BAB VI Kesimpulan dan Saran**

Berisi tentang kesimpulan dan saran-saran.





## BAB II

### TINJAUAN PUSTAKA

Dalam merencanakan dan merealisasikan sistem ini dibutuhkan pemahaman tentang berbagai hal yang mendukung. Pemahaman ini akan bermanfaat untuk merancang perangkat keras sistem. Pengetahuan yang mendukung perencanaan dan realisasi alat meliputi prinsip kerja catu daya mode switching, rangkaian switching, penyearah, pemrograman AVR dan modulasi lebar pulsa.

#### 2.1. Catu Daya Mode Switching

Tidak seperti catu daya linier yang hanya bisa digunakan untuk menghasilkan tegangan atau arus keluaran yang lebih kecil dari sumber, maka berbagai macam metode dan topologi yang terdapat pada catu daya mode *switching* memungkinkan untuk memperoleh tegangan keluaran yang bisa bervariasi sifat dan polaritasnya.

Kelebihan lain catu daya mode pensaklaran adalah efisiensinya yang tinggi dan karena rangkaian bekerja di frekuensi tinggi maka ukuran komponen reaktifnya menjadi lebih kecil jika dibandingkan catu daya yang bekerja di frekuensi jala-jala.

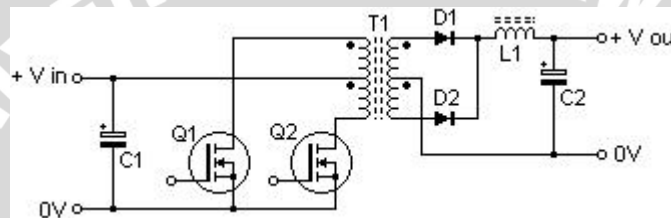
Catu daya mode *switching* memiliki berbagai topologi dengan keunggulan dan kelemahan masing-masing. Pemilihan jenis topologi berdasarkan pada besar beban, jenis beban, tegangan masukan, tegangan keluaran, isolasi tegangan masukan dan keluaran, dan polaritas tegangan keluaran.

##### 2.1.1. DC – DC Konverter Push Pull

Salah satu topologi Konverter DC ke DC adalah topologi push pull seperti digambarkan pada Gambar 2.1. Topologi ini memiliki keunggulan berupa terisolasinya tegangan keluaran dan masukan, disamping itu diantara topologi terisolasi lainnya, *pushpull converter* memberikan *ripple* tegangan keluaran yang kecil dan pembebanan yang ringan kepada induktor dan kapasitor keluaran, namun konverter ini juga memiliki kelemahan yaitu dibutuhkan transformator yang memiliki kopling magnetik yang baik pada kumparan primer, tegangan yang diterima transistor masukan sampai dua kali tegangan masukan dan pengaturan dua saklar masukan yang tidak boleh saling *overlap*.

Prinsip kerja konverter *pushpull* dapat dijelaskan mulai ketika saklar Q1 nyala, arus mengalir melalui setengah bagian atas dari kumparan primer transformator T1 dan menghasilkan medan magnet. Medan magnet akan menginduksi tegangan pada kumparan sekunder transformator, polaritas yang terjadi membuat diode D2 dibias maju

dan diode D1 dibias mundur. D2 konduksi dan mengisi kapasitor C2 melalui L1. L1 dan C2 membentuk jaringan filter LC. Ketika Q1 padam, medan magnet pada T1 menghilang, dan setelah beberapa waktu periode mati (tergantung dari siklus kerja pulsa PWM yang digunakan), transistor Q2 menghantar, arus mengalir melalui setengah bagian bawah dari kumparan primer transformator T1 dan menghasilkan medan magnet pada transformator T1. Tetapi arah fluksi magnetik berlawanan arah dengan arah fluksi yang dihasilkan oleh nyalanya transistor Q1. Medan magnet yang muncul akan menginduksi tegangan pada kumparan sekunder transformator, polaritasnya sedemikian sehingga D1 dibias maju dan D2 dibias mundur. D1 konduksi dan mengisi kapasitor C2 melalui induktor L1. Setelah beberapa lama waktu padam, Q1 kembali menghantar dan siklus kembali terulang.



**Gambar 2.1.** Rangkaian konverter push pull  
Sumber : [www.smeps.us](http://www.smeps.us)

Ada dua pertimbangan penting yang perlu diperhatikan dalam konverter *push pull* yaitu :

1. Kedua transistor tidak boleh konduksi bersamaan, karena akan menghubungkan catu daya. Waktu konduksi setiap transistor tidak boleh melebihi setengah dari total periode untuk satu siklus komplet, jika tidak maka penghantaran akan saling *overlap*.
2. Sifat-sifat magnetis dari rangkaian harus seragam, jika tidak maka transformator akan saturasi dan akan menghancurkan transistor Q1 dan Q2. Hal ini membutuhkan waktu konduksi setiap transistor Q1 dan Q2 harus tepat sama dan dua buah bagian separuh kumparan primer transformator *center tap* harus bersifat magnetis sama.

Kriteria-kriteria ini harus dipenuhi oleh rangkaian kontrol, driver dan transformator.

Tegangan keluaran  $V_{out}$  sebanding dengan tegangan rata-rata dari bentuk gelombang yang masuk ke filter LC, dapat dirumuskan :

$$V_{out} = V_{in} \times \left( \frac{n_2}{n_1} \right) \times f \times (t_{onQ1} + t_{onQ2}) \quad (2-1)$$

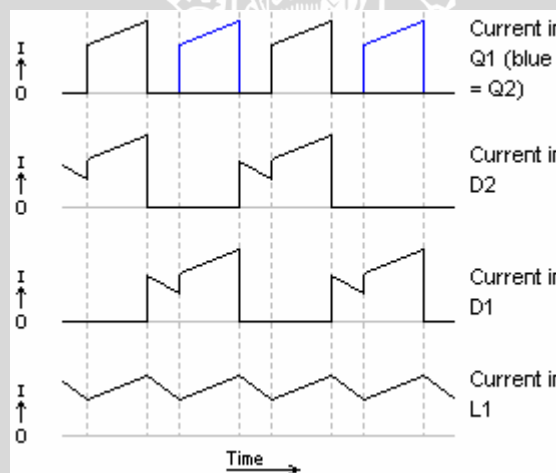
Diketahui :



- $V_{out}$  = tegangan keluaran rata-rata – volt  
 $V_{in}$  = Tegangan sumber – volt  
 $n_2$  = setengah dari jumlah kumparan sekunder  
 $n_1$  = setengah dari jumlah kumparan primer  
 $f$  = frekuensi kerja - Hz  
 $T_{on,q1}$  = waktu konduksi Q1 - detik  
 $T_{on,q2}$  = waktu konduksi Q2 - detik

Rangkaian kontrol memonitor tegangan keluaran  $V_{out}$  dan mengatur siklus kerja dari sinyal yang mengemudikan saklar elektronik Q1 dan Q2.

Jika  $V_{in}$  naik, maka rangkaian kontrol akan mengurangi siklus kerja untuk menjaga agar tegangan keluaran konstan. Demikian juga jika beban berkurang dan tegangan keluaran naik maka rangkaian kontrol akan bertindak serupa. Sebaliknya jika tegangan masukan turun dan beban naik maka rangkaian kontrol akan menaikkan siklus kerja. Gambar sinyal masukan untuk konverter push pull ditunjukkan pada Gambar 2.2.



**Gambar 2.2** Bentuk gelombang arus  
 Sumber : [www.smeps.us](http://www.smeps.us)

## 2.2. MOSFET sebagai Saklar

MOSFET adalah piranti semikonduktor dengan tiga terminal yaitu gerbang, Cerat dan Sumber. Aliran arus terminal keluaran ( $I_{DS}$ ) dikendalikan oleh tegangan yang diberikan ke terminal Gerbang dan Sumber ( $V_{GS}$ ). MOSFET memerlukan arus masukan yang kecil karena mosfet memiliki impedansi masukan yang tinggi. Kecepatan pensaklaran bisa diperoleh dalam orde nanodetik. Bati arus, yaitu perbandingan antara arus Cerat terhadap arus masukan Gerbang biasanya berada dalam orde  $10^9$ . MOSFET banyak diterapkan pada konverter daya frekuensi tinggi.

Pada rangkaian konverter MOSFET digunakan sebagai saklar untuk mengontrol aliran daya ke beban. Seperti halnya saklar yang hanya punya dua kondisi yaitu nyala dan padam, MOSFET tidak bekerja dalam daerah aktifnya melainkan hanya bekerja dalam daerah dua kondisi yaitu *ohmic* dan *cut off*. Pada saat MOSFET dalam keadaan *cut off*, MOSFET berperilaku selayaknya saklar yang terbuka. Hal ini terjadi ketika tegangan antara Gerbang dan Sumber lebih kecil dari tegangan ambangnya. Jika Gerbang – Sumber MOSFET dicatu dengan tegangan yang lebih besar dari tegangan ambangnya, maka MOSFET dalam daerah *ohmic* dan MOSFET berperilaku seperti saklar yang tersambung. Pada keadaan ini tegangan antara *drain* dan *source* kecil. Mosfet beroperasi dalam daerah *ohmic* ketika:

$$V_{gs} - V_{gs(th)} > V_{ds} > 0 \quad (2-2)$$

dengan :

$V_{gs}$  = tegangan antara *gate* dan *source* (volt)

$V_{gs(th)}$  = tegangan *threshold* (volt)

Disipasi daya pada mosfet dapat dikategorikan menjadi dua yaitu disipasi resistif dan disipasi *switching*., atau dirumuskan sebagai :

$$Pd_{MOSFET} = Pd_{RESISTIVE} + Pd_{SWITCHING} \quad (2-3)$$

Disipasi resistif dapat dihitung menggunakan persamaan :

$$Pd_{RESISTIVE} = I_{LOAD}^2 \times R_{DSon} \quad (2-4)$$

Perhitungan tepat disipasi mosfet karena *switching* sulit untuk dilakukan karena banyak faktor yang tidak bisa dihitung dan tidak dapat ditentukan, namun menggunakan aproksimasi secara kasar menggunakan persamaan berikut dapat dilakukan untuk mengevaluasi performa mosfet :

$$Pd_{SWITCHING} = \frac{(C_{RSS} \times V_{IN}^2 \times f_{SW} \times I_{LOAD})}{I_{GATE}} \quad (2-5)$$

Diketahui :

$C_{RSS}$  : Kapasitansi transfer mundur

$f_{SW}$  : frekuensi *switching*

$I_{GATE}$  : arus gate

Pemilihan tipe MOSFET yang digunakan sebagai saklar harus memperhatikan dua macam rugi-rugi tersebut. Menggunakan MOSFET yang lebih kecil (lebih cepat) maka akan mengurangi rugi-rugi pensaklaran tetapi menambah rugi-rugi resistif. Sebaliknya

jika menggunakan MOSFET yang lebih besar ( $R_{DS(on)}$  lebih rendah) akan mengurangi rugi-rugi resistif tetapi menaikkan rugi-rugi akibat pensaklaran.

Disipasi daya maksimum terjadi saat tegangan masukan maksimum atau minimum. Disipasi merupakan penjumlahan dari disipasi resistif yang mencapai nilai tertinggi saat tegangan masukan minimum (karena duty cycle maksimum) dan disipasi pensaklaran yang memiliki nilai tertinggi saat tegangan masukan minimum (karena faktor  $V_{IN}^2$ ).

### 2.3. Transformator

Transformator adalah suatu alat listrik yang dapat memindahkan dan mengubah energi listrik dari atau lebih rangkaian listrik ke rangkaian listrik yang lain, melalui suatu gandengan magnet dan berdasarkan prinsip induksi-elektromagnetik (Zuhail, 1990:43). Gambar skema transformator seperti diperlihatkan dalam Gambar 2.3.

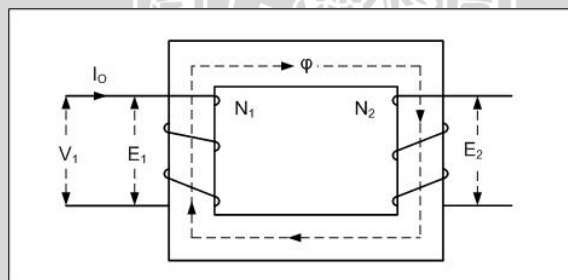
Persamaan transformator dirumuskan :

$$\frac{E_1}{E_2} = \frac{N_1}{N_2} \quad (2-6)$$

Dengan mengabaikan rugi tahanan dan adanya fluks bocor,

$$\frac{E_1}{E_2} = \frac{V_1}{V_2} = \frac{N_1}{N_2} = a \quad (2-7)$$

a=perbandingan transformasi



**Gambar 2.3.** Skema Transformator

Sumber : Zuhail, 1990 : 44

Jika flux pada inti berbentuk sinusoida, maka hubungan antara jumlah lilitan, tegangan, kerapatan flux magnet dan luas permukaan inti dapat ditulis dengan persamaan umum

EMF (Electro Magnetic Force) dari hukum Faraday :

$$E = \frac{2\pi f N a B}{\sqrt{2}} = 4,44 f N a B \quad (2-8)$$

Diketahui:

- E adalah tegangan RMS lilitan dalam volt
- F adalah frekuensi dalam Hertz



- $N$  adalah jumlah lilitan
- $a$  adalah luas permukaan inti dalam  $m^2$
- $B$  adalah kerapatan flux magnetik puncak dalam tesla

Dari persamaan dapat dilihat bahwa besarnya EMF sebanding dengan peningkatan frekuensi. Pada operasi dengan frekuensi yang lebih tinggi, ukuran fisik transformator bisa diperkecil tanpa membuatnya saturasi dan inti akan dapat menghantar daya lebih, tetapi parameter lain seperti rugi-rugi inti dan efek kulit juga meningkat berdasar frekuensi. Pada umumnya operasi transformator pada tegangan sesuai rancangan namun pada frekuensi yang lebih tinggi akan membuat berkurangnya arus magnetisasi. Pada operasi yang lebih rendah dari rancangan, arus magnetisasi akan meningkat tinggi.

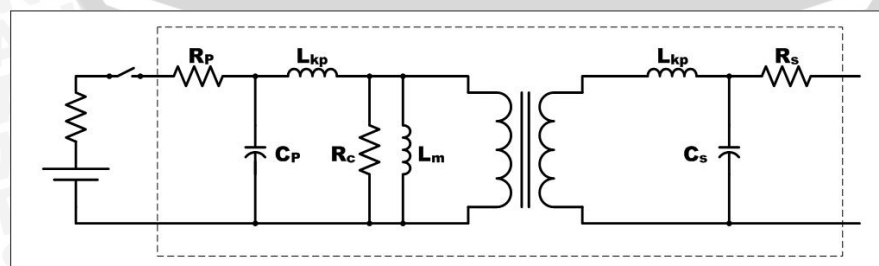
Operasi transformator daya pada frekuensi yang berbeda dari rancangan akan membutuhkan penyesuaian lebih pada tegangan, rugi-rugi dan pendinginan jika ingin beroperasi secara aman.

### 2.3.1 Transformator pulsa

Fluks magnetic pada inti transformator AC pada umumnya berupa sinyal sinusoida yang berubah nilainya antara positif dan negatif. Fluks magnetik pada trafo pulsa tidak demikian halnya, trafo pulsa beroperasi pada mode unipolar.

Tegangan DC dapat digunakan untuk membuat bias DC medan magnet pada inti trafo, sehingga memaksa medan untuk melintasi garis nol. Trafo pulsa pada umumnya beroperasi pada frekuensi tinggi sehingga membutuhkan inti dengan rugi-rugi rendah (umumnya ferit). Penggunaan ferit pada frekuensi tinggi akan berpengaruh pada berkurangnya rugi-rugi arus eddy pada inti karena bahan ferit mempunyai resistansi yang lebih tinggi, namun sebaliknya permeabilitasnya menjadi lebih rendah sehingga dibutuhkan arus magnetisasi yang lebih tinggi.

Gambar 2.4. memperlihatkan rangkaian ekuivalen trafo, yang dapat pula menggambarkan rangkaian ekuivalen trafo pulsa.



**Gambar 2.4.** Rangkaian ekuivalen trafo pulsa

Sumber : [Buttlerwinding.com/pulse transformer buttlerwinding.html](http://Buttlerwinding.com/pulse%20transformer%20buttlerwinding.html)



Diketahui :

- Rp adalah resistansi lilitan primer
- Cp adalah kapasitansi lilitan primer
- Lkp adalah induktansi bocor lilitan primer
- Rc adalah resistansi yang mewakili rugi-rugi inti
- Lm adalah induktansi mutual trafo
- Lks adalah induktansi bocor lilitan sekunder
- Cs adalah kapasitansi lilitan sekunder
- Rs adalah resistansi lilitan sekunder

Cara kerja trafo pulsa dapat digambarkan sebagai berikut :

Dapat dilihat pada Gambar 2.4. Jika tidak ada impedansi sumber, kapasitansi lilitan dan induktansi bocor lilitan sekunder. Ketika saklar terbuka maka tidak ada arus pada kumparan primer dan sekunder. Ketika saklar ditutup, karena beban pada kumparan sekunder belum dihubungkan maka kumparan primer berlaku seperti induktor dihubungkan dengan catu. Arus kumparan primer mulai mengalir. Arus ini adalah arus magnetisasi dan diperoleh dengan persamaan :

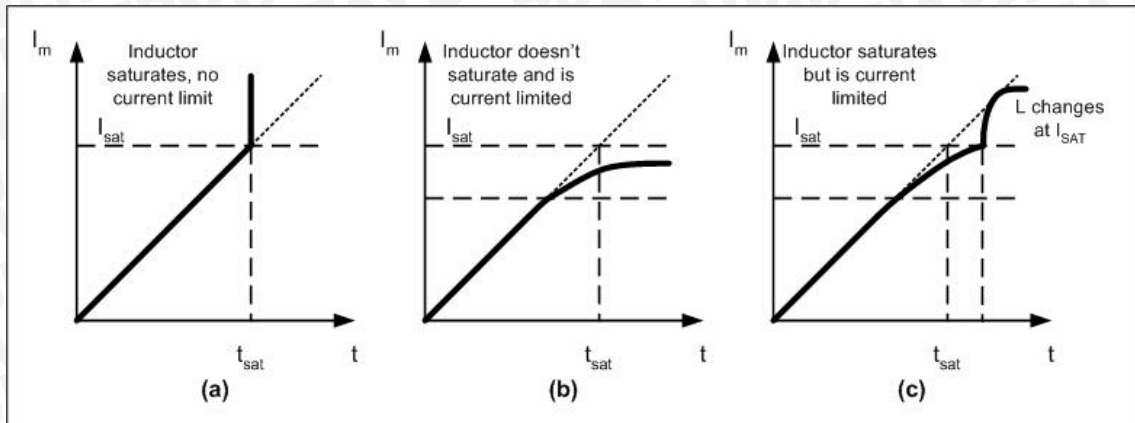
$$V(t) = L \frac{dI_p(t)}{dt} + (R_p \times I(t)) \quad (2-9)$$

Jika catu memiliki tegangan konstan maka  $R_p=0$  dan  $L=L_{kp}+L_m$  adalah konstan.

Persamaan dapat diturunkan menjadi :

$$I(t) = I_o + \frac{V \times t}{(L_{kp} + L_m)} \quad (2-10)$$

$I_o$  adalah arus awal yang nilainya sama dengan nol. Dapat dilihat bahwa arus meningkat secara linier dan besarnya peningkatkan menurut besarnya nilai induktansi. Arus yang mengalir melewati lilitan  $N_p$  membuat sejumlah  $N_p \times I(t)$  medan magnet yang menjadi rapat fluks magnetik pada inti trafo pulsa. Pada akhirnya peningkatan arus magnetisasi akan melampaui kapasitas fluks inti trafo pulsa dan akan mensaturasikan inti. Setelah saturasi terjadi, arus primer akan naik menjadi tak terhingga. Pada rangkaian arus ini akan dibatasi oleh resistansi lilitan dan impedansi sumber. Ilustrasi dapat dilihat pada Gambar 2.5.



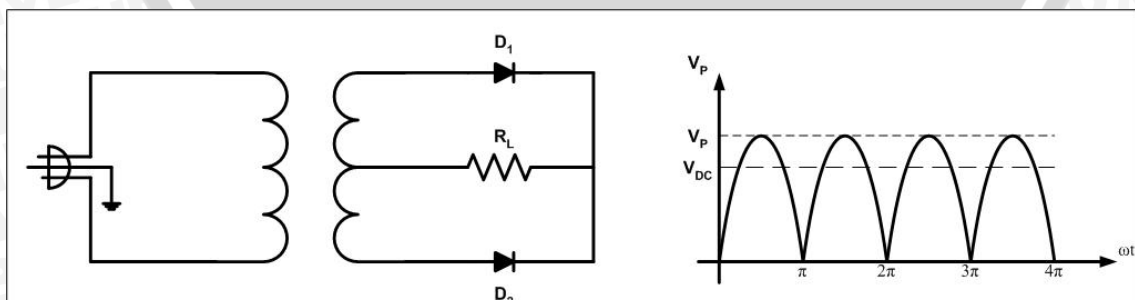
**Gambar 2.5.** (a) untuk nilai  $R_p=0$ . (b) Nilai  $R_p$  membuat inti tidak pernah saturasi (c) inti saturasi namun arusnya terbatas.

Sumber : [butlerwinding.com/pulse transformer butler winding.html](http://butlerwinding.com/pulse%20transformer%20butler%20winding.html)

Trafo pulsa umumnya digunakan untuk aplikasi tegangan DC unipolar sehingga membutuhkan saklar utama untuk dibuka (menghilangkan tegangan sumber) sebelum terjadi saturasi, sedangkan untuk aplikasi AC hanya dengan membalik kutub tegangan sebelum terjadi saturasi. Aplikasi unipolar membutuhkan waktu yang cukup untuk mengembalikan kondisi inti ke keadaan semula sebelum diberi pulsa berikutnya. Pada waktu tersebut medan magnet menyusut. Medan magnet tidak sepenuhnya menyusut ke nol karena adanya remanensi pada material inti. Adanya celah udara memperkecil nilai induktansi sehingga celah udara dapat digunakan untuk membuat remanensi mendekati nol.

#### 2.4. Penyearah Gelombang Penuh Menggunakan Trafo CT

Rangkaian penyearah gelombang penuh banyak digunakan dalam rangkaian catu daya. Keuntungan dari penyearah tipe ini adalah frekuensi sinyal keluaran dua kali frekuensi sinyal masukan. Dan kelemahannya adalah tegangan puncak balik yang harus ditahan dioda adalah sebesar dua kali tegangan puncak masukan. Gambar rangkaian penyearah gelombang penuh CT dan sinyal keluarannya dapat dilihat pada Gambar 2.6.



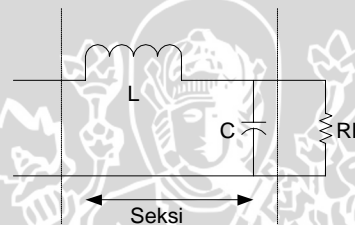
**Gambar 2.6.** Rangkaian penyearah gelombang penuh dan sinyal keluarannya

Sumber : Malvino,1981 : 62

## 2.5. Low Pass Filter

Pengendalian komponen DC yang menghasilkan keluaran yang berbentuk pulsa sudah memenuhi untuk beberapa aplikasi, akan tetapi ada beberapa aplikasi yang menginginkan keluaran DC yang murni. Untuk mendapatkan tegangan keluaran yang mendekati DC murni digunakan *lowpass* filter seperti ditunjukkan dalam Gambar 2.7.

Secara umum desain suatu filter berdasarkan 3 hal yaitu impedansi daerah kerja *filter*, frekuensi *cut off* dan orde dari *filter*. *Low pas Filter* dirancang untuk meloloskan frekuensi rendah dan menolak frekuensi tinggi. Orde *filter* tergantung dari frekuensi *switching* dan atenuasi yang dibutuhkan oleh frekuensi *switching*. LPF LC dipilih, jika arus beban besar. Karena nilai  $X_L$  jauh lebih besar daripada nilai  $X_C$  maka *ripple* dilemahkan (Malvino, 1981:77). Gambar 2.7. menunjukkan satu seksi filter LC.



**Gambar 2.7.** Satu seksi filter LC  
Sumber: Malvino, 1981: 77

Masukan *filter* berupa sinyal pulsa yang secara ideal hanya terdiri dari dua nilai tegangan sesaat yaitu  $V_H$  dan  $V_L$ . Saat masukan  $V_H$  maka pada induktor terdapat tegangan :

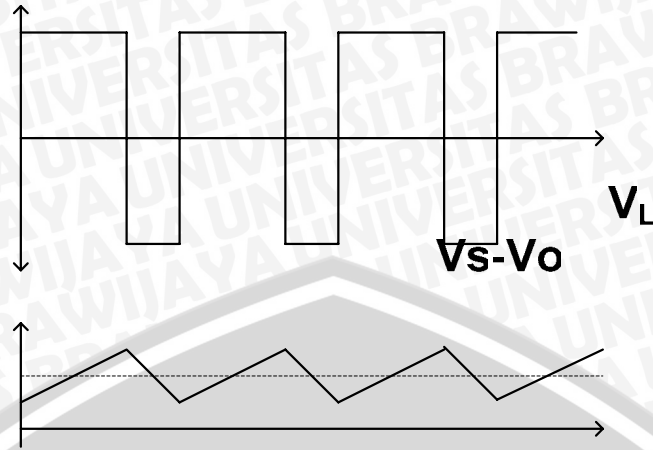
$$\begin{aligned} V_L &= V_s - V_o \\ &= L \frac{di_L}{dt} \end{aligned}$$

$$\frac{di_L}{dt} = \frac{V_s - V_o}{L}$$

(2-11)

Gambar grafik tegangan dan arus induktor diperlihatkan pada Gambar 2.8.





**Gambar 2.8.** Bentuk grafik tegangan dan arus induktor  
 Sumber : Soeprpto : VI-7

Besarnya perubahan arus ketika masukan  $V_H$  adalah :

$$\frac{di_L}{dt} = \frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{\delta T} = \frac{V_s - V_o}{L}$$

$$(\Delta i_L)_H = \left( \frac{V_s - V_o}{L} \right) DT \tag{2-12}$$

Ketika masukan  $V_L$  mengalirkan arus induktor seperti pada Gambar 2.8 sehingga  $i_L$  kontinyu. Besarnya perubahan arus ketika masukan  $V_L$  :  **$I_{max}$**

$$V_L = -V_o = L \frac{di_L}{dt}$$

$$\frac{di_L}{dt} = \frac{-V_o}{L}$$

$$\frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{(1-D)T} = \frac{-V_o}{L}$$

$$(\Delta i_L)_L = -\left( \frac{V_o}{L} \right) (1-D)T \tag{2-13}$$

Arus induktor rata-rata sama dengan arus beban rata-rata. Sehingga diperoleh arus maksimum dan minimum induktor sebesar :



$$I_L = I_R = \frac{V_o}{R}$$

$$I_{MAX} = I_L + \frac{\Delta i_L}{2}$$

$$I_{MAX} = \frac{V_o}{R} + \frac{1}{2} \left[ \frac{V_o}{L} (1-D) T \right] = V_o \left[ \frac{1}{R} + \frac{(1-D)}{2Lf} \right] \quad (2-14)$$

$$I_{MIN} = I_L - \frac{\Delta i_L}{2}$$

$$I_{MIN} = \frac{V_o}{R} - \frac{1}{2} \left[ \frac{V_o}{L} (1-D) T \right] = V_o \left[ \frac{1}{R} - \frac{(1-D)}{2Lf} \right] \quad (2-15)$$

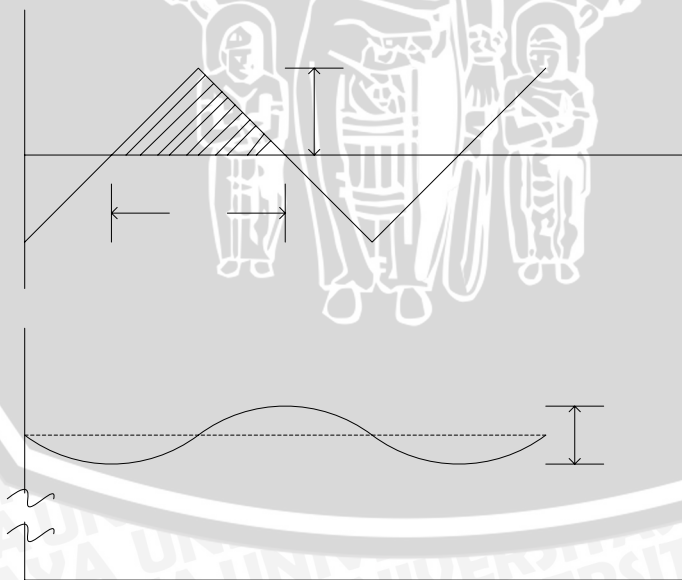
Batas antara arus kontinyu dan arus diskontinyu adalah  $I_{min}=0$

$$I_{MIN} = 0 = V_o \left[ \frac{1}{R} - \frac{(1-D)}{2Lf} \right] \quad (2-16)$$

Sehingga induktansi minimum yang diperlukan untuk arus kontinyu :

$$L_{MIN} = \frac{(1-D)R}{2f} \quad (2-17)$$

Dalam prakteknya dengan nilai kapasitor yang sangat besar tidak dapat mempertahankan tegangan keluaran yang sempurna konstan. Grafik arus pada kapasitor dan tegangan ripple diperlihatkan pada Gambar 2.9.



**Gambar 2.9.** Bentuk gelombang arus kapasitor dan tegangan ripple kapasitor

Sumber : Soeprpto, 1999 : VI-10

Ketika arus kapasitor positif, kapasitor akan mengisi muatan :

$$\begin{aligned}
 Q &= CV_o \\
 \Delta Q &= C \Delta V_o \\
 \Delta V_o &= \frac{\Delta Q}{C}
 \end{aligned} \tag{2-18}$$

Perubahan muatan  $\Delta Q$  adalah luasan segitiga diatas sumbu waktu :

$$\begin{aligned}
 \Delta Q &= \frac{1}{2} \left( \frac{T}{2} \right) \left( \frac{\Delta i_L}{2} \right) = \frac{T \cdot \Delta i_L}{8} \\
 \Delta V_o &= \frac{T \Delta i_L}{8C}
 \end{aligned} \tag{2-19}$$

Dengan menggunakan persamaan (2.5-9) dan (2.5-3) diperoleh :

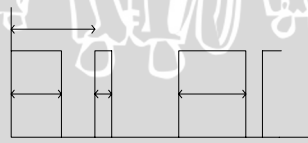
$$\Delta V_o = \frac{T}{8C} \frac{V_o}{L} (1-D) T = \frac{V_o (1-D)}{8LCf^2} \tag{2-20}$$

Perbandingan antara tegangan *ripple* dengan tegangan keluaran :

$$\frac{\Delta V_o}{V_o} = \frac{1-D}{8LCf^2} \tag{2-21}$$

## 2.6. Modulasi Lebar Pulsa

Modulasi Lebar Pulsa atau Pulse Width Modulation (PWM) yang secara dasar merupakan sinyal digital, digunakan secara umum sebagai *converter* digital ke analog. PWM digunakan pada aplikasi-aplikasi yang tidak memerlukan resolusi DAC yang tinggi atau pada aplikasi-aplikasi yang mementingkan efisiensi daya. Kelebihan penggunaan PWM pada catu daya antara lain hanya dibutuhkan komponen eksternal yang minimum, membutuhkan jumlah pin I/O pada mikrokontroler yang lebih sedikit, dan efisiensi daya yang lebih baik dibandingkan dengan pengaturan secara linier.



**Gambar 2.10.** Sinyal PWM secara umum  
Sumber: Microchip, 1995: 1

Pada sinyal PWM, frekuensi sinyal konstan sedangkan *duty cycle* bervariasi dari 0%-100%. Dengan mengatur *duty cycle* akan diperoleh keluaran yang diinginkan.

Analisis Fourier pada sinyal PWM menunjukkan puncak pada frekuensi  $F_n = \frac{1}{T}$ .

Harmonisa lain juga terjadi pada  $F_n = \frac{K}{T}$  untuk K adalah bilangan bulat. Puncak-puncak tersebut adalah *noise* yang tidak dikehendaki dan harus dihapuskan. Untuk

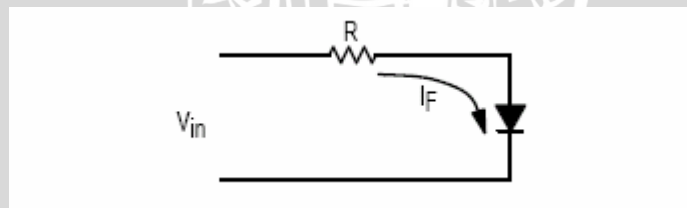
menghilangkan harmonisa pada sinyal PWM digunakan *low pass filter*. Umumnya frekuensi sinyal pembawa PWM yang digunakan jauh lebih tinggi dari frekuensi sinyal informasi. Pada catu daya mode *switching* maka sinyal informasinya adalah tegangan keluaran yang diinginkan. Penggunaan frekuensi pembawa yang dekat dengan frekuensi sinyal informasi membutuhkan LPF dengan kemiringan yang sangat tajam, dan umumnya *filter* seperti itu sulit dibuat dan mahal.

## 2.7. Rangkaian Umpan Balik *Optocoupler*

*Optocoupler* merupakan memiliki banyak keunggulan yang bisa ditawarkan dalam rangkaian-rangkaian terisolasi yang membutuhkan sambungan secara elektrik namun tidak boleh tersambung secara langsung. Masalah seperti isolasi pentanahan, *common mode noise rejection*, pengubahan tegangan catudaya dan masalah lainnya bisa diatasi atau disederhanakan menggunakan *Optocoupler*.

*Optocoupler* bekerja berdasarkan prinsip mendeteksi cahaya yang dipancarkan oleh masukan. Terminal masukan dihubungkan dengan devais pemancar cahaya sedangkan terminal keluaran dihubungkan dengan devais pendeteksi cahaya. Kedua elemen dipisahkan oleh pembatas transparan dan keduanya dikemas dalam wadah yang tidak tembus oleh cahaya luar (Franchis Christian, 1995 : 1).

Rangkaian masukan *Optocoupler* dapat ditunjukkan dalam Gambar 2.11. Masukan *Optocoupler* berupa LED yang membutuhkan resistor seri untuk membatasi arus masukan ( $I_F$ ).



**Gambar 2.11.** Rangkaian masukan *Optocoupler*  
Sumber : Motorola, 1995 :1

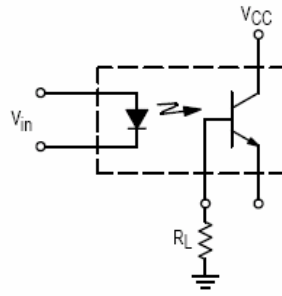
Besarnya resistor seri dihitung menggunakan persamaan :

$$R = \frac{V_{in} - V_F}{I_F} \quad (2-22)$$

Besarnya  $V_F$  merupakan fungsi  $I_F$  yang grafiknya dapat ditemukan pada datasheet *Optocoupler* yang digunakan

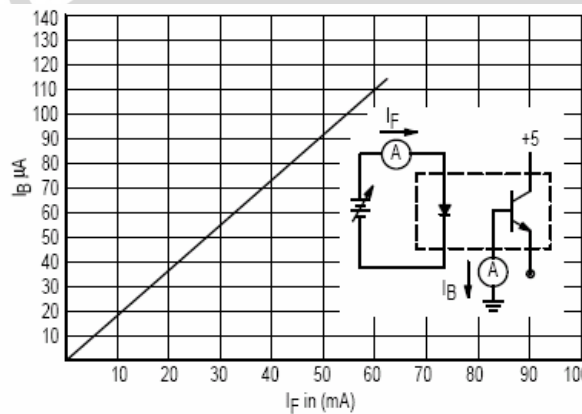
*Optocoupler* dapat bekerja pada mode pensaklaran dan mode linier. Salah satu rangkaian yang dapat digunakan untuk *Optocoupler* bekerja di mode linier ditunjukkan dalam Gambar 2.12.





**Gambar 2.12.** Salah satu aplikasi rangkaian *Optocoupler* digunakan dalam mode linier  
**Sumber : Motorola, 1995 :4**

Pada rangkaian seperti pada Gambar diatas keluaran difungsikan sebagai photodiode. Keluaran diambil dari sambungan dioda terminal kolektor dan basis. besarnya arus photodiode ( $I_B$ ) merupakan fungsi linier dari arus masukan photodiode ( $I_F$ ) seperti pada Gambar 2.13. Rangkaian ini disebut sebagai diode-diode koupler.



**Gambar 2.13.** Grafik  $I_F$  fungsi  $I_B$  *Optocoupler* yang digunakan sebagai diode-diode koupler  
**Sumber : Motorola,1995 : 4**

## 2.8 AVR

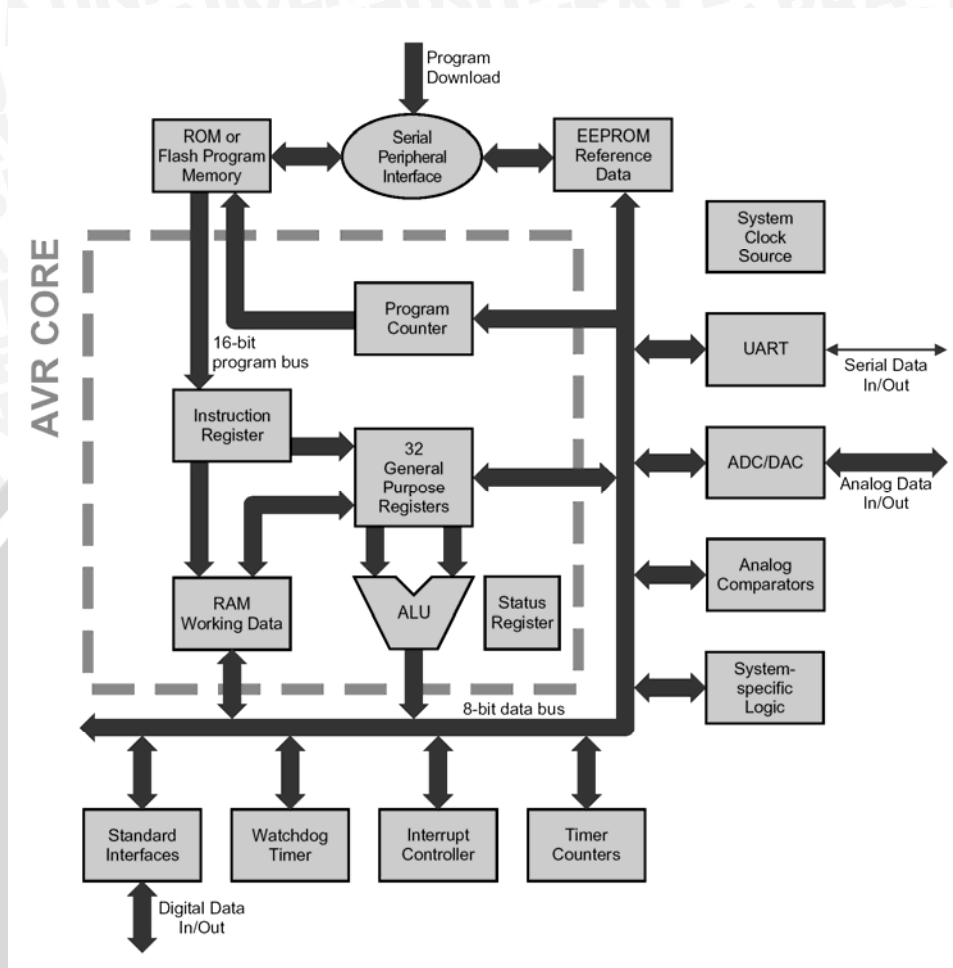
AVR merupakan mikrokontroler produksi Atmel yang menggunakan arsitektur RISC (*Reduced Instruction Set Computing*) 8 bit. AVR pertama kali diperkenalkan pada tahun 1996. AVR mengkombinasikan arsitektur RISC, memori *flash* internal dan jumlah *register* yang besar (32 buah) untuk memperoleh ukuran kode program, kinerja, dan konsumsi daya yang optimal. Sebagian besar instruksi AVR dieksekusi dalam satu siklus *clock*. Kelebihan lainnya, arsitektur AVR dirancang untuk bekerja secara efisien menggunakan bahasa tingkat tinggi C.

### 2.8.1. Arsitektur AVR

AVR menggunakan konsep arsitektur Harvard dengan memori dan bus terpisah untuk data dan program. Lebar bus program pada AVR adalah 16 bit sedangkan lebar bus data 8 bit. Memori program dieksekusi dengan *pipeline* satu tingkat. Saat instruksi



sedang dieksekusi, instruksi yang berikutnya dibaca dari memori program. Konsep ini memungkinkan instruksi untuk dieksekusi dalam tiap-tiap siklus *clock*..



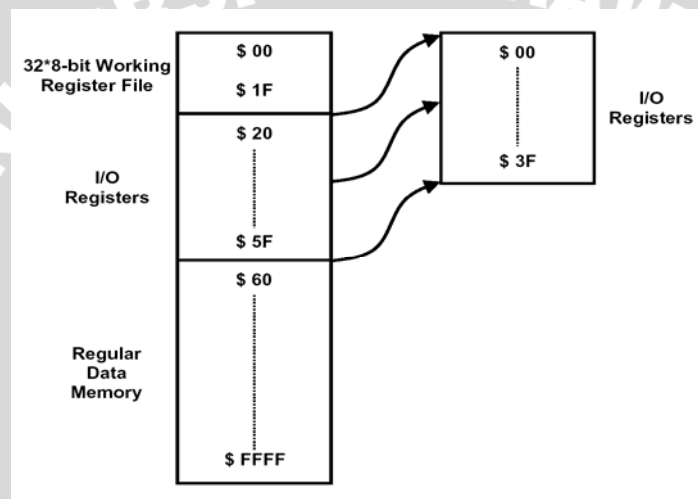
**Gambar 2.14.** Arsitektur AVR  
Sumber : Atmel, 1999 : 5

AVR memiliki jumlah *register* yang relatif besar untuk ukuran mikrokontroler 8 bit, yaitu 32 buah *general purpose registers*. AVR tidak memiliki *accumulator* seperti yang dimiliki sebagian besar mikroprosesor/mikrokontroler. Seluruh *register* terhubung ke ALU (*Arithmetic Logic Unit*) sehingga operasi ALU dapat dilaksanakan dengan menggunakan *general purpose registers* sebagai *operand*. Dua *operand* diambil dari *register*, operasi ALU dijalankan, dan hasil operasi disimpan ke dalam *register*, semuanya dilakukan dalam satu siklus *clock*. Dalam skala operasi yang relatif besar, operasi ALU dapat dijalankan dengan lebih cepat. Semua *general purpose registers* juga dapat digunakan untuk mengakses data dari dan ke memori dengan instruksi *load* dan *store*.

Enam dari 32 *register* dapat digunakan sebagai pasangan *register* 16 bit. Pasangan *register* 16 bit dapat digunakan sebagai *register pointer* untuk pengalamatan

area data sehingga memungkinkan perhitungan alamat menjadi lebih efisien. Ketiga *register* tersebut adalah *register* X (R26 dan R27), Y (R28 dan R28), dan Z (R30 dan R31).

Peta memori data AVR dapat dilihat dalam Gambar 2.15. Memori data dibagi menjadi 4 bagian. 32 alamat paling bawah (0000 – 001F) ditempati oleh *general purpose registers*. 64 alamat berikutnya (0020 – 005F) ditempati oleh *register* I/O yang mengatur piranti CPU seperti *register* kontrol, *timer/counter*, ADC, dan fungsi I/O lainnya. Alamat berikutnya digunakan oleh SRAM internal dan eksternal. Perlu dicatat, ukuran SRAM internal tidak sama untuk masing-masing tipe AVR, dan tidak semua tipe memiliki SRAM internal atau SRAM eksternal.



**Gambar 2.15.** Peta memori AVR  
Sumber : Atmel, 1999 : 6

Selama interupsi dan pemanggilan *subroutine*, alamat pada *Program Counter* (PC) disimpan pada *stack*. Pada tipe AVR yang memiliki SRAM internal atau eksternal, *stack* dialokasikan di SRAM sehingga ukuran *stack* hanya terbatas oleh total ukuran dan pemakaian SRAM. Semua program harus menginisialisasi *Stack Pointer* (SP) di dalam rutin *reset*, sebelum *subroutines* atau *interrupt* dieksekusi. Sedangkan tipe AVR yang tidak memiliki SRAM, alamat pada PC disimpan di *stack hardware* yang memiliki ukuran terbatas.

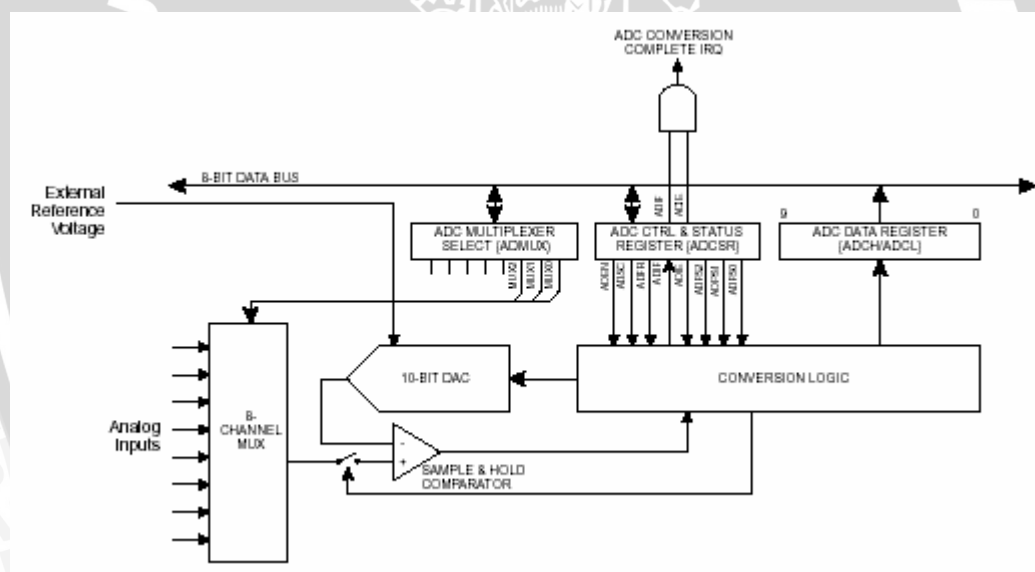
### 2.8.2 Periperal

AVR memiliki beberapa jenis periperal internal, diantaranya komparator analog, *timer/counter*, UART, *watchdog timer*, dan ADC/DAC. Periperal yang ada dalam chip AVR tergantung tipe AVR. Berikut ini akan dibahas dua jenis periperal AVR yang sering digunakan, yaitu ADC dan *timer/counter*.

### 2.8.2.1 ADC

Pada sebagian jenis AVR memiliki fasilitas ADC 10 bit. ADC terhubung dengan 8-saluran multiplekser analog yang membolehkan setiap pin pada port A untuk digunakan sebagai *input* untuk ADC. ADC terdiri dari satu *Sample/Hold Amplifier* yang memastikan bahwa tegangan input ke ADC ditahan pada level konstan selama konversi. Blok diagram dari ADC ditunjukkan dalam Gambar 2.16.

ADC mempunyai 2 pin tegangan analog yang terpisah yaitu AVCC dan AGND. AGND harus dihubungkan ke GND dan tegangan pada AVCC tidak boleh beda lebih dari  $\pm 0.3V$  dari VCC. Tegangan referensi eksternal harus dikenakan ke pin AREF. Tegangan ini harus berada dalam antara AGND – AVCC. ADC bisa beroperasi dalam 2 mode yaitu *Single Conversion* dan *Free Run*. Pada *Single Conversion Mode*, setiap konversi harus diinisialisasi oleh pengguna. Pada *Free Run Mode*, ADC secara konstan menyampling dan mengupdate ADC Data Register.



**Gambar 2.16.** Blok diagram ADC

Sumber: Atmel, 1999: 60

Bit ADFR pada ADCSR memilih antara 2 mode yang tersedia. ADC aktif dengan memberikan logika 1 ke bit *ADC Enable*, ADEN pada ADCSR. Konversi pertama dimulai setelah mengaktifkan ADC, kemudian akan didahului oleh suatu konversi tiruan ke inisialisasi ADC. Untuk pengguna, satu-satunya perbedaan akan menjadikan konversi ini mengambil 12 clock lebih ADC dibanding suatu konversi normal. Konversi dimulai dengan menuliskan logika 1 pada bit *ADC Start Conversion*, ADSC. Bit ini tetap high selama konversi berlangsung dan akan diset nol oleh hardware ketika konversi lengkap. Jika suatu saluran data berbeda terpilih sedangkan suatu



konversi masih dalam proses, ADC akan menyelesaikan konversi yang sekarang sebelum melakukan perubahan saluran. Sebagaimana ADC menghasilkan 10-bit, dua *register* data, ADCH dan ADCL, harus dibaca untuk mendapatkan hasil ketika konversi lengkap. Logika perlindungan data khusus digunakan untuk memastikan bahwa isi dari *register* data kepunyaan konversi yang sama ketika dibaca.

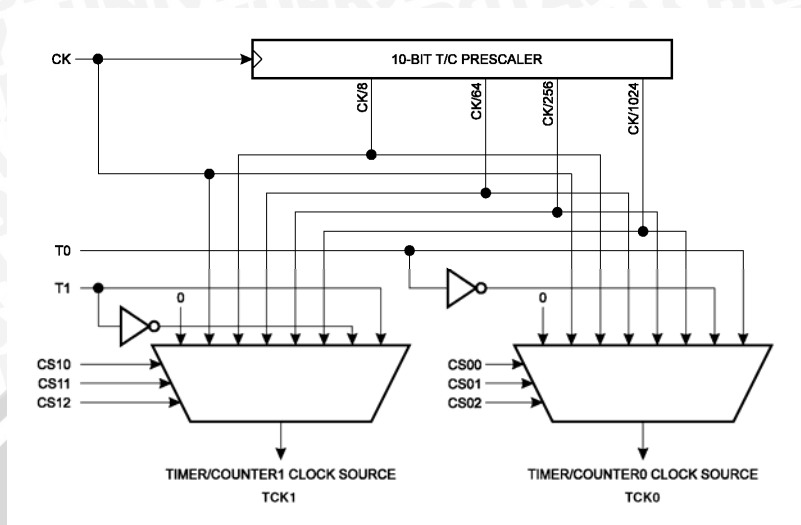
Mekanisme kerja sebagai berikut: ketika pembacaan data, ADCL harus dibaca pertama kali. Sekali ADCL dibaca, akses ke *register* data diblok. Ini berarti bahwa jika ADCL telah dibaca dan konversi selesai sebelum ADCH dibaca, tidak ada satu *register* pun yang diupdate dan hasil dari konversi hilang. Ketika ADCH dibaca, akses ADC ke *register* ADCH dan ADCL di *enable* ulang. ADC pada LS8535 memiliki *interrupt* sendiri, ADIF, yang bisa dipicu ketika konversi selesai. Ketika akses ADC ke *register* data dilarang antara pembacaan dari ADCH dan ADCL, *interrupt* akan terpicu bahkan ketika hasil konversi hilang. ADC terdiri dari *prescaler*, yang membagi *system clock* menjadi frekuensi *clock* ADC yang mudah diterima. ADC menerima frekuensi *clock input* dalam range 50 - 200 kHz. Penggunaan frekuensi *input* yang lebih tinggi akan menghasilkan tingkat akurasi yang rendah. Bit ADPS0 - ADPS2 pada ADCSR digunakan untuk menghasilkan frekuensi *clock input* ADC yang diperlukan dari frekuensi XTAL di bawah 100 kHz. *Prescaler* mulai menghitung saat ADC diswitch on dengan mengeset bit ADEN pada ADCSR. *Prescaler* dijaga tetap bekerja selama bit ADEN diset dan secara kontinyu direset ketika ADEN rendah. Ketika penginisialisasian konversi dengan mengeset bit ADSC pada ADCSR, konversi mulai pada tepi naik dari siklus *clock* ADC. Pada kenyataannya *sample/hold* memerlukan 1.5 siklus *clock* ADC setelah konversi dimulai. Hasil konversi siap dan ditulis pada *Register* Hasil ADC setelah 13 siklus. Pada *single conversion mode*, ADC memerlukan lebih dari satu siklus *clock* sebelum konversi yang baru bisa dimulai lagi. Jika ADSC diset *high* pada period ini, ADC akan mulai konversi baru dengan seketika. Pada *Free Run Mode*, konversi yang baru akan dimulai dengan tiba-tiba setelah hasil konversi ditulis pada *ADC Result Register*. Menggunakan *Free Run Mode* dan frekuensi *clock* ADC 200 kHz memberikan konversi waktu terendah, 65 ms, ekivalen dengan 15.4 kSPS.

### 2.8.2.2 Timer/Counter

*Timer/counter* pada AVR dibagi menjadi dua, yaitu 8 bit dan 16 bit. *Clock timer/counter* dapat berupa *clock* internal CPU atau *clock* eksternal dari pin T0/T1. *Timer/counter* pada AVR memiliki pembagi frekuensi *clock* dari CPU (CK). Dengan



menggunakan *clock* internal CPU, dapat dipilih frekuensi CK, CK/8, CK/64, CK/256, dan CK/1024.



**Gambar 2.17.** Blok diagram *clock timer/counter*

Sumber : Atmel, 2001 : 32

**Tabel 2.1.** Pemilihan *clock timer/counter* pada AVR

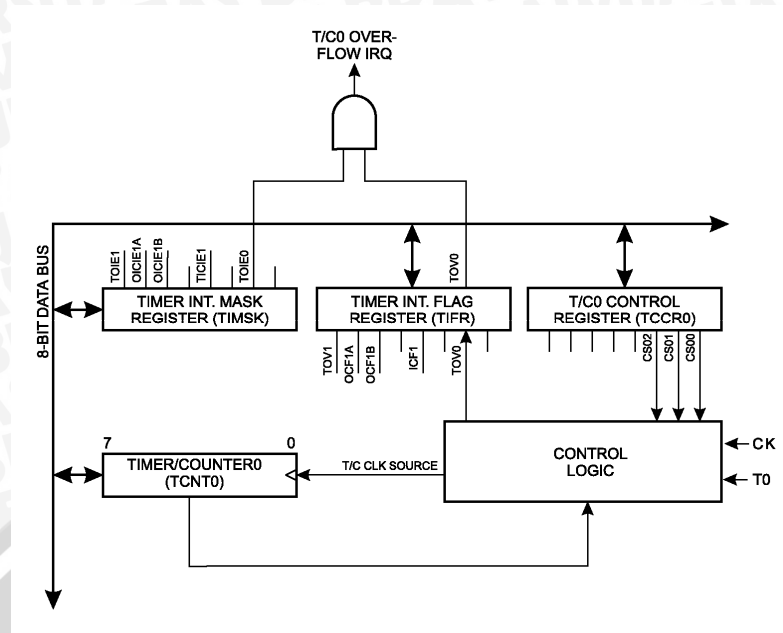
CSX2	CSX1	CSX0	KETERANGAN
0	0	0	Stop
0	0	1	CK
0	1	0	CK/8
0	1	1	CK/64
1	0	0	CK/256
1	0	1	CK/1024
1	1	0	Pin TX, sisi turun
1	1	1	Pin TX, sisi naik

Keterangan : X = 0 atau 1

Sumber : Atmel, 2001 : 33

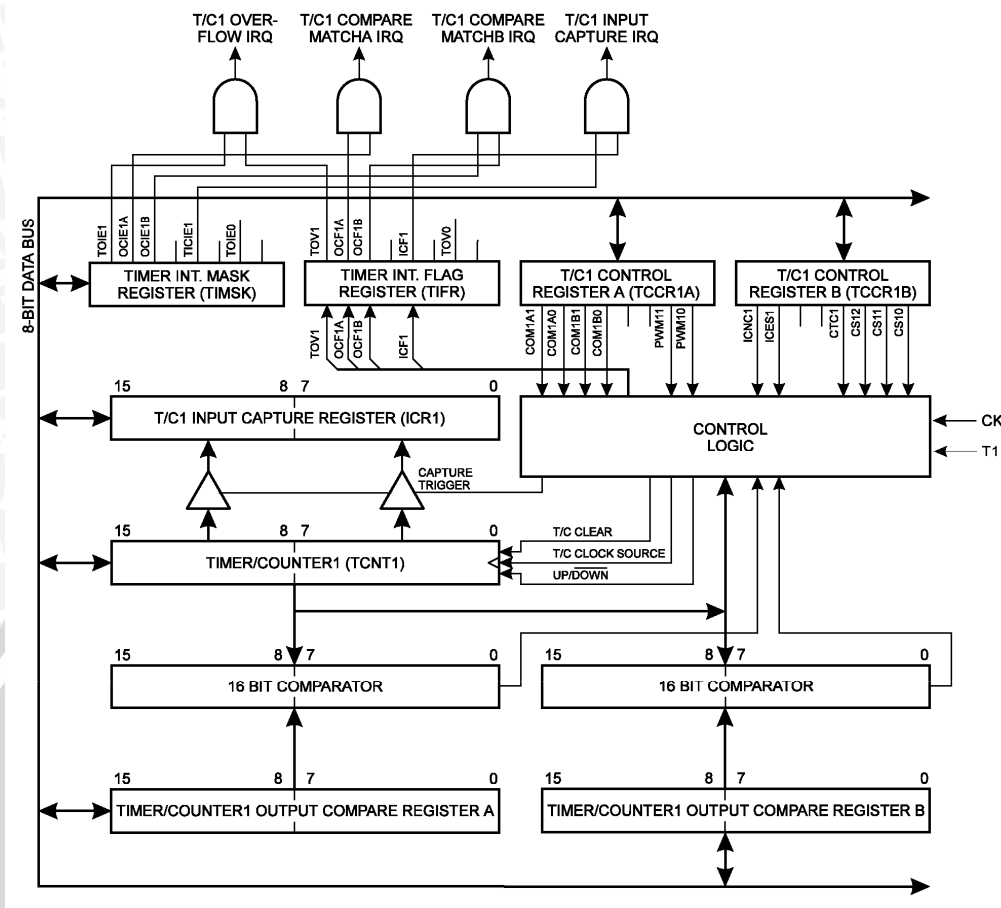
Saat *timer/counter* menggunakan *clock* eksternal, sinyal eksternal disinkronkan dengan frekuensi osilator CPU. Untuk mendapatkan sampling *clock* eksternal yang sesuai, waktu minimum antara dua transisi *clock* eksternal harus sedikitnya satu periode *clock* internal CPU. Sinyal *clock* eksternal disampling pada tepi naik *clock* internal CPU.

Timer/Counter0 merupakan *up counter* 8 bit (TCNT0) dengan akses baca dan tulis. Saat Timer/Counter0 overflow, akan dibangkitkan sinyal TOV0 yang dapat digunakan untuk membangkitkan *interrupt* dengan men-*set* bit TOIE dalam *Timer Interrupt Mask Register* (TIMSK). Blok diagram Timer/Counter0 dapat dilihat dalam Gambar 2.18.



**Gambar 2.18.** Blok diagram Timer/Counter0  
 Sumber : Atmel, 2001 : 33

Timer/Counter1 merupakan *up/down counter* 16 bit (*down counter* hanya bisa digunakan saat mode PWM). Timer/Counter1 dapat dibaca atau ditulisi dengan mengakses Timer/Counter1 High (TCNT1H) dan Timer/Counter1 Low (TCNT1L). Saat CPU menulis ke TCNT1H, data disimpan ke *register* TEMP. Saat CPU menulis ke TCNT1L, data dari CPU dikombinasikan dengan data di *register* TEMP ditulis ke Timer/Counter1, sehingga penulisan ke Timer/Counter1 harus diawali dengan penulisan ke TCNT1H. Sedangkan saat pembacaan TCNT1L, data TCNT1L dikirimkan ke CPU dan data TCNT1H di simpan ke *register* TEMP. Saat CPU membaca data dari TCNT1H, CPU menerima data dari *register* TEMP, sehingga pembacaan ke Timer/Counter1 harus diawali dengan pembacaan ke TCNT1L.



Gambar 2.19. Blok diagram Timer/Counter1

Sumber : Atmel, 2001 : 34

Timer/Counter1 mendukung fungsi perbandingan (*compare*) keluaran timer/counter dengan *Timer/Counter1 Output Compare Register* (OCR1). Pemilihan mode perbandingan dapat dilihat dalam Tabel 2.2. Dengan men-set bit *Clear Timer/Counter1 on Compare Match* (CTC1) pada *Timer/Counter1 Control Register B* (TCCR1B), Timer/Counter1 akan di-clear saat nilai counter sama dengan OCR1.

Fungsi Timer/Counter1 yang lain adalah *pulse width modulation* (PWM) dan *input capture*. Lebih lanjut tentang dua fungsi ini dapat dilihat dalam *datasheet*.

Tabel 2.2. Mode compare pada Timer/Counter1

COM1X1	COM1X0	Description
0	0	Timer/Counter1 tidak terhubung dengan OC1X
0	1	Toggle keluaran OC1X
1	0	Clear keluaran OC1X
1	1	Set keluaran OC1X

Keterangan : X = A atau B  
 Sumber : Atmel, 2001 : 36



## 2.9. Karakteristik Penggerak *MOSFET*

Perancangan penggerak *MOSFET* dengan tipe *MOSFET* yang digunakan pada dasarnya berhubungan dengan seberapa cepat aplikasi membutuhkan *MOSFET* untuk dinyalapadamkan (waktu naik dan waktu turun gerbang *MOSFET*) (Jamie Dunn, 2004:4). Waktu naik dan waktu turun dari gerbang *MOSFET* yang optimal pada aplikasi berdasar pada banyak kebutuhan antara lain EMI (dihantarkan atau diradiasikan), rugi-rugi pensaklaran, induktansi penghantar, frekuensi pensaklaran dan lain-lain.

Kecepatan *MOSFET* untuk dinyalapadamkan tergantung pada seberapa cepat kapasitansi gerbang dapat diisi dan dibuang muatannya. Hubungan antara kapasitansi gerbang, waktu nyala/waktu padam, dan besarnya arus yang dibutuhkan adalah :

$$dT = \frac{dV.C}{I} \quad (2-23)$$

Diketahui :

- dT = waktu nyala/padam
- dV = tegangan gerbang
- C = kapasitansi gerbang (diperoleh dari nilai muatan gerbang)
- I = arus puncak penggerak (untuk nilai tegangan tertentu)

Menggunakan hubungan nilai tegangan dan muatan persamaan diatas dapat ditulis :

$$Q = C.V$$

$$dT = \frac{Q}{I} \quad (2-24)$$

Q = muatan gerbang

Pada persamaan diatas diasumsikan bahwa sumber arus konstan digunakan untuk mensuplai arus (I). Jika menggunakan nilai arus puncak dari penggerak *MOSFET* maka beberapa kesalahan akan terjadi.

Penggerak *MOSFET* diukur menggunakan parameter arus keluaran maksimumnya. Kemampuan arus puncak Penggerak pada umumnya dinyatakan untuk satu dari dua kondisi, yaitu arus maksimum ketika keluaran Penggerak dihubungkan ke ground atau saat keluaran Penggerak *MOSFET* berada pada keluaran tegangan tertentu (pada umumnya 4V karena pada tegangan tersebut merupakan tegangan ambang *MOSFET* untuk mulai menyala).

Semua resistansi keluaran antara penggerak *MOSFET* dan Gerbang juga harus diperhitungkan karena akan mempengaruhi arus puncak maksimum pengisian muatan kapasitansi Gerbang.

## BAB III

### METODOLOGI PENELITIAN

Penyusunan skripsi ini didasarkan pada masalah yang bersifat aplikatif, yaitu perencanaan dan perealisasiian alat agar dapat menampilkan unjuk kerja sesuai dengan yang direncanakan dengan mengacu pada rumusan masalah. Langkah-langkah yang perlu dilakukan untuk merealisasiikan alat yang akan dibuat adalah sebagai berikut.

#### 3.1 Studi Literatur

Studi literatur mengacu pada spesifikasi yang dibuat untuk memahami komponen pendukung yang diperlukan guna merealisasiikan alat. Studi literatur yang dilakukan meliputi konverter dc ke dc, transformator, penyearah, tapis pelewat frekuensi rendah pasif dan rangkaian detektor tegangan terisolasi.

#### 3.2 Perencanaan dan Pembuatan Alat

Sebelum melakukan perencanaan dan perealisasiian alat, maka ditentukan spesifikasi alat yang akan dibuat. Adapun spesifikasi alat yang akan direalisasiikan sebagai berikut:

- Tegangan keluaran catu daya adalah 39 V dan -39 V dengan tegangan masukan dari baterai 12 V
- Arus keluaran maksimum adalah 2 A
- Daya keluaran maksimum 100 W
- Efisiensi 80%
- Tegangan *ripple* 5%
- Arus *ripple* 100 mA

Selanjutnya dilakukan perhitungan dan perancangan tiap-tiap blok rangkaian dengan mengacu pada data-data dari buku data komponen elektronika. Dari data yang diperoleh, dilakukan berbagai analisa dan perhitungan untuk mencapai hasil optimal dari komponen yang digunakan. Selain itu agar sesuai dengan karakteristik masing-masing komponen yang meliputi kemampuan arus yang dilewatkan, catu tegangan, sinyal masukan, serta sinyal keluaran yang dihasilkan. Berbagai perlakuan di atas digunakan untuk dapat mendukung perancangan dan pembuatan keseluruhan sistem.

Proses perencanaan alat adalah sebagai berikut:

1. Pembuatan blok diagram rangkaian.



2. Perencanaan rangkaian pada tiap-tiap blok dan melakukan perhitungan yang diperlukan dalam penyusunan rangkaian sehingga terbentuk skema rangkaian.
3. Desain dan pembuatan papan rangkaian tercetak.
4. Perakitan komponen pada papan rangkaian tercetak.

### 3.3 Pengujian

Untuk mengetahui kemampuan kerja rangkaian serta kesesuaian dengan perencanaan, maka dilakukan pengujian rangkaian. Pengujian rangkaian dilakukan tiap blok. Selanjutnya dilakukan penggabungan semua blok dan dilakukan pengujian secara keseluruhan. Adapun macam-macam pengujian yang dilakukan adalah sebagai berikut:

1. Pembuatan perangkat keras sistem dengan menggunakan komponen elektronika yang telah direncanakan.
2. Pengujian rangkaian per blok
2. Pengujian keseluruhan sistem

Pengujian keseluruhan sistem dilakukan dengan menggabungkan blok perangkat keras dan mengoperasikan sistem kemudian dapat diketahui apakah alat ini bekerja sesuai dengan spesifikasi yang diharapkan.

### 3.4 Pengambilan Kesimpulan dan Saran

Dari pengujian yang dilakukan diperoleh hasil yang dapat dianalisis. Hasil analisis tersebut akan dijadikan dasar untuk menarik kesimpulan dari proses perancangan sistem ini.

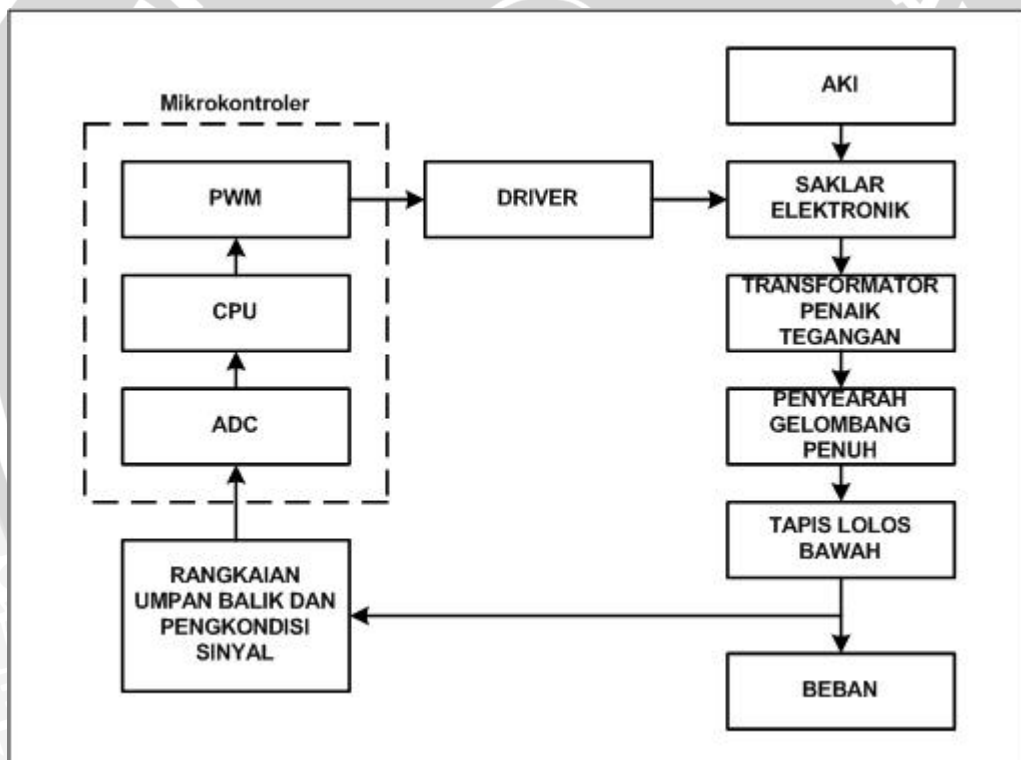


## BAB IV PERANCANGAN DAN PEMBUATAN ALAT

Pada bab ini akan dibahas tentang perencanaan dan pembuatan Catu daya ganda mode pensaklaran untuk penguat audio mobil yang meliputi perencanaan sistem, penentuan spesifikasi alat, perencanaan masing-masing blok rangkaian serta perencanaan rangkaian secara keseluruhan.

### 4.1. Perencanaan Sistem

Dalam perencanaan ini dilakukan secara bertahap untuk memudahkan dalam analisa pada setiap bagiannya maupun pada sistem keseluruhan. Diagram blok Catu daya ganda mode switching dapat dilihat dalam Gambar 4.1.



**Gambar 4.1.** Blok diagram Catu daya ganda mode switching  
Sumber : Perancangan

Keterangan diagram blok :

- Daya yang masuk dari aki memiliki tegangan kurang lebih 12 V.
- Tegangan dari sumber akan dinyalapadamkan menggunakan rangkaian saklar elektronik yang tersusun dari MOSFET. MOSFET akan nyala dan padam sesuai sinyal kontrol yang dikirim dari mikrokontroler

- Rangkaian Penggerak digunakan untuk menguatkan arus dari mikrokontroler agar dapat menggerakkan Gerbang MOSFET dengan kecepatan tinggi.
- Tegangan yang sudah dinyalapadamkan akan membentuk tegangan pulsa dengan tegangan puncak ke puncak sebesar 12 V.
- Tegangan pulsa yang dihasilkan diumpankan ke transformator penaik tegangan dengan *Center Tap*.
- Keluaran Transformator berupa tegangan bolak balik dengan nilai tegangan yang lebih tinggi sesuai perbandingan lilitan trafo.
- Keluaran dari Transformator disearahkan menggunakan penyearah gelombang penuh dengan konfigurasi *Center Tap* agar dapat menghasilkan tegangan keluaran DC dengan dua polaritas.
- Tegangan DC yang dihasilkan disaring menggunakan tapis pasif lolos bawah.
- Rangkaian umpan balik dan pengkondisi sinyal digunakan untuk mendeteksi tegangan keluaran, dan mengumpankannya ke ADC.

Tegangan konstan dari baterai diubah menjadi tegangan bolak balik kemudian dinaikkan oleh trafo, setelah itu disearahkan dan difilter. Tegangan keluaran dan arus keluaran dimonitor oleh mikrokontroler agar mikrokontroler dapat memberikan sinyal yang tepat untuk menghasilkan tegangan keluaran sesuai yang diinginkan. Sinyal keluaran dari mikrokontroler berupa PWM dengan *duty cycle* tidak lebih dari 45%. Jika tegangan keluaran kurang dari tegangan yang diinginkan maka mikrokontroler akan menambah lebar pulsa, jika tegangan keluaran lebih besar dari tegangan yang diinginkan maka mikrokontroler akan mengurangi lebar pulsa. Selain memonitor tegangan keluaran mikrokontroler juga memonitor tegangan masukan untuk memastikan tegangan keluaran sesuai yang diinginkan

#### 4.2. Spesifikasi Alat

Perancangan alat ini mempunyai beberapa spesifikasi sebagai berikut :

- Tegangan keluaran  $\pm 39V$
- Daya keluaran maksimum 100 W
- Efisiensi 80%
- Tegangan *ripple* 1%
- Arus *ripple* 100 mA



### 4.3. Perancangan Rangkaian Penggerak dan MOSFET

Rangkaian Penggerak dibutuhkan untuk dapat menggerakkan Gerbang MOSFET dengan frekuensi *switching* yang tinggi. Hal ini disebabkan karena karakteristik Gerbang MOSFET yang memiliki impedansi masukan yang tinggi namun ia memiliki kapasitansi Gerbang yang cukup tinggi pula, sehingga diperlukan waktu pengisian dan pengosongan kapasitansi Gerbang yang cukup lama untuk mengubah kondisi tegangan pada terminal Gerbang. Agar tegangan Gerbang dapat diubah secepat mungkin maka dibutuhkan sumber sinyal Gerbang yang memiliki impedansi keluaran yang serendah mungkin. Hal ini tidak bisa dipenuhi oleh terminal keluaran mikrokontroler, dimana terminal keluaran mikrokontroler memiliki impedansi keluaran yang tinggi.

Penggerak MOSFET dirancang agar memiliki impedansi masukan yang tinggi dan impedansi keluaran yang rendah. Impedansi masukan yang tinggi agar tidak terjadi efek pembebanan pada terminal keluaran mikrokontroler. Impedansi keluaran yang rendah digunakan untuk mengatasi kapasitansi Gerbang. Disamping itu rangkaian Penggerak harus memiliki waktu tunda, waktu naik dan waktu turun yang serendah mungkin agar tidak terjadi distorsi lebar pulsa pada terminal Gerbang.

MOSFET yang digunakan yaitu tipe IRFZ44 yang memiliki Resistansi Maju ( $R_{DS(on)}$ )  $0,028\Omega$ , tegangan Cerat ke Sumber maksimum ( $V_{DSS}$ ) 55V dan MOSFET ini dirancang untuk digunakan di catudaya *switching*. Dari datasheet diperoleh bahwa muatan total Gerbang (Total Gate Charge) sebesar 62nC. Kecepatan nyala dan padamnya MOSFET berhubungan dengan seberapa cepat kapasitansi Gerbang dapat diisi dan dikosongi. Dengan muatan Gerbang sebesar 62nC, tegangan Gerbang 12V dan waktu nyala dan waktu padam yang diinginkan sebesar 40 nS, menggunakan persamaan (2-24) maka diperoleh arus puncak minimum yang harus disuplai penggerak sebesar :

$$dT = \frac{Q}{I}$$

$$I = \frac{Q}{dT}$$

$$I = \frac{62nC}{40nS}$$

$$I = 1,55A$$

Tahap pertama Penggerak yaitu IC *buffer* TTL tipe 7407 dengan keluaran *opencollector*, IC ini digunakan untuk mengkonversi tegangan 5 V dari mikrokontroler menjadi 12 V. Datasheet MOSFET menunjukkan bahwa nilai tegangan *threshold* maksimum agar MOSFET saturasi sebesar 4 volt, karena itu digunakan tegangan 12V



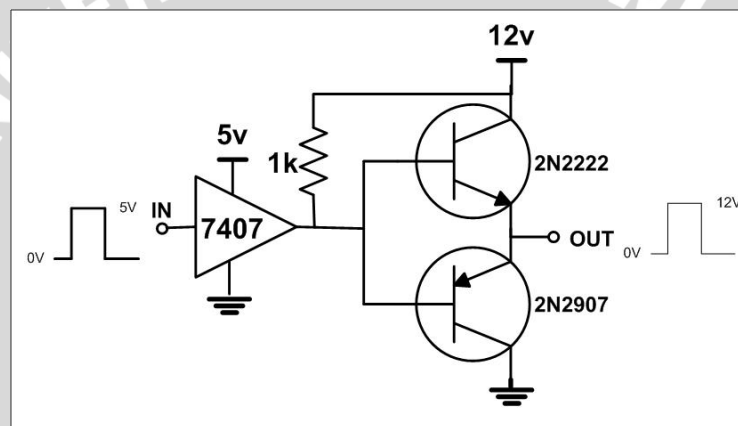
pada Gerbang untuk memastikan MOSFET berada pada kondisi saturasi. Dari datasheet diketahui bahwa keluaran 7407 mampu membenamkan arus maksimum 40 mA. Dengan resistor *pull up* senilai 1k $\Omega$  maka diperoleh arus benam sebesar:

$$I_c = \frac{V_{cc}}{R_c}$$

$$I_c = \frac{12}{1000}$$

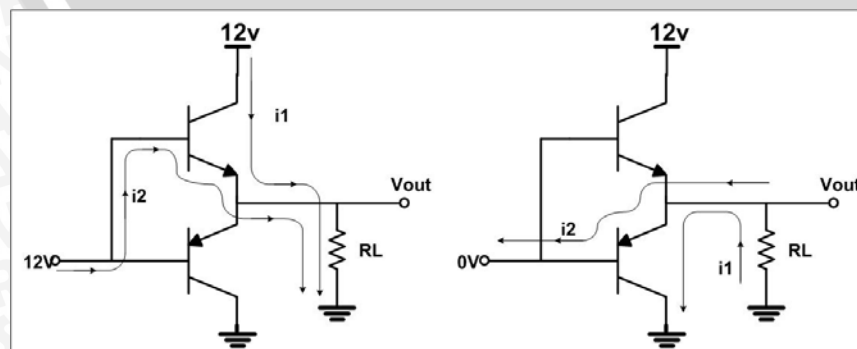
$$= 12mA$$

Karena  $I_c$  maksimum yang mampu diberikan oleh keluaran *buffer* adalah 12mA maka dibutuhkan rangkaian *emitter follower* dengan konfigurasi *pushpull* yang berfungsi untuk memberikan suplai arus yang tinggi agar tegangan Gerbang dapat berubah keadaan secepat mungkin.



**Gambar 4.2** Rangkaian Penggerak MOSFET  
Sumber: Perancangan

Keluaran *buffer* dimasukkan ke rangkaian *emitter follower*. Rangkaian ini memiliki impedansi masukan yang cukup tinggi dan impedansi keluaran yang sangat rendah. Tegangan keluaran dari rangkaian ini sefasa dengan tegangan masukannya. Kelemahan rangkaian ini adalah tegangan keluaran tidak bisa maksimum di positif catu atau minimum di nol Volt, karena adanya jatuh tegangan di basis-emitor dan di kolektor-emitor.



**Gambar 4.3** Arah arus *Emitter follower*  
Sumber : Perancangan

Masukan *emitter follower* adalah keluaran dari *buffer* berupa logika tinggi (12V) atau logika rendah(0V). Saat masukan 12V maka dapat dianalisa:

Loop 1:

$$V_{cc} - V_{ce} - V_{out} = 0$$

Loop 2:

$$V_{in} - V_{be} - V_{out} = 0$$

$$12 - 0,7 - V_{out} = 0$$

$$V_{out} = 11,3V$$

Saat masukan 0V dapat dianalisa :

Loop 1:

$$V_{out} - V_{ce} = 0$$

Loop 2:

$$V_{out} - V_{be} - V_{in} = 0$$

$$V_{out} - 0,7 - 0 = 0$$

$$V_{out} = 0,7V$$

#### 4.4. Perancangan *Push Pull Converter*

Konverter dc ke dc dengan topologi *push pull* merupakan penggabungan dari dua *forward converter* yang dioperasikan berlawanan fasa 180 derajat. Konfigurasi ini memungkinkan operasi kuadran pertama dan ketiga kurva loop histerisis, dengan memanfaatkan inti magnetik trafo secara lebih baik.

Parameter yang diketahui untuk perhitungan antara lain:

Tegangan masukan :

-Tegangan masukan minimum :

$$V_{i_{min}} = 11V$$

-Tegangan masukan maksimum :

$$V_{i_{maks}} = 13,8V$$

-Tegangan masukan nominal :

$$V_{i_{nom}} = 12V$$

Keluaran :

Catu daya digunakan untuk mencatu penguat daya dengan daya keluaran maksimum 100W. Untuk beban  $8\Omega$  maka tegangan keluaran catu daya yang dibutuhkan sebesar:

$$\begin{aligned}
 P &= \frac{V^2}{R} \\
 V_{O_{RMS}} &= \sqrt{P \times R} \\
 &= \sqrt{100 \times 8} \\
 &= \sqrt{800} \\
 &\approx 28V
 \end{aligned}$$

Tegangan yang diperoleh adalah berupa tegangan RMS dan untuk memperoleh tegangan DC dengan nilai tersebut dibutuhkan catu daya dengan tegangan keluaran minimum sebesar tegangan puncaknya yaitu:

$$\begin{aligned}
 V_o &= V_{RMS} \times \sqrt{2} \\
 &= 28 \times \sqrt{2} \\
 &\approx \pm 39
 \end{aligned}$$

Tegangan nominal keluaran, daya keluaran maksimum, arus *ripple* keluaran maksimum, tegangan *ripple* keluaran maksimum ditentukan sebagai berikut:

$$\begin{aligned}
 V_o &= 39V \\
 P_{o_{MAKS}} &= 100W \\
 I_{rp} &= 100mA \\
 V_{rp} &= 0,3V
 \end{aligned}$$

Persamaan (2-1) tidak memperhitungkan tegangan jatuh dioda, efisiensi trafo dan tegangan jatuh di MOSFET, sehingga agar diperoleh keluaran tegangan yang presisi faktor rugi-rugi tersebut harus ikut diperhitungkan. Dari *datasheet* dioda U10A60 berdasarkan kurva diketahui bahwa tegangan jatuh dioda sebesar 0,8V.

$$\begin{aligned}
 I_{o_{MAKS}} &= \frac{P_{o_{MAKS}}}{(V_o + V_{d_{FW}})} \\
 &= \frac{100}{(39 + 0,8)} \\
 &= 2,51A
 \end{aligned}$$

Frekuensi pensaklaran dipilih diatas frekuensi audio agar *noise* yang ditimbulkan tidak mengganggu peralatan audio, akan tetapi frekuensi pensaklaran juga tidak bisa terlalu tinggi karena keterbatasan karakteristik saklar elektronik. Dipilih frekuensi pensaklaran sebesar 33KHz, karena frekuensi tersebut yang bisa di hasilkan oleh mikrokontroler ATmega8 dengan clock 8MHz. Sehingga periodenya dapat dihitung sebagai berikut :



$$\begin{aligned}
 F_{SW} &= 33\text{KHz} \\
 T &= \frac{1}{F_{SW}} \\
 &= \frac{1}{33000} \\
 &\approx 30\mu\text{s}
 \end{aligned}$$

Dengan asumsi bahwa efisiensi trafo 0,95. Tegangan jatuh pada MOSFET dapat dihitung dengan persamaan:

$$\begin{aligned}
 R_{ds_{ON}} &= 0,022 \\
 V_{ds_{ON}} &= \frac{P_{o_{MAKS}}}{\eta \cdot V_{i_{MIN}}} \cdot R_{ds_{ON}} \\
 &= \frac{100}{0,95 \times 10} \times 0,022 \\
 &= 0,231\text{V}
 \end{aligned}$$

Pada saat tegangan masukan minimum, *duty cycle* untuk setiap fasa harus lebih kecil dari 0,45

$$\begin{aligned}
 T_{on_{MAKS}} &= T \times D_{MAKS} \\
 &= 30 \times 10^{-6} \times 0,45 \\
 &= 13,5\mu\text{s}
 \end{aligned}$$

Perbandingan antara kumparan sekunder dan kumparan primer trafo dapat dihitung menggunakan Persamaan (2-1) dengan memperhitungkan rugi-rugi adalah:

$$\begin{aligned}
 N_{sp} &= \frac{\frac{V_o}{D_{MAKS} \times 2} + V_{d_{FW}}}{V_{i_{MIN}} - V_{ds_{ON}}} \\
 &= \frac{\frac{39}{0,45 \times 2} + 0,8}{11 - 0,231} \\
 &\approx 4,098 = 4,1
 \end{aligned}$$

*Duty cycle* minimum saat tegangan masukan maksimum adalah :

$$\begin{aligned}
 D_{min} &= \frac{V_o}{2 \times N_{sp} \times (V_{i_{MAKS}} - V_{ds_{ON}}) - V_{d_{FW}}} \\
 &= \frac{39}{2 \times 4,1 \times (13,8 - 0,231) - 0,8} \\
 &\approx 0,35
 \end{aligned}$$

*Duty cycle* saat tegangan masukan nominal sebesar :

$$\begin{aligned}
 D_{nom} &= \frac{V_o}{2 \times N_{sp} \times (V_{i_{NOM}} - V_{ds_{ON}}) - V_{d_{FW}}} \\
 &= \frac{39}{2 \times 4,1 \times (12 - 0,295) - 0,8} \\
 &\approx 0,41
 \end{aligned}$$

Arus maksimum yang lewat MOSFET terjadi ketika tegangan masukan dari catu daya minimum yaitu sebesar 10V. Dengan efisiensi trafo yang diinginkan sebesar 95% dan  $R_{ds(on)}$  dari datasheet sebesar 22mOhm. Disipasi daya resistif pada MOSFET dapat dihitung menggunakan persamaan (2-4):

$$\begin{aligned}
 P_{d_{RESISTIF}} &= I_{DS}^2 \circ R_{DS} \\
 &= \left( \frac{P_{OUT}}{\eta \circ V_{INMIN}} \right)^2 R_{DS} \\
 &= \left( \frac{100}{0,95 \times 10} \right)^2 \times 0,022 \\
 &= 2,44W
 \end{aligned}$$

Nilai  $C_{rss}$  dilihat di datasheet sebesar 215pF dan arus penggerak Gate maksimum adalah 1,55A, sehingga Disipasi Daya Switching pada MOSFET dihitung dengan persamaan (2-5) adalah sebagai berikut :

$$\begin{aligned}
 P_{d_{SWITCHING}} &= \frac{(C_{RSS} \times V_{IN}^2 \times f_{SW} \times I_{LOAD})}{I_{GATE}} \\
 &= \frac{(C_{RSS} \times V_{IN}^2 \times f_{SW} \times \left[ \frac{P_{OUT}}{\eta \times V_{IN}} \right])}{I_{GATE}} \\
 &= \frac{\left( 215 \cdot 10^{-12} \times 12^2 \times 33000 \times \left( \frac{100}{0,95 \times 12} \right) \right)}{1,55} \\
 &= 5,78mW
 \end{aligned}$$

Total Disipasi daya pada MOSFET adalah :

$$\begin{aligned}
 P_{d_{MOSFET}} &= P_{d_{RESISTIVE}} + P_{d_{SWITCHING}} \\
 &= 2,44 + 0,00578 \\
 &= 2,44578W
 \end{aligned}$$

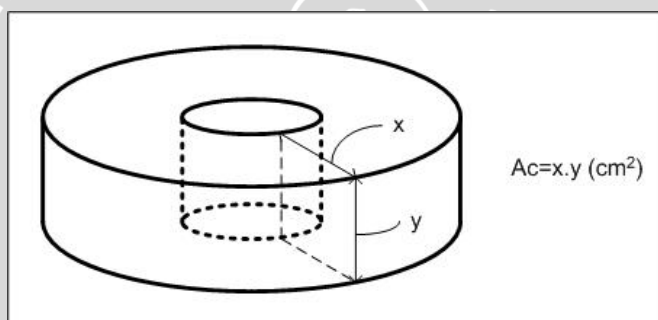
Besarnya nilai perbandingan lilitan antara kumparan primer dan sekunder yang dibutuhkan sudah diketahui dari perhitungan sebelumnya yaitu sebesar 4,1.

Dalam tahap perancangan trafo efisiensi trafo belum diketahui, karena itu untuk mempermudah dalam perancangan awal, efisiensi trafo yang diinginkan ditetapkan sebesar 95%.

Dipilih jenis inti trafo yang digunakan adalah inti dari bahan ferit yang berbentuk toroid, karena inti jenis ini tersedia di pasaran lokal dan untuk aplikasi ini menggulungnya lebih mudah jika dibandingkan inti yang berbentuk ETD.

Karena frekuensi kerja dari trafo cukup tinggi (33kHz) sehingga banyaknya lilitan minimum yang dibutuhkan oleh trafo menjadi lebih sedikit jika dibandingkan dengan trafo yang digunakan untuk bekerja di frekuensi jala-jala.

Inti ferit yang diperoleh ternyata tidak disertai dengan datasheet tentang parameter-parameter yang diperlukan dalam perancangan trafo, karena itu beberapa nilai yang tidak diketahui diukur atau ditentukan menggunakan nilai yang mendekati untuk jenis inti yang sama dari internet.



**Gambar 4.4.** Penampang melintang Toroid

Kerapatan Fluks Saturasi digunakan nilai 2000 Gauss, karena untuk inti ferit toroid dengan ukuran tersebut mempunyai kisaran nilai Rapat Fluks Saturasi sebesar 2000 Gauss.

Sehingga menggunakan parameter yang diketahui tersebut dapat ditentukan besarnya nilai lilitan primer minimum sebesar :

$$\begin{aligned}
 E \circ 10^8 &= 4,44 \circ f \circ N_p \circ A_c \circ B_{MAKS} \\
 N_p &= \frac{(V_{in_{MIN}} - V_{ds_{ON}}) \circ 10^8}{4,44 \circ f \circ A_c \circ B_{MAKS}} \\
 &= \frac{(10 - 0,231) \circ 10^8}{4,44 \circ 33000 \circ 1 \circ 2000} \\
 &= 3,3 \\
 &\approx 4
 \end{aligned}$$

Nilai yang diperoleh adalah jumlah nilai lilitan primer minimum yang diperlukan agar trafo tidak saturasi. Untuk pembuatan dipilih jumlah lilitan primer sebesar 7 karena jika



menggunakan jumlah lilitan minimum 4, maka akan sulit untuk membuat lilitan primer menutupi seluruh permukaan inti toroid yang digunakan.

Sehingga banyak lilitan sekunder dapat dihitung :

$$\begin{aligned} n &= \frac{N_s}{N_p} \\ 4,1 &= \frac{N_s}{7} \\ N_s &= 28,7 \\ &\approx 29 \end{aligned}$$

#### 4.5. Perancangan Penyearah dan Tapis Keluaran

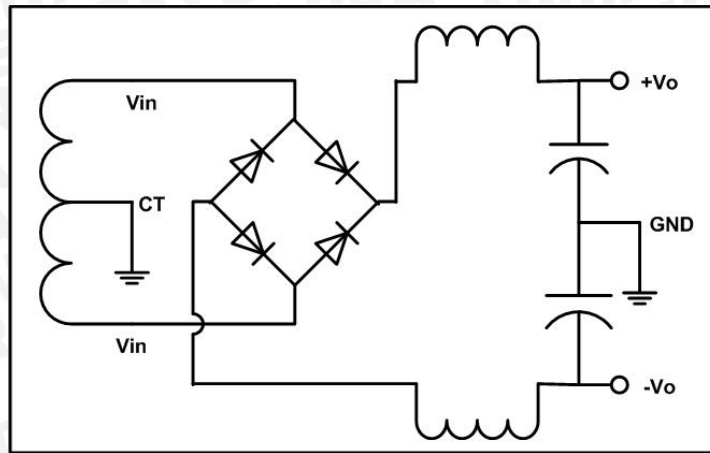
Rangkaian penyearah menggunakan penyearah jembatan CT untuk memperoleh tegangan keluaran *bipolar*. Keluaran penyearah kemudian disaring untuk mendapatkan tegangan keluaran DC yang rata dan memiliki *ripple* sesuai batas toleransi yang ditentukan.

Penyearah menggunakan diode *fast recovery* karena penyearah bekerja pada frekuensi tinggi dan dibutuhkan dioda yang mampu nyala padam dalam waktu yang secepat mungkin dan tidak bisa dipenuhi oleh dioda yang biasa digunakan di frekuensi jala-jala. Dioda yang digunakan adalah tipe U10A60 yang memiliki rating arus maksimum 10 A dan tegangan breakdown 600V.

Disipasi daya maksimum pada dioda sebesar:

$$\begin{aligned} P_{diode_{MAKS}} &= I_{o_{MAKS}} \cdot V_{d_{FW}} \\ &= 2,51 \times 0,8 \\ &= 2W \end{aligned}$$

Tapis menggunakan *low pas filter* pasif LC. Karena menggunakan frekuensi tinggi maka nilai induktor dan kapasitor yang diperlukan tidak terlalu besar. Rangkaian penyearah dan tapis ditunjukkan dalam gambar 4.5.



**Gambar 4.5** Rangkaian penyearah dan filter LC  
Sumber : Perancangan

Nilai induktor keluaran minimum yang digunakan agar diperoleh arus keluaran yang kontinyu dapat dihitung menggunakan Persamaan (2-11) dimana besarnya R merupakan pembagian tegangan keluaran dengan arus keluaran maksimum, sehingga persamaan (2-21) menjadi :

$$\begin{aligned} L_{MIN} &= \frac{(1 - D_{MIN})}{2f} \frac{V_{OUT}}{I_{OUT}} \\ &= \frac{(1 - 0,35) \cdot 39}{2 \cdot 33 \cdot 10^3 \cdot 2,51} \\ &= 153 \mu H \end{aligned}$$

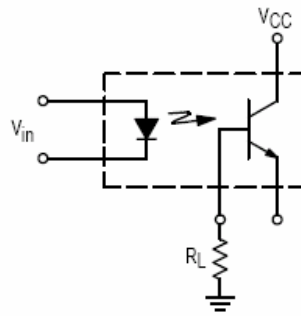
Tegangan *ripple* maksimum ditentukan sebesar 1%, sehingga nilai kapasitor minimum dihitung menggunakan persamaan (2-15) sebesar :

$$\begin{aligned} 0,01 &= \frac{(1 - 0,35)}{8 \cdot 153 \cdot 10^{-6} \cdot C \cdot 33000^2} \\ C &= \frac{0,65}{0,01 \cdot 8 \cdot 153 \cdot 10^{-6} \cdot 33000^2} \\ &= 48,7 \mu F \end{aligned}$$

Nilai Induktor dan kapasitor yang didapat di atas merupakan nilai minimum untuk mendapatkan arus kontinyu dan tegangan *ripple* 1%.

#### 4.6. Perancangan Rangkaian Detektor Tegangan

Rangkaian detektor tegangan digunakan untuk mendeteksi tegangan masukan dan tegangan keluaran untuk diumpankan ke ADC. Pendeteksi tegangan keluaran harus mampu mendeteksi tegangan yang terisolasi dari tegangan masukan. Rangkaian detektor tegangan yang digunakan menggunakan optokoupler yang dikonfigurasi menggunakan rangkaian diode-diode koupler.



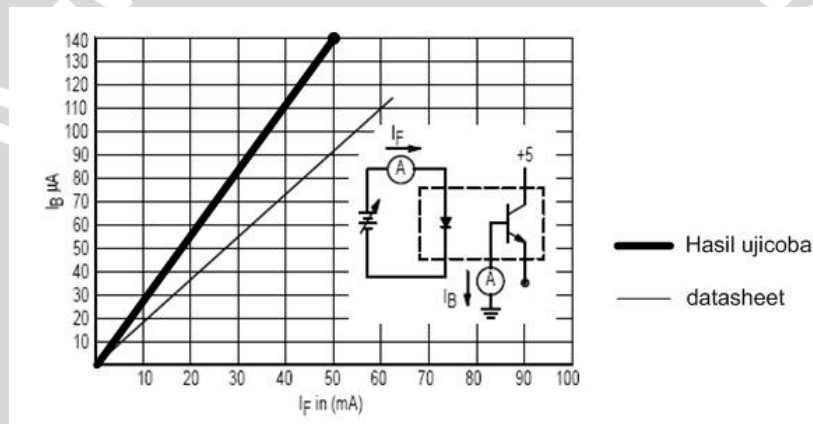
**Gambar 4.6.** Rangkaian diode-diode koupler

Sumber : Motorola, 1995 : 4

Besarnya tegangan keluaran dirumuskan sebagai :

$$V_{OUT} = I_B \times R_L \text{ (V)}$$

Nilai arus  $I_B$  diperoleh dari grafik  $I_F$  fungsi  $I_B$ , namun nilai-nilai  $I_F$  fungsi  $I_B$  yang tertera ternyata tidak sesuai dengan kenyataan di lapangan, karena itu diperlukan karakterisasi ulang sehingga diperoleh karakteristik seperti pada gambar 4.7.



**Gambar 4.7.** Grafik karakterisasi  $I_F$  vs  $I_B$  optokoupler 4n25

Sumber : Perancangan

Dari hasil karakterisasi dan setelah dinormalisasi maka dapat dibuat persamaan  $I_B$  fungsi dari  $I_F$  adalah:

$$I_B = 2,8 \cdot 10^{-3} \times I_F \text{ (A)}$$

Besarnya arus masukan  $I_F$  dihitung menggunakan persamaan :

$$I_F = \frac{V_{IN} - V_F}{R_S} \text{ (A)}$$

Dari grafik  $V_F$  fungsi  $I_F$  di datasheet diperoleh untuk  $I_F = 10 - 40\text{mA}$  diperoleh  $V_F = 1,3 - 1,4 \text{ V}$ . Untuk mempermudah hitungan diambil  $V_F = 1,35\text{V}$ . Maka besarnya  $V_{OUT}$  fungsi  $V_{IN}$  adalah :

$$V_{OUT} = \frac{R_L}{R_S} \times 2,8 \cdot 10^{-3} \times (V_{IN} - V_F) \text{ (V)}$$

Saat masukan 40V ditentukan bahwa tegangan keluaran detektor sebesar 4V, dan nilai  $R_S$  ditetapkan sebesar 1Kohm, maka diperoleh besarnya  $R_L$  :



$$\begin{aligned}
 R_L &= \frac{V_{OUT} \times R_S}{(V_{IN} - V_F) \times 2,8.10^{-3}} \\
 &= \frac{4 \times 10^3}{(40 - 1,35) \times 2,8.10^{-3}} \\
 &= 36961\Omega \\
 &\approx 33K\Omega
 \end{aligned}$$

Dari nilai  $R_L$  yang diperoleh maka besarnya tegangan keluaran  $V_O$  fungsi  $V_{IN}$  dapat disederhanakan menjadi :

$$V_{OUT} = 0.0924(V_{IN} - 1,35) \quad (\text{V}) \quad (4-1)$$

#### 4.7. Perancangan Software

Kontroler yang digunakan adalah mikrokontroler dari atmel keluarga AVR tipe atmega8. Mikrokontroler ini dilengkapi fitur PWM 8 bit dan ADC 10 bit. Pemrograman mikrokontroler dapat dilakukan menggunakan bahasa assembly atau bahasa C.

Resolusi tegangan keluaran akan tergantung dari resolusi rangkaian umpan balik yang bertugas untuk membaca tegangan keluaran. Pada alat ini sebagian besar rangkaian umpan balik menggunakan rangkaian analog yang bisa menghasilkan sinyal secara kontinyu, satu-satunya rangkaian yang tidak menggunakan rangkaian analog adalah ADC yang bertugas mengubah nilai tegangan analog menjadi suatu nilai digital. Karena itu resolusi tegangan keluaran akan tergantung dari resolusi ADC yang digunakan. ADC yang digunakan adalah ADC dari AVR ATmega8 yang mempunyai resolusi 10bit. Jika tegangan referensi ADC yang digunakan adalah 5V maka perubahan terkecil yang bisa dideteksi oleh ADC adalah :

$$\begin{aligned}
 Re_s &= \frac{5}{2^{10}} \\
 &= 4,88mV
 \end{aligned}$$

Dengan persamaan (4-1) maka diperoleh resolusi tegangan keluaran sebesar :

$$\begin{aligned}
 V_{O_{UB}} &= 0,0924(V_{in_{UB}} - 1,35) \\
 0,0048 &= 0,00924(V_{in_{UB}} - 1,35) \\
 V_{in_{UB}} &= 1,87V \\
 V_{out} &= V_{in_{UB}} = 1,87V
 \end{aligned}$$

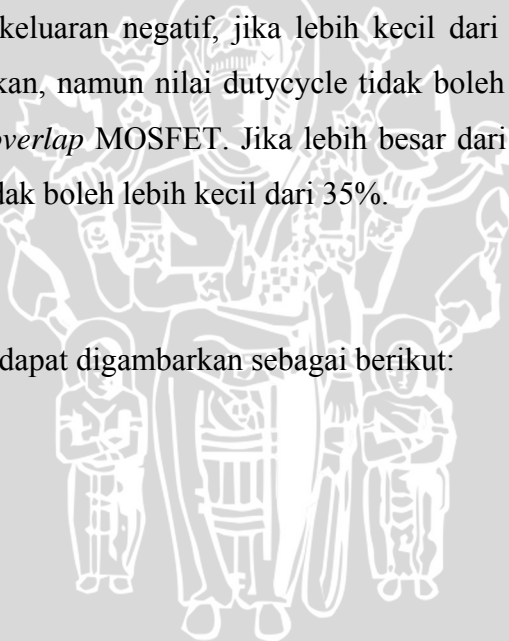
Jadi resolusi tegangan adalah 1,87V.

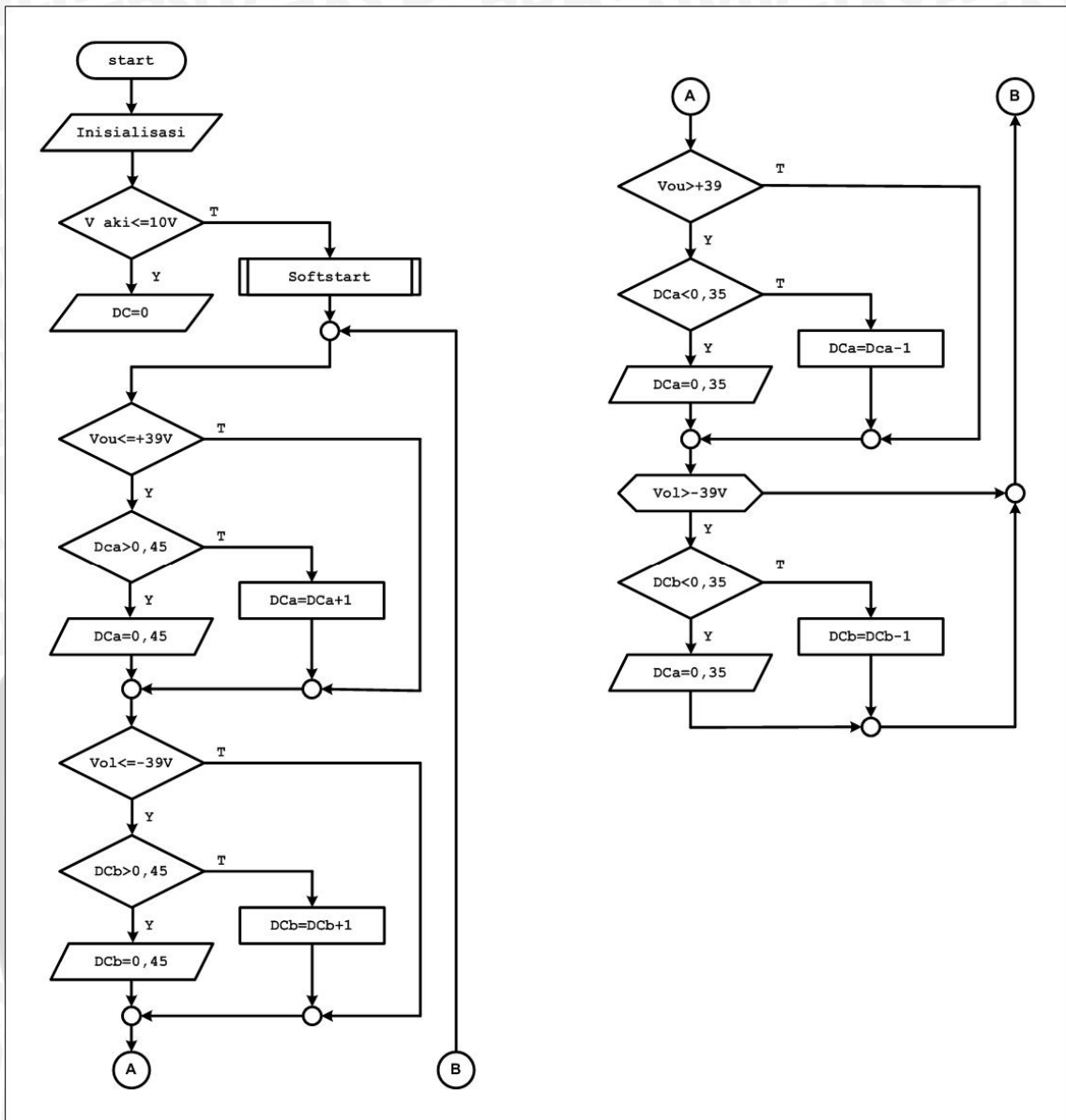
Untuk mengaktifkan fitur PWM maka cukup dilakukan dengan mengisi register TCCR dengan nilai-nilai yang sudah ditentukan. Demikian juga untuk mengaktifkan ADC cukup dilakukan dengan mengisi register ADCSRA dan ADCMUX.

Algoritma dari program utama dapat digambarkan sebagai berikut :

1. Inisialisasi Port, ADC, Timer dan register
2. Membaca tegangan aki. Jika tegangan aki lebih kecil dari 10V maka program berhenti sampai disini. Jika tegangan lebih dari 10 V maka dilanjutkan ke langkah selanjutnya.
3. Subprogram softstart, yaitu menaikkan *duty cycle* keluaran secara bertahap dari nol sampai nilai *duty cycle* terkecil. Hal ini dilakukan untuk menghilangkan efek *Inrush Current* yaitu arus sesaat yang sangat tinggi masuk ke rangkaian ketika rangkaian pertama kali dinyalakan.
4. Membaca tegangan keluaran positif, jika lebih kecil dari 39V maka *dutycycle* sinyal atas dinaikkan, namun nilai *dutycycle* tidak boleh lebih besar dari 45% untuk menghindari *overlap* MOSFET. Jika lebih besar dari 39V maka *dutycycle* diturunkan namun tidak boleh lebih kecil dari 35%.
5. Membaca tegangan keluaran negatif, jika lebih kecil dari 39V maka *dutycycle* sinyal bawah dinaikkan, namun nilai *dutycycle* tidak boleh lebih besar dari 45% untuk menghindari *overlap* MOSFET. Jika lebih besar dari 39V maka *dutycycle* diturunkan namun tidak boleh lebih kecil dari 35%.
6. Kembali ke no.4

*Flowchart* program utama dapat digambarkan sebagai berikut:





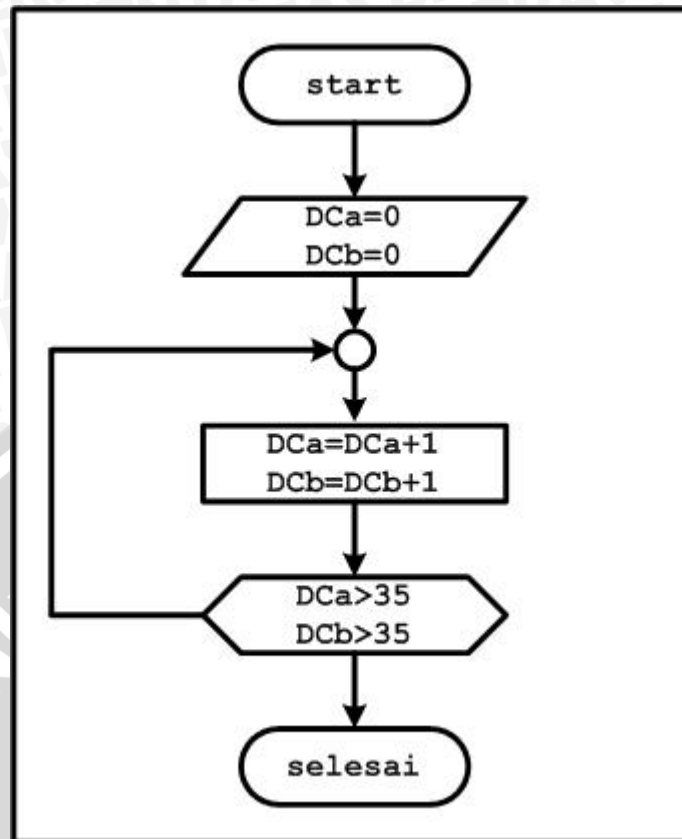
Gambar 4.8. Flowchart program utama kontroler catu daya  
 Sumber : perancangan

Keterangan :

- V aki = Tegangan aki hasil pembacaan ADC
- DC = Dutycycle
- Vou = Tegangan keluaran positif hasil pembacaan ADC
- Vol = Tegangan keluaran negatif hasil pembacaan ADC
- Dca = Dutycycle tegangan keluaran positif
- DCb = Dutycycle tegangan keluaran negatif



Flowchart untuk program softstart adalah sebagai berikut:



Gambar 4.9. Flowchart program softstart  
Sumber : Perancangan

Keterangan :

- DCa = Dutycycle tegangan keluaran positif  
DCb = Dutycycle tegangan keluaran negatif

## BAB V PENGUJIAN DAN ANALISIS DATA

Pengujian ini dilakukan untuk mengetahui tingkat keberhasilan perencanaan dan pembuatan rangkaian. Pengujian yang dilakukan meliputi pengujian terhadap perangkat keras, pengujian penggabungan antara perangkat keras dan perangkat lunak, serta pengujian sistem secara keseluruhan meliputi perangkat keras dan perangkat lunak dengan beban.

### 5.1. Pengujian *Driver* dan MOSFET

#### 5.1.1. Tujuan

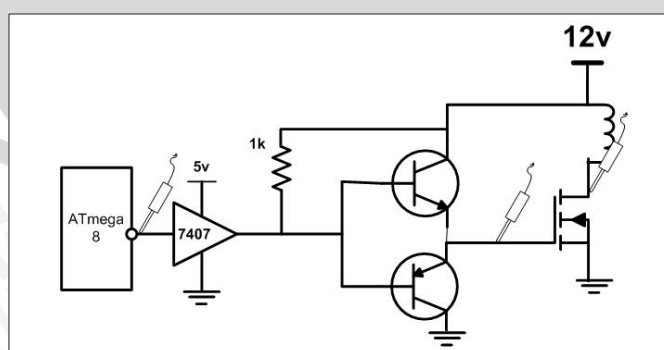
Pengujian dilakukan dengan tujuan untuk mengetahui besarnya perubahan *duty cycle*, *delay time*, *rise time*, *fall time* dan *storage time* antara terminal masukan *driver* dan keluaran di MOSFET.

#### 5.1.2. Peralatan yang digunakan

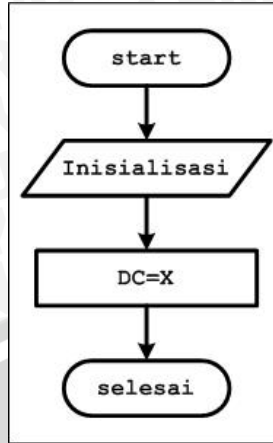
- Catu Daya 12V
- Rangkaian *Driver*
- Minimum sistem mikrokontroler
- Osiloskop
- Perangkat lunak untuk menghasilkan *duty cycle* yang bervariasi

#### 5.1.3. Prosedur Pengujian

- Menyusun rangkaian *driver* seperti ditunjukkan dalam gambar 5.1
- Menghubungkan catu daya ke rangkaian pengujian
- Mengamati hasil pengujian di layar osiloskop



Gambar 5.1. Blok diagram pengujian rangkaian *driver* dan MOSFET  
Sumber : Perancangan



Gambar 5.2. Diagram alir perangkat lunak untuk pengujian driver  
Sumber : Perancangan

5.1.4. Hasil Pengujian

Hasil Pengujian driver dan MOSFET ditunjukkan dalam Tabel 5.1.

Tabel 5.1. Hasil pengujian rangkaian driver

No	Masukan			Gate			Drain			Error (%)
	$\delta$ (%)	Teg(V)	$\varphi$ (°)	$\delta$ (%)	Teg(V)	$\varphi$ (°)	$\delta$ (%)	Teg(V)	$\varphi$ (°)	
1	0	0	0	0	0	0	100	12	180	0
2	5	5	0	5	12	0	90	20	180	5,3
3	10	5	0	10	12	0	80	20	180	11,1
4	15	5	0	15	12	0	80	22	180	5,8
5	20	5	0	20	12	0	78	24	180	2,5
6	25	5	0	25	12	0	68	24	180	9,3
7	30	5	0	30	12	0	65	24	180	7,1
8	35	5	0	35	12	0	62	24	180	4,6
9	40	5	0	40	12	0	56	24	180	6,6
10	45	5	0	45	12	0	50	24	180	9

Keterangan :

$\delta$  = Duty cycle (%)

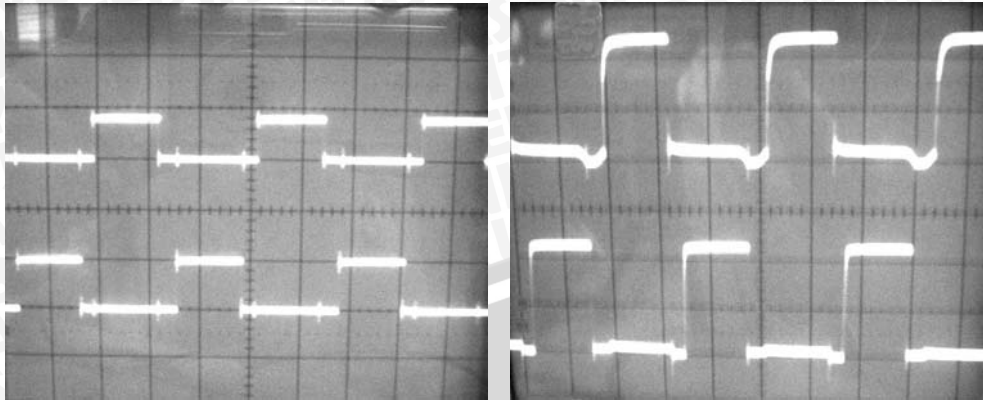
$\varphi$  = fasa (°)

Dari tabel 5.1. dapat diambil kesimpulan bahwa penyimpangan rata-rata sebesar 6,13%. Prosentasi kesalahan dari hasil uji dihitung menggunakan persamaan :

$$Pr osentasipenyimpangan = \left| \frac{DC_{output} + DC_{input} - 100}{100 - DC_{input}} \right| \times 100\%$$







**Gambar 5.3.** Sinyal masukan dan keluaran *driver* MOSFET untuk masukan dengan *duty cycle* 40%. 5V/div 10us/div

## 5.2. Pengujian Transformator

### 5.2.1. Tujuan

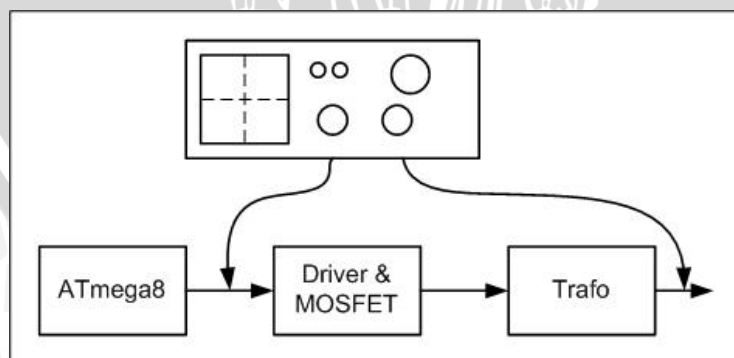
Tujuan pengujian transformator untuk mengetahui seberapa besar perubahan *duty cycle* berubah jika *duty cycle* masukan berubah.

### 5.2.2. Peralatan yang digunakan

- Catu daya
- Minimum sistem mikrokontroler
- Rangkaian Penggerak dan MOSFET
- Osiloskop

### 5.2.3. Prosedur Pengujian

- Menyusun rangkaian seperti ditunjukkan dalam Gambar 5.4.
- Memberikan *duty cycle* bervariasi pada masukan
- Mengamati sinyal masukan dan keluaran di osiloskop



**Gambar 5.4.** Blok diagram rangkaian pengujian transformator  
Sumber : Perancangan

### 5.2.3. Hasil Pengujian

Hasil Pengujian Transformator ditunjukkan dalam Tabel 5.2.

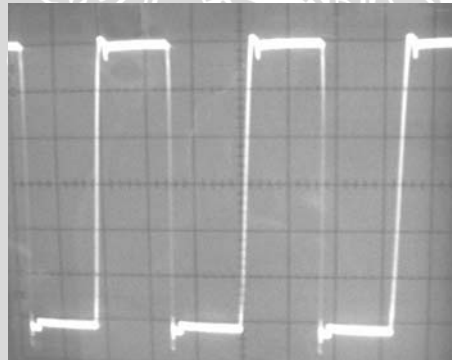
**Tabel 5.2.** Pengujian transformator

No	Masukan			Keluaran			Error (%)
	$\delta$ (%)	Teg(V)	$\varphi$ (°)	$\delta$ (%)	Teg(V)	$\varphi$ (°)	
1	0	5	0	0	0	0	0
2	5	5	0	6	40	0	1
3	10	5	0	12,5	40	0	2,5
4	15	5	0	15	40	0	0
5	20	5	0	22	40	0	2
6	25	5	0	28	40	0	3
7	30	5	0	34	40	0	4
8	35	5	0	40	40	0	5
9	40	5	0	43	40	0	3
10	45	5	0	50	40	0	5
11	50	5	0	53	40	0	3

Dari Tabel hasil pengujian dapat dilihat bahwa rata-rata penyimpangan *duty cycle* keluaran sebesar 2,58%

Penyimpangan *duty cycle* keluaran transformator dihitung menggunakan persamaan :

$$\%error = \frac{DCout - DCin}{100} \times 100\%$$



**Gambar 5.5.** Sinyal keluaran trafo dengan *duty cycle* masukan 40% (skala 5V/div 10us/div diperkecil)

### 5.3. Pengujian Rangkaian Penyearah dan *Filter*

#### 5.3.1. Tujuan

Pengujian rangkaian *filter* bertujuan untuk mengetahui seberapa besar *ripple* yang mampu diredam oleh *filter* jika dibandingkan dengan *ripple* hasil perhitungan.

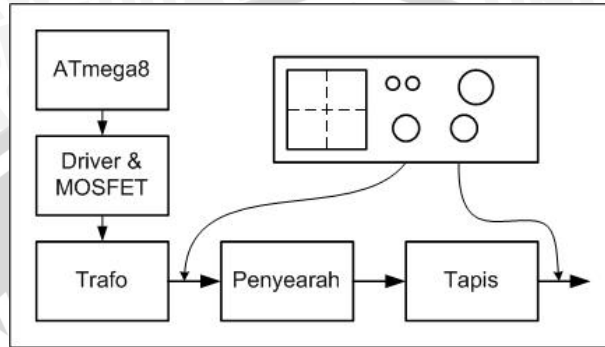
#### 5.3.2. Peralatan yang digunakan

- Catu daya
- Blok mikrokontroler, *driver* dan trafo
- Beban (resistif)

- Osiloskop

### 5.3.3. Prosedur Pengujian

- Rangkaian disusun seperti pada gambar 5.6.
- Sinyal masukan diumpankan ke *driver*
- Mengamati sinyal masukan dan keluaran *filter* di osiloskop



**Gambar 5.6.** Rangkaian pengujian tapis keluaran

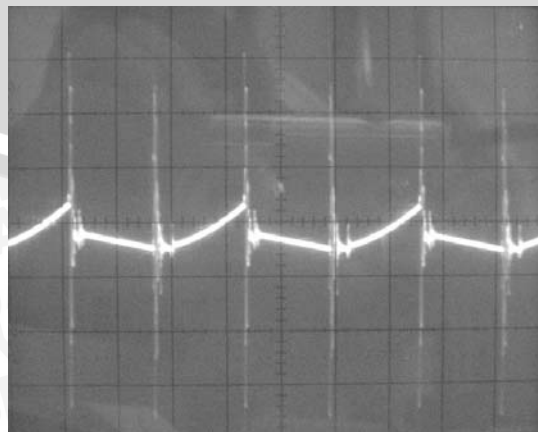
### 5.3.4. Hasil Pengujian

Hasil Pengujian ditunjukkan dalam tabel 5.3.

**Tabel 5.3.** Hasil pengujian tapis keluaran

No	$\delta$ (%)	$R_L(\Omega)$	$V_R(V_{PP})$		Error(%)
			Perc.	Hit.	
1	35	40	0,15	0,35	57,14
2	36	40	0,15	0,347	56,77
3	37	40	0,15	0,342	56,14
4	38	40	0,15	0,336	55,36
5	39	40	0,14	0,331	57,70
6	40	40	0,14	0,325	56,92
7	41	40	0,13	0,32	59,38
8	42	40	0,12	0,315	61,90
9	43	40	0,11	0,309	64,40
10	44	40	0,1	0,304	67,11
11	45	40	0,1	0,298	66,44

Dari Tabel 5.3. dapat dilihat besarnya ripple keluaran jauh lebih kecil dari hitungan



**Gambar 5.7.** Ripple tegangan keluaran (0.1V/div 10us/div kopling AC)



## 5.4. Pengujian Rangkaian Detektor Tegangan Keluaran

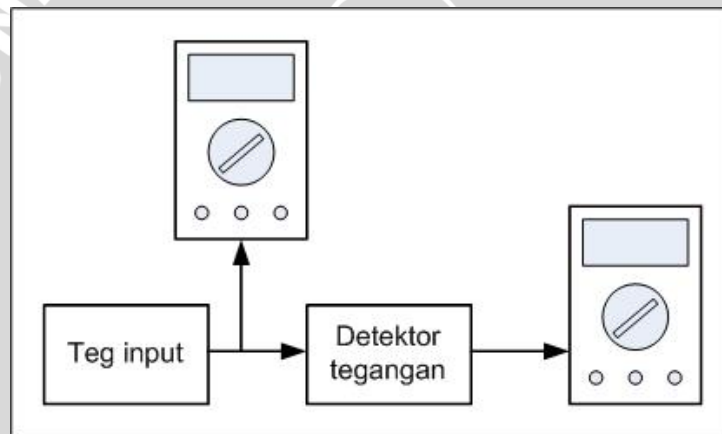
### 5.4.1. Tujuan

Tujuan pengujian yaitu untuk mengetahui besarnya tegangan masukan yang diumpungkan ke ADC untuk setiap nilai tegangan keluaran catudaya yang dihasilkan.

### 5.4.2. Peralatan yang digunakan

Peralatan yang digunakan dalam pengujian rangkaian detektor tegangan keluaran adalah:

- Catu daya
- Multimeter
- Tegangan DC variabel sebagai masukan



Gambar 5.8. Rangkaian Pengujian Detektor Tegangan Keluaran  
Sumber : Perancangan

### 5.4.3. Prosedur Pengujian

- Rangkaian disusun seperti dalam gambar 5.8
- Tegangan masukan diatur sesuai daftar tabel
- Mengamati tegangan keluaran di voltmeter

### 5.4.4. Hasil Pengujian

Hasil pengamatan terhadap pengujian rangkaian detektor tegangan keluaran ditunjukkan dalam tabel 5.4.

Tabel 5.4. Hasil Pengujian Detektor Tegangan

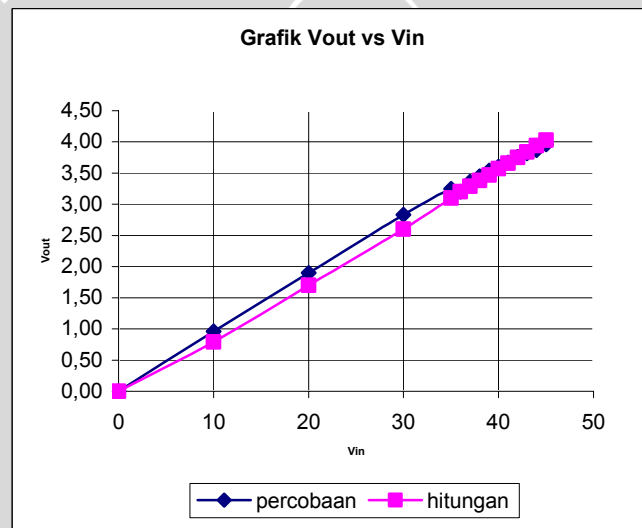
No	Vin(volt)	Vout(volt)		penyimpangan(%)
		percobaan	perhitungan	
1	0	0,00	0,00	0
2	10	0,96	0,79	4,2
3	20	1,90	1,70	4

4	30	2,83	2,60	4,6
5	35	3,25	3,10	3
6	36	3,20	3,20	0
7	37	3,36	3,29	1,4
8	38	3,45	3,38	1,4
9	39	3,54	3,47	1,4
10	40	3,60	3,57	0,6
11	41	3,67	3,66	0,2
12	42	3,76	3,75	0,2
13	43	3,82	3,84	0,4
14	44	3,87	3,94	1,4
15	45	3,96	4,03	1,4

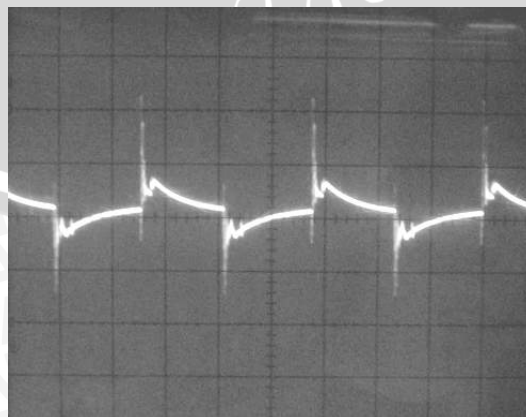
Penyimpangan tegangan keluaran detektor dihitung menggunakan persamaan:

$$error = \frac{|V_{perc} - V_{hit}|}{V_{refadc}} \times 100\%$$

Dari perhitungan didapat bahwa penyimpangan rata-rata sebesar 1,613%



Gambar 5.9. Grafik perbandingan hasil percobaan dan perhitungan



Gambar 5.10. Grafik ripple tegangan keluaran opto (0.1V/div 10us/div koping AC)

## 5.5. Pengujian ADC

### 5.5.1. Tujuan

Pengujian modul ADC pada mikrokontroler diperlukan agar diperoleh data tentang seberapa besar penyimpangan yang terjadi pada keluaran ADC saat diberi tegangan masukan jika dibandingkan dengan keluaran menurut perhitungan.

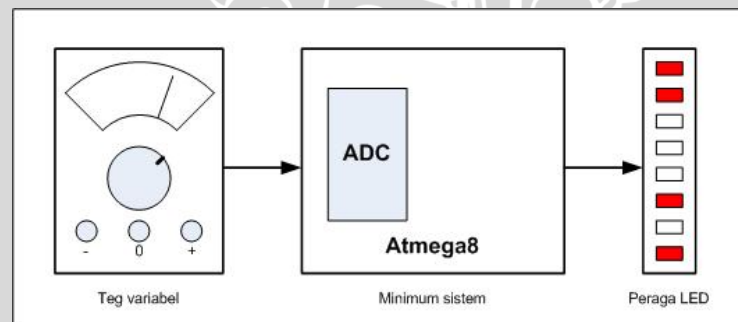
### 5.5.2. Peralatan yang digunakan

ADC yang tersedia memiliki keluaran 10 bit, namun bit yang digunakan adalah 8 bit atas karena 2 bit yang bawah sering berubah-ubah. Oleh karena itu untuk pengujian hanya 8 bit yang atas ditampilkan di port D. Peralatan yang digunakan untuk pengujian ADC adalah sebagai berikut:

- Catu daya
- Minimum sistem Atmega 8535
- Software untuk membaca ADC
- LED untuk tampilan keluaran ADC

### 5.5.3. Prosedur Pengujian

- Susun rangkaian seperti pada gambar 5.10
- Set tegangan masukan
- Mengamati hasil konversi di peraga LED



**Gambar 5.11.** Rangkaian pengujian ADC  
Sumber : Perancangan

### 5.5.4. Hasil Pengujian

Dalam proses pengujian diperoleh hasil seperti ditunjukkan dalam tabel 5.5

**Tabel 5.5.** Hasil Pengujian ADC

No	V <sub>in</sub> (volt)	Output		Output teori		Error (%)
		Biner	Desimal	Biner	Desimal	
1	0	0	0	0	0	0
2	0,25	0000 1100	12	0000 1100	12	0
3	0,5	0001 1001	25	0001 1001	25	0
4	0,75	0010 0111	39	0010 0110	38	0,4



5	1	0011 0011	51	0011 0011	51	0
6	1,25	0100 0001	65	0100 0000	64	0,4
7	1,5	0100 1110	78	0100 1100	76	0,7
8	1,75	0101 1011	91	0101 1001	89	0,7
9	2	0110 0111	103	0110 0110	102	0,4
10	2,25	0111 0101	117	0111 0011	115	0,7
11	2,5	1000 0011	131	1000 0000	128	1,2
12	2,75	1000 1111	143	1000 1100	140	1,2
13	3	1001 1100	156	1001 1001	153	1,2
14	3,25	1010 1000	168	1010 0110	166	0,7
15	3,5	1011 0111	183	1011 0011	179	1,6
16	3,75	1100 0011	195	1100 0000	192	1,2
17	4	1100 1111	207	1100 1100	204	1,2
18	4,25	1101 1110	222	1101 1001	217	1,9
19	4,5	1110 1011	235	1110 0110	230	1,9
20	4,75	1111 1000	248	1111 0011	243	1,9

Dari Tabel 5.5 dapat dihitung bahwa besarnya penyimpangan rata-rata sebesar 0.8%

Penyimpangan keluaran ADC dapat dihitung menggunakan bilangan desimal dengan persamaan :

$$Error = \left| \frac{Out - Out_{teori}}{256} \right| \times 100\%$$

## 5.6. Pengujian Efisiensi

### 5.6.1. Tujuan

Tujuan pengujian ini adalah untuk mengetahui seberapa besar perbandingan daya yang diberikan ke beban dengan daya yang masuk dari sumber. Dengan begitu bisa diketahui berapa disipasi daya dari alat tersebut.

### 5.6.2. Peralatan yang digunakan

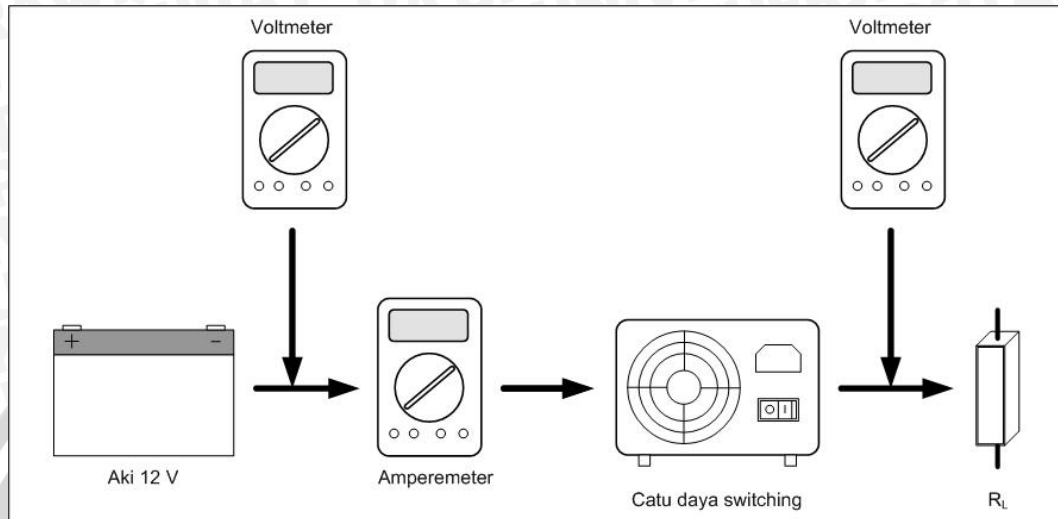
Besarnya daya yang ditarik dari sumber pada penguat audio merupakan fungsi dari sinyal masukan penguat audio. Pada pengujian kali ini digunakan beban pasif yaitu resistor untuk mensimulasi catu daya dengan beban konstan.

Peralatan yang digunakan antara lain :

1. Sumber tegangan 12V
2. Catu daya *switching*
3. Resistor daya besar sebagai beban
4. Osiloskop
5. Multimeter

### 5.6.3. Prosedur Pengujian

Setelah rangkaian disusun seperti pada gambar maka catu daya dinyalakan, kemudian diukur berapa arus masukan, tegangan masukan, dan tegangan keluaran.



**Gambar 5.12.** Blok pengujian efisiensi alat  
Sumber : Perancangan

### 5.7.4. Hasil Pengujian

Hasil pengujian dapat dilihat pada Tabel 5.6.

**Tabel 5.6.** Hasil Pengujian Efisiensi alat

No	R <sub>L</sub> ( $\Omega$ )	P <sub>IN</sub> (W)	P <sub>OUT</sub> (W)	$\eta$ (%)
1	80	12,3	12,2	<b>99</b>
2	60	14,9	13,8	<b>92</b>
3	40	19,4	16,6	<b>86</b>
4	20	36,2	18,2	<b>50</b>

Dari tabel dapat dilihat bahwa besarnya efisiensi tidak sama untuk setiap daya keluaran.

## 5.7. Pengujian Keseluruhan Sistem

### 5.7.1. Tujuan

Tujuan dari pengujian ini adalah untuk mengetahui kestabilan sistem dan pengaruh yang dihasilkannya jika diberi beban penguat daya.

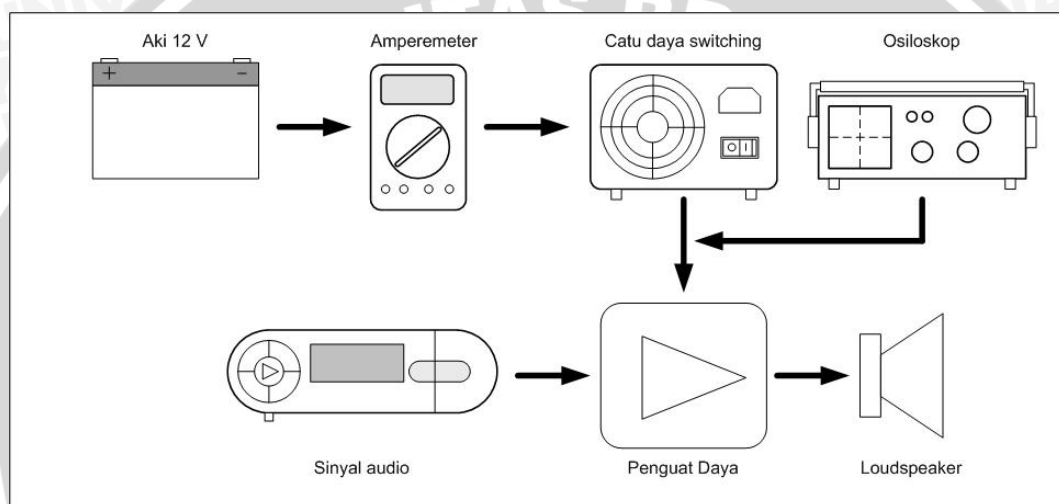
### 5.7.2. Peralatan yang digunakan

Peralatan yang digunakan dalam pengujian ini antara lain :

1. Aki 12V
2. Multimeter
3. Catu daya *switching*

4. Penguat daya
  5. Loudspeaker
  6. Sumber sinyal audio
- 5.7.3. Prosedur Pengujian

Setelah semua alat disusun seperti pada gambar 5.7.1 maka catu daya *switching* dinyalakan, kemudian penguat daya dan sinyal audio dinyalakan. Selama proses diamati besar arus masukan dan tegangan keluaran. Selama itu juga didengarkan apakah ada *noise* yang dihasilkan oleh catu daya yang mungkin masuk ke penguat audio.

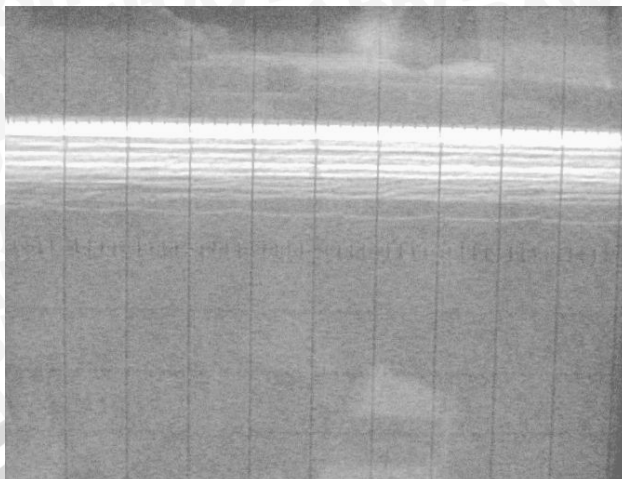


**Gambar 5.13.** Rangkaian pengujian Keseluruhan sistem  
Sumber : Perancangan

#### 5.7.4. Hasil Pengujian

Selama pengujian didapat bahwa tidak ada *noise* yang terdengar selama penguat daya menyala baik ketika suara pelan maupun ketika dikeraskan. Pada arus masukan terlihat bahwa besarnya arus masukan fluktuatif tergantung sinyal audio. Pada tegangan keluaran catu daya ternyata masih terdapat tegangan keluaran yang masih belum stabil yaitu pada catu positif dimana tegangan keluarannya tidak konstan tapi terdapat *ripple* yang mengikuti amplitudo tegangan sinyal audio, namun secara keseluruhan sistem dapat dikatakan stabil karena tidak ada masalah yang berarti. Selama pengujian catu daya, penguat daya dinyalakan dengan suara cukup keras selama kurang lebih 2 jam, MOSFET dan trafo tetap dalam keadaan dingin, namun induktor keluaran agak panas. Gambar tegangan keluaran catu ketika dibebani penguat audio dapat dilihat pada gambar 5.14.





Gambar 5.14. Keluaran tegangan empat ketika dibebani power amplifier



## BAB VI

### KESIMPULAN DAN SARAN

#### 6.1. Kesimpulan

Dari hasil perancangan dan pengujian dapat diambil kesimpulan :

1. Masukan alat adalah tegangan DC aki sebesar 12V dan keluaran alat adalah tegangan DC sebesar +40V dan -40V.
2. Keluaran dapat digunakan untuk mencatu penguat daya dengan daya keluaran maksimum sampai 100W.
3. *Ripple* keluaran maksimum sebesar 0,15Vpp atau sebesar 0,375% dari tegangan keluaran.
4. Saat beban penuh tegangan keluaran hanya bisa mencapai tegangan 20V.

#### 6.2. Saran

Saran yang bisa diberikan oleh penulis antara lain :

1. Alat dapat digunakan untuk beban lain yang membutuhkan catu tegangan  $\pm 40V$  dan catu yang tersedia sebesar 12V karena fungsi dasar alat adalah konverter dari 12V menjadi  $\pm 40V$ .
2. Penambahan pemantauan arus keluaran dan masukan untuk mengatasi arus berlebih sehingga alat lebih aman digunakan
3. Pemahaman lebih jauh tentang perancangan komponen induktif agar bisa diperoleh trafo dan induktor yang lebih baik.
4. Perhitungan rugi-rugi yang selama ini selalu diabaikan terutama karena rangkaian bekerja di frekuensi yang cukup tinggi.
5. Memperkecil ukuran fisik alat karena hendak diaplikasikan di mobil



## DAFTAR PUSTAKA

Anonymous. 2002. Power Supply Engineer's Guide to Calculate Dissipation for MOSFETs in High-Power Supply.

<http://www.maxim-ic.com/applicationnote.html> akses 7 maret 2007

Anonymous. 2006. Toroidal Transformer.

<http://www.butlerwinding.com/toroid.html> akses 23 februari 2007

Atmel. 1999. *ATMega8 – 8-bit AVR Microcontroller with 8K Bytes In-System Programmable Flash Datasheet*. Atmel Corporation.

Atmel. 2005. *AVR Hardware Design Consideration Application Note*. Atmel Corporation

Christian, Franchis. 1995. *Isolation Technique Using Optical Couplers Application Note*. USA : Motorola Inc.

Daniels, A.R. 1985. *Introduction to Electrical Machines*. Macmillan.

Dunn, Jamie. 2004. *Matching MOSFET driver to MOSFET Application Note*. USA : Microchip Technology.

Malvino, Albert Paul, 1981, *Prinsip-Prinsip Elektronik*, Jakarta: Erlangga.

Microchip Technology. 1995. *Using PWM to Generate Analog Output*. USA: Microchip Technology.

Schmitt, Gerhard. 2004. *Beginner Introduction to the Assembly Language of ATMEL-AVR Mikroprosesors*.

<http://www.avrasmtutorial.net/tutor/download.html> akses 20 maret 2006

Zuhal. 1990. *Dasar Teknik Tenaga Listrik dan Elektronika Daya*. Jakarta : PT. Gramedia



LAMPIRAN 1

SKEMA RANGKAIAN



D

C

B

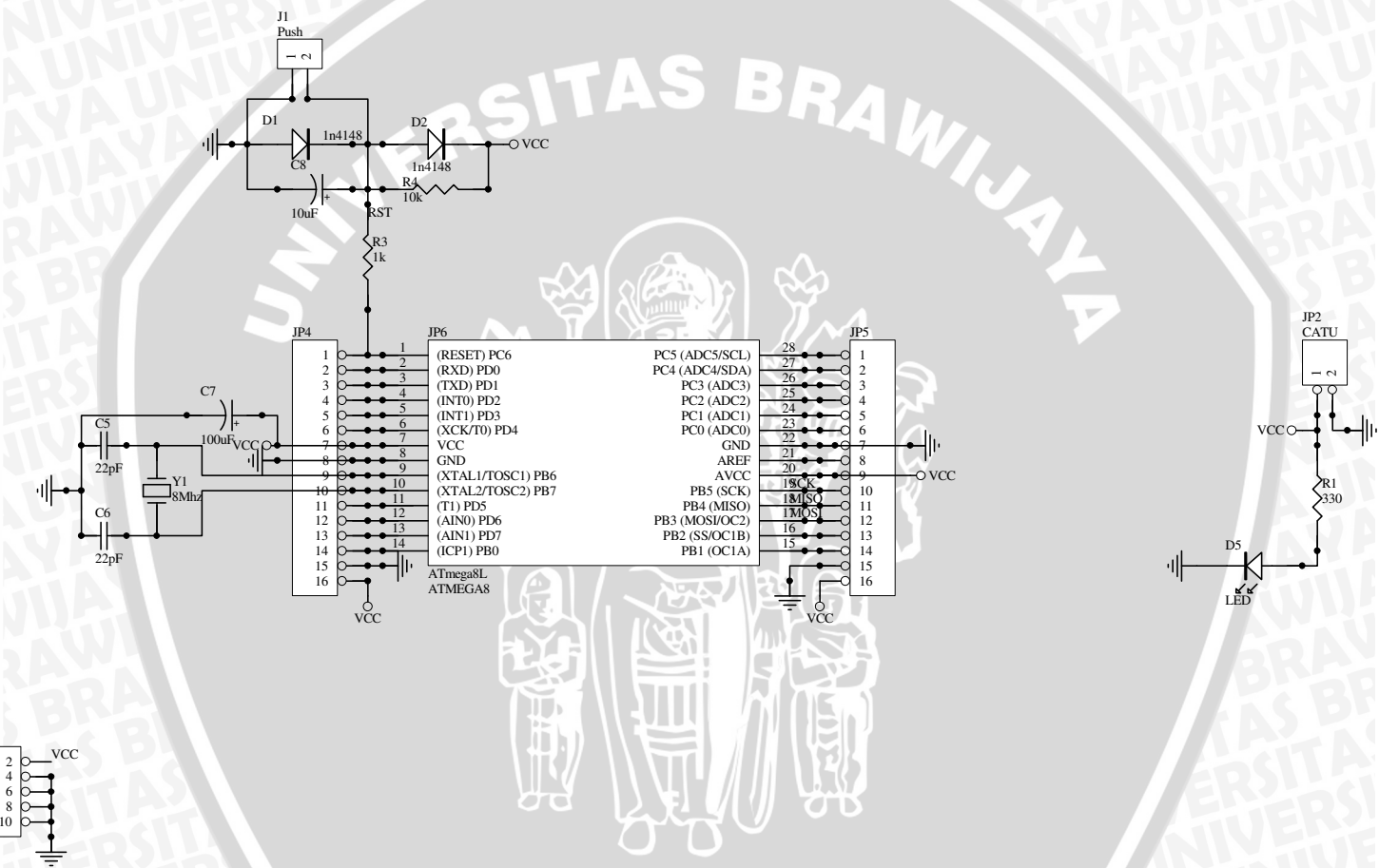
A

D

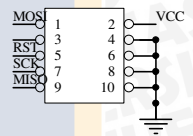
C

B

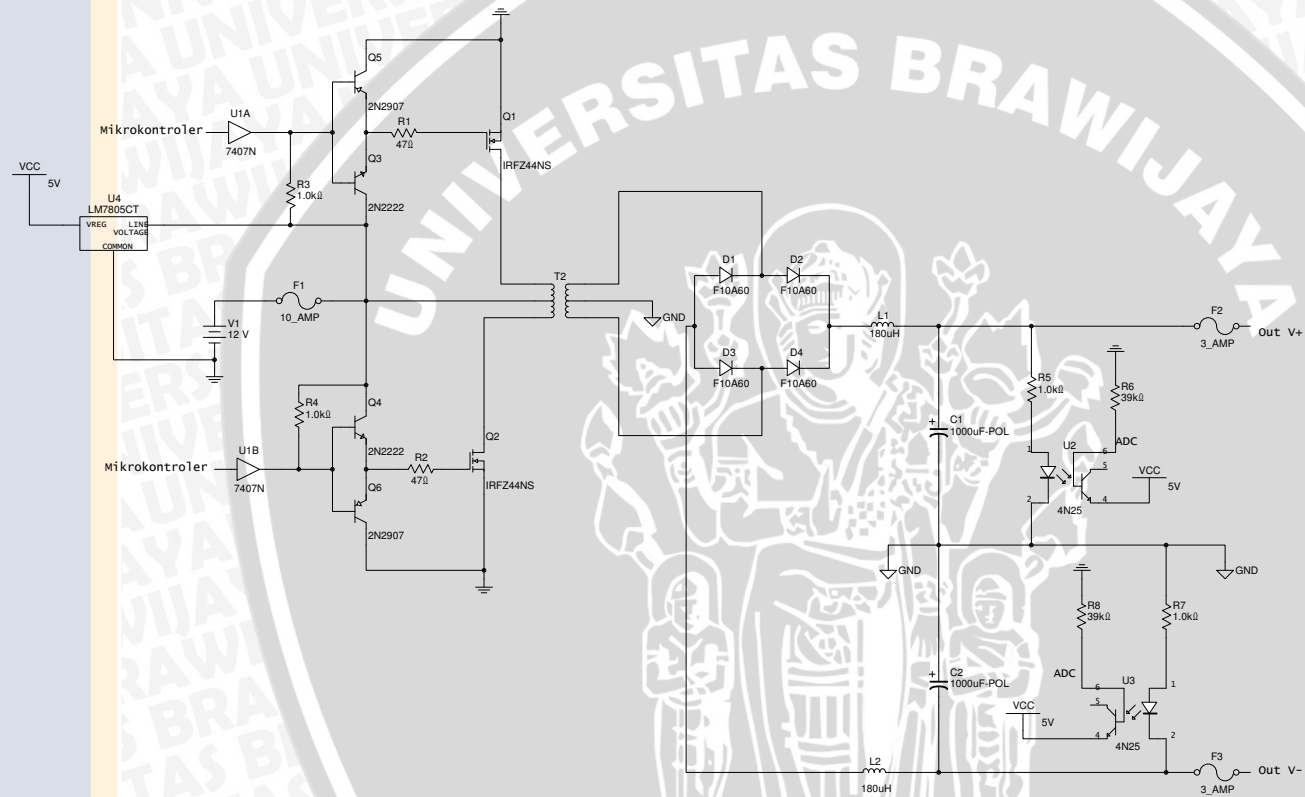
A



HEADER 5X2 JP3



Title		
Size	Number	Revision
A4		
Date:	7-Jan-2007	Sheet of
File:	D:\skripsi\unk driver ub\unk driver ub.ddb	Drawn By:





LAMPIRAN 2

LISTING PROGRAM



```

.include      "m8def.inc"

.def  temp  =r16
.def  temp1 =r17
.def  DCa   =r18
.def  DCb   =r19
.def  tmr1a =r13
.def  tmr1b =r14
.def  tmr2  =r15

//inisialisasi stack pointer//
ldi  temp,high(ramend)
out  sph,temp
ldi  temp,low(ramend)
out  spl,temp

main:
ldi  temp,0xff
out  ddrb,temp
ldi  temp,0x00
out  ddrc,temp
ldi  temp,0xff
out  ddrd,temp
ldi  temp,0b00100001
mov  tmr1a,temp
ldi  temp,0b00001001
mov  tmr1b,temp
ldi  temp,0b01101001
mov  tmr2,temp

set_dc_awal:
ldi  DCa,0x0
ldi  DCb,0x0
out  ocr1bl,DCa
out  ocr2,DCb

//aktifkan timer1
out  tccr1a,tmr1a
out  tccr1b,tmr1b

durung:
in   temp1,tcnt1l
cpi  temp1,0x80
brlo durung

//aktifkan timer2
out  tccr2,tmr2

//inisialisasi adc
ldi  r16,0b11100000
out  adcsra,r16

//baca adc aki
ldi  r16,0b01100101
out  admux,r16
rcall delay1
in   r16,adcl
in   r17,adch
cpi  r17,0xd1
brlo catumati

softstart:
inc  DCa
inc  DCb
rcall delay2

out  ocr1bl,DCa
out  ocr2,DCb
cpi  DCa,0x59
brne softstart

banding_Voa_lebihkecil:
ldi  r16,0b01100100
out  admux,r16
in   r17,adch
in   r16,adcl
out  portd,r17
cpi  r17,0x9f
brlo dc_atas_aman

banding_Vob_lebihkecil:
ldi  r16,0b01100011
out  admux,r16
in   r17,adch
in   r16,adcl
cpi  r17,0x9f
brlo dc_bawah_aman

banding_Voa_lebihbesar:
ldi  r16,0b01100100
out  admux,r16
in   r17,adch
in   r16,adcl
cpi  r17,0x9f
brsh dc_atas_aman2

banding_Vob_lebihbesar:
ldi  r16,0b01100011
out  admux,r16
in   r17,adch
in   r16,adcl
cpi  r17,0x9f
brsh dc_bawah_aman2

catumati:
ldi  r17,0x0
out  ocr1bl,r17
out  ocr2,r17
rjmp mbulet

tambahDCa:
inc  DCa
out  ocr1bl,DCa
rjmp banding_Vob_lebihkecil

tambahDCb:
inc  DCb
out  ocr2,DCb
rjmp banding_Voa_lebihbesar

kurangiDCa:
dec  DCa

```

```
out ocr1b1,DCa
rjmp banding_Vob_lebihbesar
```

```
kurangiDCb:
dec DCb
out ocr2,DCb
rjmp banding_Voa_lebihkecil
```

```
mbulet:
//program dulinan led
ldi temp,0xff
out ddrd,temp
ldi temp,1
dulinanled:
rol temp
rcall delay1
out portd,temp
rcall delay1
rjmp dulinanled
```

```
delay1:
ldi r23,1
satu: ldi r24,255
dua: ldi r25,255
tiga: dec r25
brne tiga
dec r24
brne dua
dec r23
brne satu
ret
```

```
delay2:
ldi r23,1
siji: ldi r24,255
loro: ldi r25,255
telu: dec r25
brne telu
dec r24
brne loro
dec r23
brne siji
ret
```

```
dc_atas_aman:
in DCa,ocr1b1
cpi DCa,0x72
brlo tambahDCa
ldi DCa,0x72
out ocr1b1,DCa
rjmp banding_Vob_lebihkecil
```

```
dc_bawah_aman:
in DCb,ocr2
cpi DCb,0x72
brlo tambahDCb
ldi DCb,0x72
```

```
out ocr2,DCb
rjmp banding_Voa_lebihbesar
```

```
dc_atas_aman2:
in DCa,ocr1b1
cpi DCa,0x59
brsh kurangiDCa
ldi DCa,0x59
out ocr1b1,DCa
rjmp banding_Vob_lebihbesar
```

```
dc_bawah_aman2:
in DCa,ocr2
cpi DCb,0x59
brsh kurangiDCb
ldi DCb,0x59
out ocr2,DCb
rjmp banding_Voa_lebihkecil
```





LAMPIRAN 3

DATASHEET



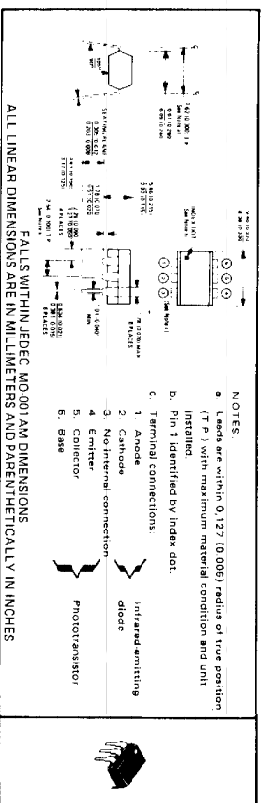
4N25, 4N26, 4N27, 4N28  
OPTOCOUPLEDERS

COMPATIBLE WITH STANDARD TTL INTEGRATED CIRCUITS

- Gallium Arsenide Diode Infrared Source Optically Coupled to a Silicon N-P-N Phototransistor
- High Direct-Current Transfer Ratio
- High-Voltage Electrical Isolation . . . 2.5-kV, 1.5-kV, or 0.5-kV Rating
- Plastic Dual-In-Line Package
- High-Speed Switching . . .  $t_r = 2 \mu s$ ,  $t_f = 2 \mu s$  Typical

Mechanical Data

The package consists of a gallium arsenide infrared-emitting diode and an n-p-n silicon phototransistor mounted on a 6-lead frame encapsulated within an electrically nonconductive plastic compound. The case will withstand soldering temperatures with no deformation and device performance characteristics remain stable when operated in high-humidity conditions. Unit weight is approximately 0.52 grams.



absolute maximum ratings at 25 °C free-air temperature (unless otherwise noted)

*Peak Input-to-Output Voltage:	4N25	±2.5 kV
	4N26, 4N27	±1.5 kV
	4N28	±0.5 kV
*Collector-Base Voltage		70 V
*Collector-Emitter Voltage (See Note 1)		30 V
*Emitter-Collector Voltage		7 V
*Emitter-Base Voltage		7 V
*Input-Diode Reverse Voltage		3 V
*Input-Diode Continuous Forward Current (at or below) 25 °C Free-Air Temperature (See Note 2)		80 mA
*Input-Diode Peak Forward Current ( $t_w = 300 \mu s$ , duty cycle = 2%)		3 A
*Continuous Power Dissipation (at or below) 25 °C Free-Air Temperature: Infrared-Emitting Diode (See Note 3) Phototransistor (See Note 3)		150 mW 150 mW 250 mW
*Storage Temperature Range		-55 °C to 150 °C
*Lead Temperature (1.6 mm (1/16 inch) from Case for 10 seconds)		260 °C

\*JEDEC registered data. This data sheet contains JEDEC-registered data in effect at the time of publication.

- NOTES:
1. This value applies when the base-emitter diode is open-circuited.
  2. Derate linearly to 100 °C free air temperature at the rate of 1.33 mW/°C.
  3. Derate linearly to 100 °C free air temperature at the rate of 2 mW/°C.
  4. Derate linearly to 100 °C free-air temperature at the rate of 3.33 mW/°C.

**PRODUCTION DATA** indicates casing information and other details which are subject to change without notice. This information is provided for reference only. For complete information concerning this product, please refer to the data sheet for this device. For complete information concerning this product, please refer to the data sheet for this device. For complete information concerning this product, please refer to the data sheet for this device.



Copyright © 1983, Texas Instruments Incorporated  
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

4N25, 4N26, 4N27, 4N28  
OPTOCOUPLEDERS

Electrical Characteristics at 25 °C free-air temperature (unless otherwise noted)

PARAMETER	TEST CONDITIONS	4N25 MIN. TYP. MAX.	4N26 MIN. TYP. MAX.	4N27, 4N28 MIN. TYP. MAX.	UNIT	
$V_{BR}(CBO)$ Collector-Base Breakdown Voltage	$I_C = 100 \mu A$ , $I_E = 0$ , $I_F = 0$	70	70	70	V	
$V_{BR}(CEO)$ Collector-Emitter Breakdown Voltage	$I_C = 1 \text{ mA}$ , $I_B = 0$ , $I_F = 0$	30	30	30	V	
$V_{BR}(EBO)$ Emitter-Collector Breakdown Voltage	$I_E = 100 \mu A$ , $I_B = 0$ , $I_F = 0$	7	7	7	V	
$V_{RS}$ Input Diode Static Reverse Voltage	$V_R = 3 \text{ V}$	100	100	100	V	
$I_{CO}(n)$ On-State Collector Current	$V_{CE} = 10 \text{ V}$ , $I_B = 0$ , $I_F = 10 \text{ mA}$	2	5	1	3	mA
$I_{CO}(p)$ Phototransistor Operation	$V_{CB} = 10 \text{ V}$ , $I_E = 0$ , $I_F = 10 \text{ mA}$	20	20	20	mA	
$I_{CO}(i)$ Off-State Collector Current	$V_{CE} = 10 \text{ V}$ , $I_B = 0$ , $I_F = 0$	1	50	1	50	nA
$I_{CO}(f)$ Off-State Collector Current (Photodiode Operation)	$V_{CB} = 10 \text{ V}$ , $I_E = 0$ , $I_F = 0$	0.1	20	0.1	20	nA
$V_{CE}(sat)$ Collector-Emitter Saturation Voltage	$I_C = 2 \text{ mA}$ , $I_B = 50 \text{ mA}$	1.25	1.5	1.25	1.5	V
$V_{CE}(sat)$ Collector-Emitter Saturation Voltage (Photodiode Operation)	$I_C = 2 \text{ mA}$ , $I_B = 50 \text{ mA}$	0.25	0.5	0.25	0.5	V
$r_{iO}$ Input-to-Output Internal Resistance	$V_{in-out} = \pm 2.5 \text{ kV}$ for 4N25, $\pm 1.5 \text{ kV}$ for 4N26, 4N27, $\pm 0.5 \text{ kV}$ for 4N28. See Note 5	$10^{11}$ - $10^{12}$	$10^{11}$ - $10^{12}$	$10^{11}$ - $10^{12}$	$\Omega$	
$C_{iO}$ Input-to-Output Capacitance	$V_{in-out} = 0$ , $f = 1 \text{ MHz}$ , See Note 5	1	1	1	pF	

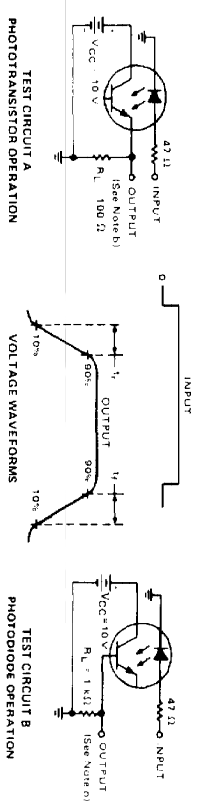
\*JEDEC registered data  
NOTE 5: These parameters are measured between both input diode leads shorted together and all the phototransistor leads shorted together.

switching characteristics at 25 °C free-air temperature

PARAMETER	TEST CONDITIONS	TYP	UNIT
$t_r$ Rise Time	$V_{CC} = 10 \text{ V}$ , $I_B = 0$ , $I_{CO}(n) = 2 \text{ mA}$ , $R_L = 100 \Omega$ , See Test Circuit A of Figure 1	2	$\mu s$
$t_f$ Fall Time	$V_{CC} = 10 \text{ V}$ , $I_E = 0$ , $I_{CO}(n) = 20 \mu A$ , $R_L = 1 \text{ k}\Omega$ , See Test Circuit B of Figure 1	1	$\mu s$
$t_r$ Rise Time		1	$\mu s$
$t_f$ Fall Time		1	$\mu s$

PARAMETER MEASUREMENT INFORMATION

Adjust amplitude of input pulse for:  
 $I_{CO}(n) = 2 \text{ mA}$  (Test Circuit A) or  
 $I_{CO}(n) = 20 \mu A$  (Test Circuit B)



NOTES: a. The input waveform is supplied by a generator with the following characteristics:  $Z_{out} = 50 \Omega$ ,  $f_r = 15 \text{ MHz}$ , duty cycle = 5%.  
b. The output waveform is monitored on an oscilloscope with the following characteristics:  $t_r = 12 \text{ ns}$ ,  $R_{in} \geq 1 \text{ M}\Omega$ ,  $C_{in} \leq 20 \text{ pF}$ .

FIGURE 1 — SWITCHING TIMES

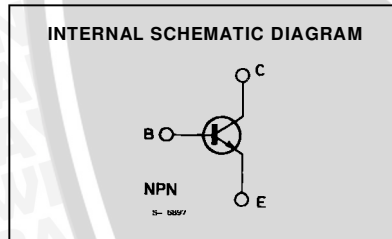
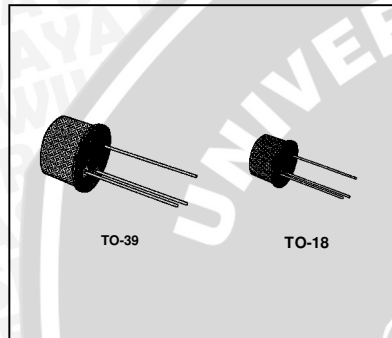


Copyright © 1983, Texas Instruments Incorporated  
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

**HIGH-SPEED SWITCHES**
**DESCRIPTION**

The 2N2218, 2N2219, 2N2221 and 2N2222 are silicon planar epitaxial NPN transistors in Jedec TO-39 (for 2N2218 and 2N2219) and in Jedec TO-18 (for 2N2221 and 2N2222) metal cases. They are designed for high-speed switching applications at collector currents up to 500 mA, and feature useful current gain over a wide range of collector current, low leakage currents and low saturation voltages.

☰ 2N2218/2N2219 approved to CECC 50002-100, 2N2221/2N2222 approved to CECC 50002-101 available on request.


**ABSOLUTE MAXIMUM RATINGS**

Symbol	Parameter	Value	Unit
$V_{CB0}$	Collector-base Voltage ( $I_E = 0$ )	60	V
$V_{CEO}$	Collector-emitter Voltage ( $I_B = 0$ )	30	V
$V_{EBO}$	Emitter-base Voltage ( $I_C = 0$ )	5	V
$I_C$	Collector Current	0.8	A
$P_{tot}$	Total Power Dissipation at $T_{amb} \leq 25^\circ\text{C}$ for <b>2N2218</b> and <b>2N2219</b> for <b>2N2221</b> and <b>2N2222</b> at $T_{case} \leq 25^\circ\text{C}$ for <b>2N2218</b> and <b>2N2219</b> for <b>2N2221</b> and <b>2N2222</b>	0.8	W
		0.5	W
		3	W
		1.8	W
$T_{stg}$	Storage Temperature	- 65 to 200	$^\circ\text{C}$
$T_j$	Junction Temperature	175	$^\circ\text{C}$

**2N2218-2N2219-2N2221-2N2222**
**THERMAL DATA**

		2N2218 2N2219	2N2221 2N2222
$R_{th\ j-case}$	Thermal Resistance Junction-case	Max 50 $^\circ\text{C}/\text{W}$	83.3 $^\circ\text{C}/\text{W}$
$R_{th\ j-amb}$	Thermal Resistance Junction-ambient	Max 187.5 $^\circ\text{C}/\text{W}$	300 $^\circ\text{C}/\text{W}$

**ELECTRICAL CHARACTERISTICS** ( $T_{amb} = 25^\circ\text{C}$  unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$I_{CBO}$	Collector Cutoff Current ( $I_E = 0$ )	$V_{CB} = 50\text{ V}$ $V_{CB} = 50\text{ V}$ $T_{amb} = 150^\circ\text{C}$			10 10	nA $\mu\text{A}$
$I_{EBO}$	Emitter Cutoff Current ( $I_C = 0$ )	$V_{EB} = 3\text{ V}$			10	nA
$V_{(BR)\ CB0}$	Collector-base Breakdown Voltage ( $I_E = 0$ )	$I_C = 10\ \mu\text{A}$	60			V
$V_{(BR)\ CEO}^*$	Collector-emitter Breakdown Voltage ( $I_B = 0$ )	$I_C = 10\text{ mA}$	30			V
$V_{(BR)\ EBO}$	Emitter-base Breakdown Voltage ( $I_C = 0$ )	$I_E = 10\ \mu\text{A}$	5			V
$V_{CE(sat)}^*$	Collector-emitter Saturation Voltage	$I_C = 150\text{ mA}$ $I_B = 15\text{ mA}$			0.4	V
		$I_C = 500\text{ mA}$ $I_B = 50\text{ mA}$			1.6	V
$V_{BE(sat)}^*$	Base-emitter Saturation Voltage	$I_C = 150\text{ mA}$ $I_B = 15\text{ mA}$			1.3	V
		$I_C = 500\text{ mA}$ $I_B = 50\text{ mA}$			2.6	V
$h_{FE}^*$	DC Current Gain	for <b>2N2218</b> and <b>2N2221</b> $I_C = 0.1\text{ mA}$ $V_{CE} = 10\text{ V}$	20			
		$I_C = 1\text{ mA}$ $V_{CE} = 10\text{ V}$	25			
		$I_C = 10\text{ mA}$ $V_{CE} = 10\text{ V}$	35			120
		$I_C = 150\text{ mA}$ $V_{CE} = 10\text{ V}$	40			
		$I_C = 500\text{ mA}$ $V_{CE} = 10\text{ V}$	20			
		$I_C = 150\text{ mA}$ $V_{CE} = 1\text{ V}$	20			
		for <b>2N2219</b> and <b>2N2222</b> $I_C = 0.1\text{ mA}$ $V_{CE} = 10\text{ V}$	35			
		$I_C = 1\text{ mA}$ $V_{CE} = 10\text{ V}$	50			300
		$I_C = 10\text{ mA}$ $V_{CE} = 10\text{ V}$	75			
		$I_C = 150\text{ mA}$ $V_{CE} = 10\text{ V}$	100			
$I_C = 500\text{ mA}$ $V_{CE} = 10\text{ V}$	30					
$I_C = 150\text{ mA}$ $V_{CE} = 1\text{ V}$	50					
$f_T$	Transition Frequency	$I_C = 20\text{ mA}$ $f = 100\text{ MHz}$ $V_{CE} = 20\text{ V}$	250			MHz
$C_{CB0}$	Collector-base Capacitance	$I_E = 0$ $f = 100\text{ kHz}$ $V_{CB} = 10\text{ V}$			8	pF
$R_e(h_{ie})$	Real Part of Input Impedance	$I_C = 20\text{ mA}$ $f = 300\text{ MHz}$ $V_{CE} = 20\text{ V}$			60	$\Omega$

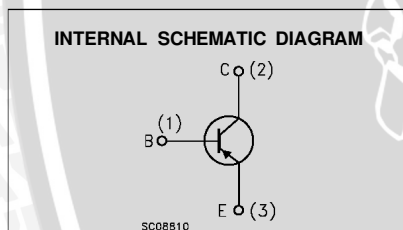
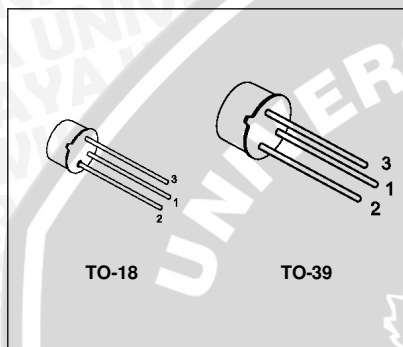
\* Pulsed : pulse duration = 300  $\mu\text{s}$ , duty cycle = 1 %.



**GENERAL PURPOSE AMPLIFIERS AND SWITCHES**
**DESCRIPTION**

The 2N2905 and 2N2907 are silicon planar epitaxial PNP transistors in Jedec TO-39 (for 2N2905) and in Jedec TO-18 (for 2N2907) metal case. They are designed for high speed saturated switching and general purpose application.

2N2905 approved to CECC 50002-102,  
 2N2907 approved to CECC 50002-103  
 available on request.


**ABSOLUTE MAXIMUM RATINGS**

Symbol	Parameter	Value	Unit
$V_{CBO}$	Collector-Base Voltage ( $I_E = 0$ )	-60	V
$V_{CEO}$	Collector-Emitter Voltage ( $I_B = 0$ )	-40	V
$V_{EBO}$	Emitter-Base Voltage ( $I_C = 0$ )	-5	V
$I_C$	Collector Current	-0.6	A
$P_{tot}$	Total Dissipation at $T_{amb} \leq 25^\circ C$ for <b>2N2905</b> for <b>2N2907</b> at $T_{case} \leq 25^\circ C$ for <b>2N2905</b> for <b>2N2907</b>	0.6	W
		0.4	W
		3	W
		1.8	W
$T_{stg}$	Storage Temperature	-65 to 200	$^\circ C$
$T_J$	Max. Operating Junction Temperature	200	$^\circ C$

**2N2905/2N2907**
**THERMAL DATA**

			TO-39	TO-18	
$R_{thj-case}$	Thermal Resistance Junction-Case	Max	58.3	97.3	$^\circ C/W$
$R_{thj-amb}$	Thermal Resistance Junction-Ambient	Max	292	437.5	$^\circ C/W$

**ELECTRICAL CHARACTERISTICS** ( $T_{case} = 25^\circ C$  unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$I_{CBO}$	Collector Cut-off Current ( $I_E = 0$ )	$V_{CB} = -50 V$			-20	nA
		$V_{CB} = -50 V$ $T_{case} = 150^\circ C$			-20	$\mu A$
$I_{CEX}$	Collector Cut-off Current ( $V_{BE} = -0.5V$ )	$V_{CE} = -30 V$			-50	nA
$I_{BEX}$	Base Cut-off Current ( $V_{BE} = -0.5V$ )	$V_{CE} = -30 V$			-50	nA
$V_{(BR)CBO}^*$	Collector-Base Breakdown Voltage ( $I_E = 0$ )	$I_C = -10 \mu A$	-60			V
$V_{(BR)CEO}^*$	Collector-Emitter Breakdown Voltage ( $I_B = 0$ )	$I_C = -10 mA$	-40			V
$V_{(BR)EBO}^*$	Emitter-Base Breakdown Voltage ( $I_C = 0$ )	$I_E = -10 \mu A$	-5			V
$V_{CE(sat)}^*$	Collector-Emitter Saturation Voltage	$I_C = -150 mA$ $I_B = -15 mA$			-0.4	V
		$I_C = -500 mA$ $I_B = -50 mA$			-1.6	V
$V_{BE(sat)}^*$	Base-Emitter Saturation Voltage	$I_C = -150 mA$ $I_B = -15 mA$			-1.3	V
		$I_C = -500 mA$ $I_B = -50 mA$			-2.6	V
$h_{FE}^*$	DC Current Gain	$I_C = -0.1 mA$ $V_{CE} = -10 V$	35			
		$I_C = -1 mA$ $V_{CE} = -10 V$	50			
		$I_C = -10 mA$ $V_{CE} = -10 V$	75			
		$I_C = -150 mA$ $V_{CE} = -10 V$	100		300	
		$I_C = -500 mA$ $V_{CE} = -10 V$	30			
$f_T$	Transition Frequency	$V_{CE} = -20 V$ $f = 100 MHz$ $I_C = -50 mA$	200			MHz
$C_{EBO}$	Emitter Base Capacitance	$I_C = 0$ $V_{EB} = -2 V$ $f = 1MHz$			30	pF
$C_{CBO}$	Collector Base Capacitance	$I_E = 0$ $V_{CB} = -10 V$ $f = 1MHz$			8	pF
$t_d$	Delay Time	$V_{CC} = -30 V$ $I_C = -150 mA$ $I_{B1} = -15 mA$			10	ns
$t_r$	Rise Time	$V_{CC} = -30 V$ $I_C = -150 mA$ $I_{B1} = -15 mA$			40	ns
$t_s$	Storage Time	$V_{CC} = -6 V$ $I_C = -150 mA$ $I_{B1} = -I_{B2} = -15 mA$			80	ns
$t_f$	Fall Time	$V_{CC} = -6 V$ $I_C = -150 mA$ $I_{B1} = -I_{B2} = -15 mA$			30	ns

\* Pulsed: Pulse duration = 300  $\mu s$ , duty cycle  $\leq 1\%$

## N-channel enhancement mode TrenchMOS™ transistor

IRFZ44N

### GENERAL DESCRIPTION

N-channel enhancement mode standard level field-effect power transistor in a plastic envelope using 'trench' technology. The device features very low on-state resistance and has integral zener diodes giving ESD protection up to 2kV. It is intended for use in switched mode power supplies and general purpose switching applications.

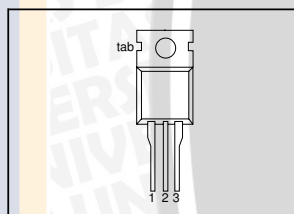
### QUICK REFERENCE DATA

SYMBOL	PARAMETER	MAX.	UNIT
$V_{DS}$	Drain-source voltage	55	V
$I_D$	Drain current (DC)	49	A
$P_{tot}$	Total power dissipation	110	W
$T_j$	Junction temperature	175	°C
$R_{DS(ON)}$	Drain-source on-state resistance $V_{GS} = 10$ V	22	mΩ

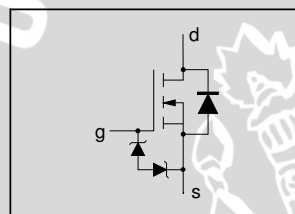
### PINNING - TO220AB

PIN	DESCRIPTION
1	gate
2	drain
3	source
tab	drain

### PIN CONFIGURATION



### SYMBOL



### LIMITING VALUES

Limiting values in accordance with the Absolute Maximum System (IEC 134)

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
$V_{DS}$	Drain-source voltage	-	-	55	V
$V_{DGR}$	Drain-gate voltage	$R_{GS} = 20$ kΩ	-	55	V
$\pm V_{GS}$	Gate-source voltage	-	-	20	V
$I_D$	Drain current (DC)	$T_{mb} = 25$ °C	-	49	A
$I_{DM}$	Drain current (pulse peak value)	$T_{mb} = 100$ °C	-	35	A
$P_{tot}$	Total power dissipation	$T_{mb} = 25$ °C	-	160	W
$T_{stg}, T_j$	Storage & operating temperature	$T_{mb} = 25$ °C	-55	175	°C

### ESD LIMITING VALUE

SYMBOL	PARAMETER	CONDITIONS	MIN.	MAX.	UNIT
$V_c$	Electrostatic discharge capacitor voltage, all pins	Human body model (100 pF, 1.5 kΩ)	-	2	kV

### THERMAL RESISTANCES

SYMBOL	PARAMETER	CONDITIONS	TYP.	MAX.	UNIT
$R_{th(j-mb)}$	Thermal resistance junction to mounting base	-	-	1.4	K/W
$R_{th(j-a)}$	Thermal resistance junction to ambient	in free air	60	-	K/W

## N-channel enhancement mode TrenchMOS™ transistor

IRFZ44N

### STATIC CHARACTERISTICS

$T_j = 25$  °C unless otherwise specified

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$V_{(BR)DSS}$	Drain-source breakdown voltage	$V_{GS} = 0$ V; $I_D = 0.25$ mA;	55	-	-	V
$V_{GS(TO)}$	Gate threshold voltage	$V_{DS} = V_{GS}$ ; $I_D = 1$ mA	2.0	3.0	4.0	V
$I_{DSS}$	Zero gate voltage drain current	$V_{DS} = 55$ V; $V_{GS} = 0$ V;	-	0.05	10	μA
$I_{GSS}$	Gate source leakage current	$V_{GS} = \pm 10$ V; $V_{DS} = 0$ V	-	0.04	1	μA
$\pm V_{(BR)GSS}$	Gate source breakdown voltage	$I_G = \pm 1$ mA;	16	-	-	V
$R_{DS(ON)}$	Drain-source on-state resistance	$V_{GS} = 10$ V; $I_D = 25$ A	-	15	22	mΩ
		$T_j = 175$ °C	-	-	42	mΩ

### DYNAMIC CHARACTERISTICS

$T_{mb} = 25$  °C unless otherwise specified

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$g_{fs}$	Forward transconductance	$V_{DS} = 25$ V; $I_D = 25$ A	6	-	-	S
$C_{iss}$	Input capacitance	$V_{GS} = 0$ V; $V_{DS} = 25$ V; $f = 1$ MHz	-	1350	1800	pF
$C_{oss}$	Output capacitance		-	330	400	pF
$C_{rss}$	Feedback capacitance		-	155	215	pF
$Q_g$	Total gate charge	$V_{DD} = 44$ V; $I_D = 50$ A; $V_{GS} = 10$ V	-	-	62	nC
$Q_{gs}$	Gate-source charge		-	-	15	nC
$Q_{gd}$	Gate-drain (miller) charge		-	-	26	nC
$t_{don}$	Turn-on delay time	$V_{DD} = 30$ V; $I_D = 25$ A;	-	18	26	ns
$t_r$	Turn-on rise time	$V_{GS} = 10$ V; $R_G = 10$ Ω	-	50	75	ns
$t_{doff}$	Turn-off delay time	Resistive load	-	40	50	ns
$t_f$	Turn-off fall time		-	30	40	ns
$L_d$	Internal drain inductance	Measured from contact screw on tab to centre of die	-	3.5	-	nH
$L_{d1}$	Internal drain inductance	Measured from drain lead 6 mm from package to centre of die	-	4.5	-	nH
$L_s$	Internal source inductance	Measured from source lead 6 mm from package to source bond pad	-	7.5	-	nH

### REVERSE DIODE LIMITING VALUES AND CHARACTERISTICS

$T_j = 25$  °C unless otherwise specified

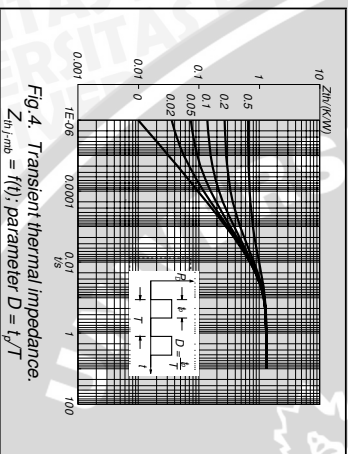
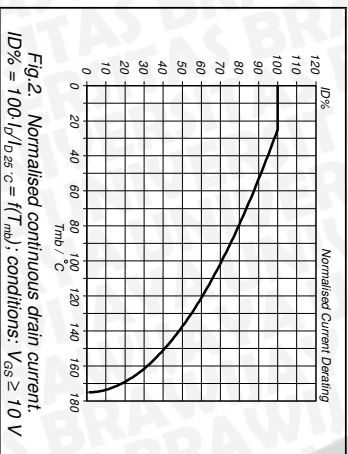
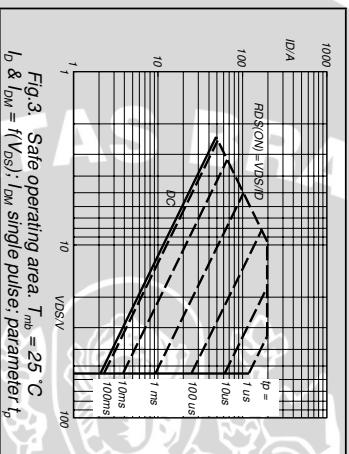
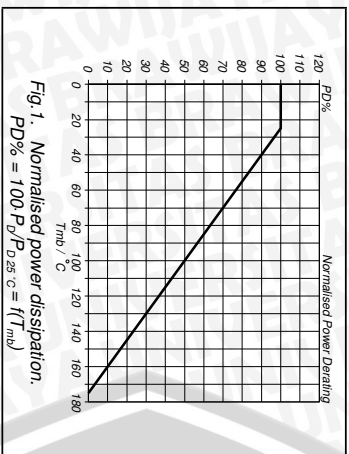
SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$I_{DR}$	Continuous reverse drain current		-	-	49	A
$I_{DRM}$	Pulsed reverse drain current		-	-	160	A
$V_{SD}$	Diode forward voltage	$I_F = 25$ A; $V_{GS} = 0$ V	-	0.95	1.2	V
		$I_F = 40$ A; $V_{GS} = 0$ V	-	1.0	-	
$t_{rr}$	Reverse recovery time	$I_F = 40$ A; $-di_F/dt = 100$ A/μs;	-	47	-	ns
$Q_{rr}$	Reverse recovery charge	$V_{GS} = -10$ V; $V_R = 30$ V	-	0.15	-	μC

N-channel enhancement mode  
TrenchMOS™ transistor

IRFZ44N

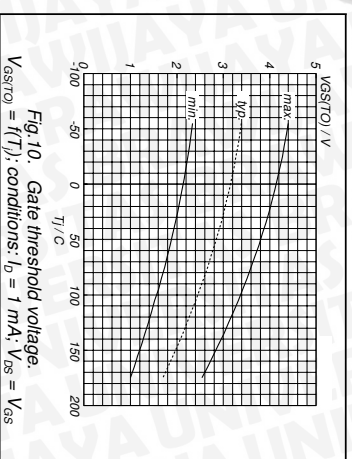
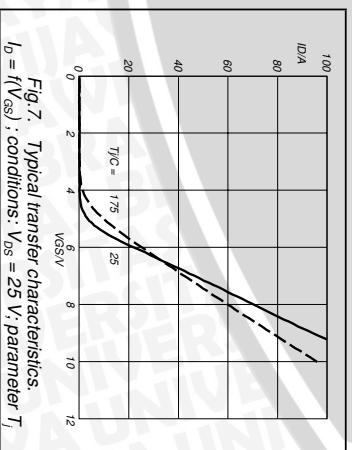
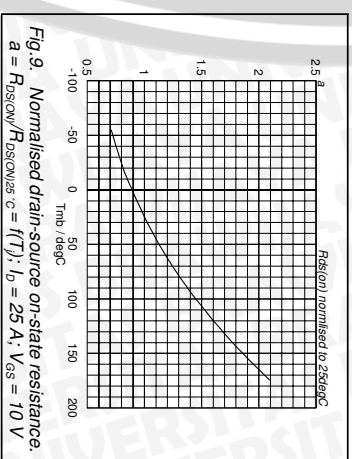
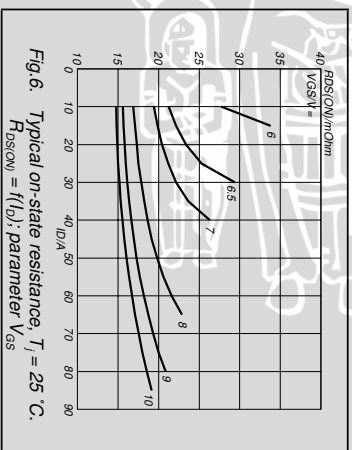
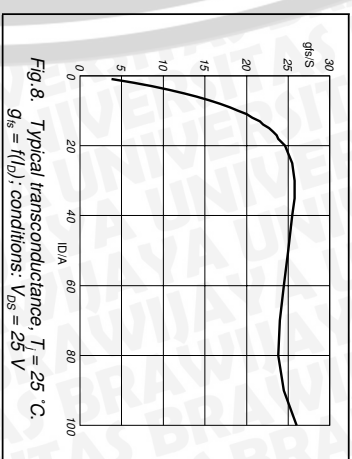
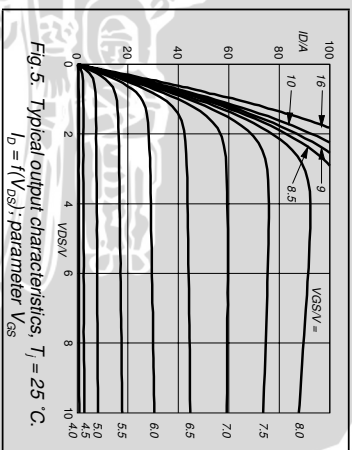
AVAILANCHE LIMITING VALUE

SYMBOL	PARAMETER	CONDITIONS	MIN.	TYP.	MAX.	UNIT
$W_{DSS}$	Drain-source non-repetitive unclamped inductive turn-off energy	$I_D = 45\text{ A}$ ; $V_{DD} \leq 25\text{ V}$ ; $V_{GS} = 10\text{ V}$ ; $R_{GS} = 50\ \Omega$ ; $T_{mb} = 25\text{ }^\circ\text{C}$			110	mJ



N-channel enhancement mode  
TrenchMOS™ transistor

IRFZ44N





## SN5407, SN5417, SN7407, SN7417 HEX BUFFERS/DRIVERS WITH OPEN-COLLECTOR HIGH-VOLTAGE OUTPUTS

SDLS032E – DECEMBER 1983 – REVISED DECEMBER 2002

- Convert TTL Voltage Levels to MOS Levels
- High Sink-Current Capability
- Input Clamping Diodes Simplify System Design
- Open-Collector Driver for Indicator Lamps and Relays
- Inputs Fully Compatible With Most TTL Circuits

### description/ordering information

These TTL hex buffers/drivers feature high-voltage open-collector outputs for interfacing with high-level circuits (such as MOS) or for driving high-current loads (such as lamps or relays), and also are characterized for use as buffers for driving TTL inputs. The SN5407 and SN7407 have minimum breakdown voltages of 30 V, and the SN5417 and SN7417 have minimum breakdown voltages of 15 V. The maximum sink current is 30 mA for the SN5407 and SN5417 and 40 mA for the SN7407 and SN7417.

These devices perform the Boolean function  $Y = A$  in positive logic.

These circuits are completely compatible with most TTL families. Inputs are diode clamped to minimize transmission-line effects, which simplifies design. Typical power dissipation is 145 mW, and average propagation delay time is 14 ns.

### ORDERING INFORMATION

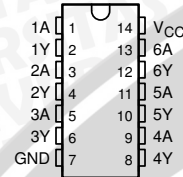
T <sub>A</sub>	PACKAGE†	ORDERABLE PART NUMBER	TOP-SIDE MARKING	
0°C to 70°C	SOIC – D	Tube	SN7407D	
		Tape and reel	SN7407DR	
		Tube	SN7417D	
		Tape and reel	SN7417DR	
	PDIP – N	Tube	SN7407N	SN7407N
		Tape and reel	SN7417N	SN7417N
–55°C to 125°C	CDIP – J	Tube	SNJ5407J	SNJ5407J
		Tube	SNJ5417J	SNJ5417J
	CFP – W	Tube	SNJ5407W	SNJ5407W
		Tube	SNJ5417W	SNJ5417W

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at [www.ti.com/sc/package](http://www.ti.com/sc/package).

### logic diagram, each buffer/driver (positive logic)



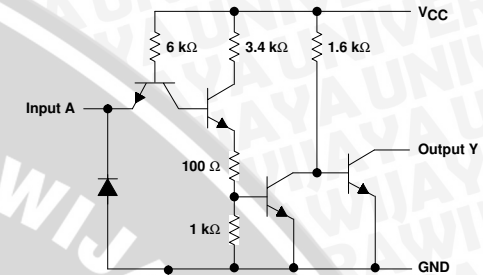
SN5407, SN5417 . . . J OR W PACKAGE  
SN7407, SN7417 . . . D, N, OR NS PACKAGE  
(TOP VIEW)



## SN5407, SN5417, SN7407, SN7417 HEX BUFFERS/DRIVERS WITH OPEN-COLLECTOR HIGH-VOLTAGE OUTPUTS

SDLS032E – DECEMBER 1983 – REVISED DECEMBER 2002

### schematic



Resistor values shown are nominal.

### absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Supply voltage range, V <sub>CC</sub>	0.5 V to 7 V
Input voltage range, V <sub>I</sub> (see Note 1)	0.5 V to 5.5 V
Output voltage, V <sub>O</sub> (see Notes 1 and 2): SN5407, SN7407	30 V
SN5417, SN7417	15 V
Package thermal impedance, θ <sub>JA</sub> (see Note 3): D package	86°C/W
N package	80°C/W
NS package	76°C/W
Storage temperature range, T <sub>stg</sub>	–65°C to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES:
1. All voltage values are with respect to GND.
  2. This is the maximum voltage that should be applied to any output when it is in the off state.
  3. The package thermal impedance is calculated in accordance with JESD 51-7.

### recommended operating conditions (see Note 4)

		MIN	NOM	MAX	UNIT	
V <sub>CC</sub>	Supply voltage	SN5407, SN5417	4.5	5	5.5	V
		SN7407, SN7417	4.75	5	5.25	
V <sub>IH</sub>	High-level input voltage	2			V	
V <sub>IL</sub>	Low-level input voltage	0.8			V	
V <sub>OH</sub>	High-level output voltage	SN5407, SN7407	30		V	
		SN5417, SN7417	15			
I <sub>OL</sub>	Low-level output current	SN5407, SN5417	30		mA	
		SN7407, SN7417	40			
T <sub>A</sub>	Operating free-air temperature	SN5407, SN5417	–55	125	°C	
		SN7407, SN7417	0	70		

NOTE 4: All unused inputs of the device must be held at V<sub>CC</sub> or GND to ensure proper device operation. Refer to the TI application report, *Implications of Slow or Floating CMOS Inputs*, literature number SCBA004.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS  
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2002, Texas Instruments Incorporated  
On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

1

**TEXAS  
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

2

SN5407, SN5417, SN7407, SN7417  
 HEX BUFFERS/DRIVERS  
 WITH OPEN-COLLECTOR HIGH-VOLTAGE OUTPUTS

SDLS032E – DECEMBER 1983 – REVISED DECEMBER 2002

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITION†		MIN	TYP‡	MAX	UNIT	
$V_{IK}$	$V_{CC} = \text{MIN.}$	$I_I = -12 \text{ mA}$			-1.5	V	
$I_{OH}$	$V_{CC} = \text{MIN.}$	$V_{IH} = 2 \text{ V}$	$V_{OH} = 30 \text{ V}$ (SN5407, SN7407) $V_{OH} = 15 \text{ V}$ (SN5417, SN7417)		0.25	mA	
$V_{OL}$	$V_{CC} = \text{MIN.}$	$V_{IL} = 0.8 \text{ V}$	$I_{OL} = 16 \text{ mA}$		0.4	V	
			$I_{OL} = 30 \text{ mA}$ (SN5407, SN5417)		0.7		
			$I_{OL} = 40 \text{ mA}$ (SN7407, SN7417)		0.7		
$I_I$	$V_{CC} = \text{MAX.}$	$V_I = 5.5 \text{ V}$			.1	mA	
$I_{IH}$	$V_{CC} = \text{MAX.}$	$V_{IH} = 2.4 \text{ V}$			40	$\mu\text{A}$	
$I_{IL}$	$V_{CC} = \text{MAX.}$	$V_{IL} = 0.4 \text{ V}$			-1.6	mA	
$I_{CCH}$	$V_{CC} = \text{MAX.}$				29	41	mA
$I_{CCL}$	$V_{CC} = \text{MAX.}$				21	30	mA

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $T_A = 25^\circ\text{C}$ .

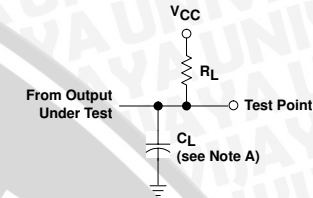
switching characteristics,  $V_{CC} = 5 \text{ V}$ ,  $T_A = 25^\circ\text{C}$  (see Figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	MIN	TYP	MAX	UNIT
$t_{PLH}$	A	Y	$R_L = 110 \Omega$ , $C_L = 15 \text{ pF}$		6	10	ns
$t_{PHL}$					20	30	
$t_{PLH}$	A	Y	$R_L = 150 \Omega$ , $C_L = 50 \text{ pF}$			15	ns
$t_{PHL}$						26	

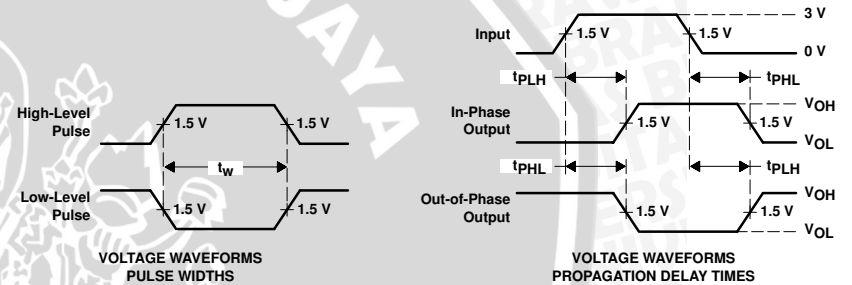
SN5407, SN5417, SN7407, SN7417  
 HEX BUFFERS/DRIVERS  
 WITH OPEN-COLLECTOR HIGH-VOLTAGE OUTPUTS

SDLS032E – DECEMBER 1983 – REVISED DECEMBER 2002

PARAMETER MEASUREMENT INFORMATION



LOAD CIRCUIT



- NOTES: A.  $C_L$  includes probe and jig capacitance.  
 B. In the examples above, the phase relationships between inputs and outputs have been chosen arbitrarily.  
 C. All input pulses are supplied by generators having the following characteristics: PRR  $\leq 1 \text{ MHz}$ ,  $Z_O = 50 \Omega$ ,  $t_r \leq 7 \text{ ns}$ ,  $t_f \leq 7 \text{ ns}$ .  
 D. The outputs are measured one at a time, with one input transition per measurement.

Figure 1. Load Circuit and Voltage Waveforms

### Ultra Fast Recovery Rectifier Diodes

... Designed for use in switching power supplies, inverters and as free wheeling diodes. These state-of-the-art devices have the following features:

- \* High Surge Capacity
- \* Low Power Loss, High efficiency
- \* Glass Passivated chip junctions
- \* 150 °C Operating Junction Temperature
- \* Low Stored Charge Majority Carrier Conduction
- \* Low Forward Voltage, High Current Capability
- \* High-Switching Speed 50 Nanosecond Recovery Time
- \* Plastic Material used Carries Underwriters Laboratory Flammability Classification 94V-0

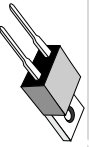
### MAXIMUM RATINGS

Characteristic	Symbol	U10A				Unit
		30	40	50	60	
Peak Repetitive Reverse Voltage	$V_{RRM}$	300	400	500	600	V
Working Peak Reverse Voltage	$V_{RSM}$					V
DC Blocking Voltage	$V_R$	210	280	350	420	V
RMS Reverse Voltage	$V_{R(RMS)}$					V
Average Rectifier Forward Current	$I_{FAV}$	10				A
Non-Repetitive Peak Surge Current (Surge applied at rate load conditions halfwave single phase, 60Hz)	$I_{FSM}$	175				A
Operating and Storage Junction Temperature Range	$T_J, T_{stg}$	-65 to + 150				°C

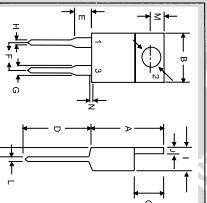
### ELECTRICAL CHARACTERISTICS

Characteristic	Symbol	U10A				Unit
		30	40	50	60	
Maximum Instantaneous Forward Voltage ( $I_F=10$ Amp, $T_C=25$ °C)	$V_F$	1.30	1.15	1.50	1.36	V
Maximum Instantaneous Forward Voltage ( $I_F=10$ Amp, $T_C=100$ °C)						V
Maximum Instantaneous Reverse Current (Rated DC Voltage, $T_C=100$ °C)	$I_R$	10				µA
Reverse Recovery Time ( $I_F=0.5$ A, $I_R=1.0$ A, $I_{tr}=0.25$ A)	$T_{rr}$	50				ns
Typical Junction Capacitance (Reverse Voltage of 4 volts & $f=1$ MHz)	$C_j$	70				pF

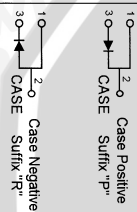
ULTRA FAST RECTIFIERS  
10 AMPERES  
300 -- 600 VOLTS



TO-220A



DIM	MILLIMETERS	
	MIN	MAX
A	14.68	15.32
B	9.78	10.42
C	6.01	6.52
D	13.06	14.62
E	3.57	4.07
F	4.83	5.33
G	1.72	1.36
H	0.72	0.96
I	4.22	4.98
J	1.14	1.36
K	2.20	2.97
L	0.33	0.55
M	2.48	2.98
N	...	1.00
O	3.70	3.90



### U10A30 Thru U10A60

FIG-1 TYPICAL FORWARD CHARACTERISTICS

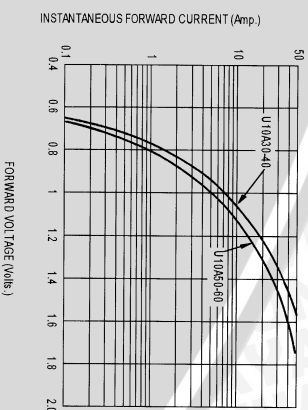


FIG-2 TYPICAL REVERSE CHARACTERISTICS

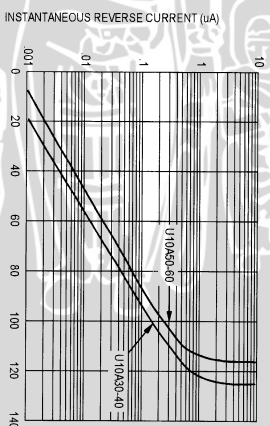


FIG-3 FORWARD CURRENT DERATING CURVE

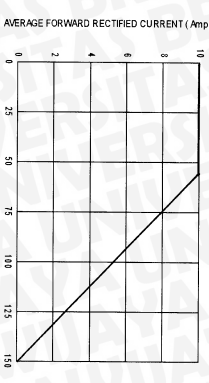


FIG-4 TYPICAL JUNCTION CAPACITANCE

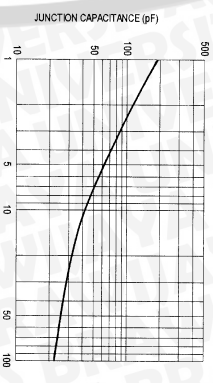


FIG-5 PEAK FORWARD SURGE CURRENT

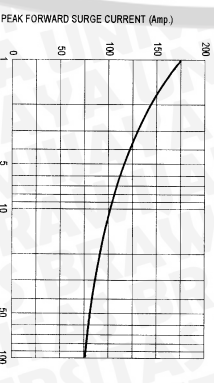
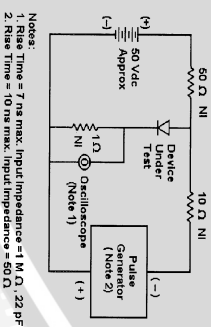
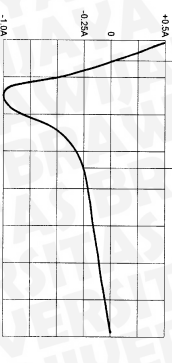


Fig-6 Reverse Recovery Time Characteristic and Test Circuit Diagram



Notes:  
1. Rise Time = 7 ns max. Input Impedance = 1 M Ω, 22 pF  
2. Rise Time = 10 ns max. Input Impedance = 50 Ω





# Mmyuayuni=bwn

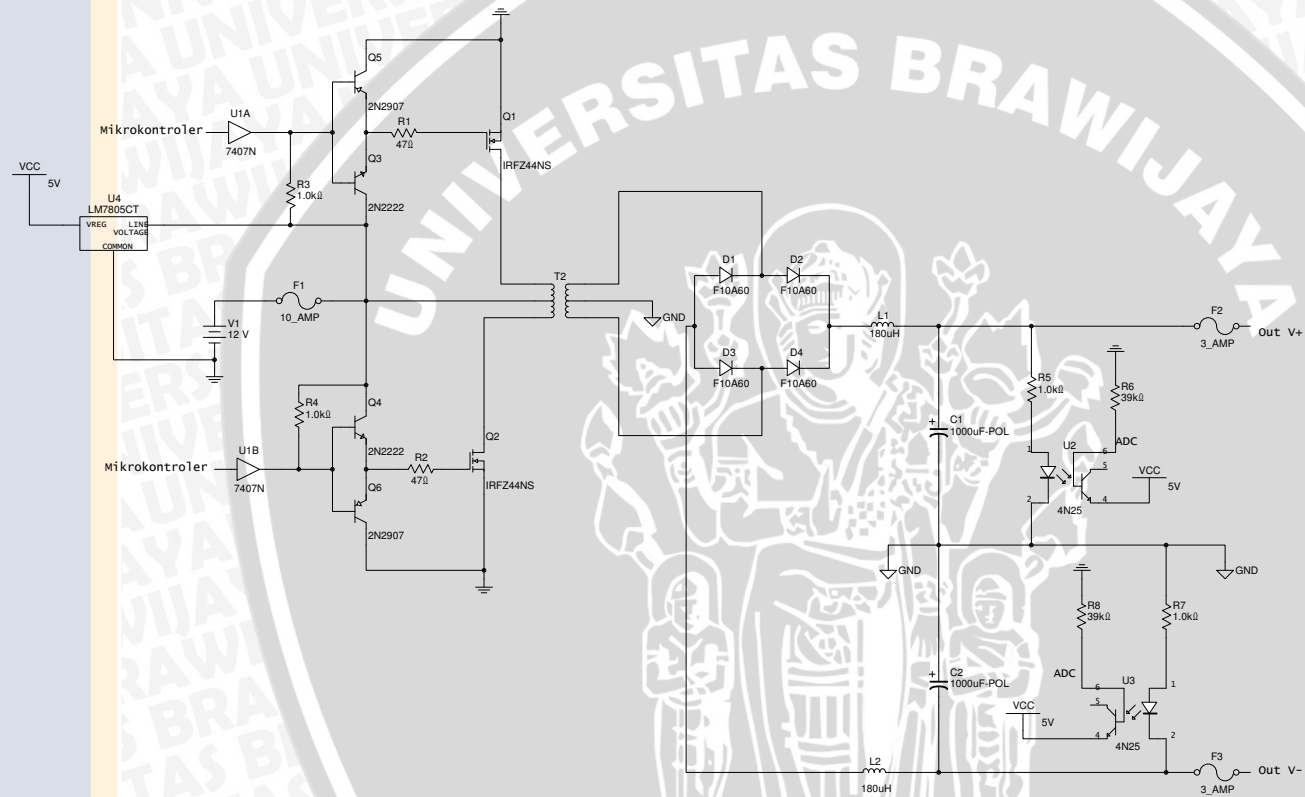
Mamayu Hayuning Bawana





# ꦩꦩꦪꦸꦲꦲꦸꦤꦶꦁꦧꦮꦤ

Mamayu Hayuning Bawana





D

C

B

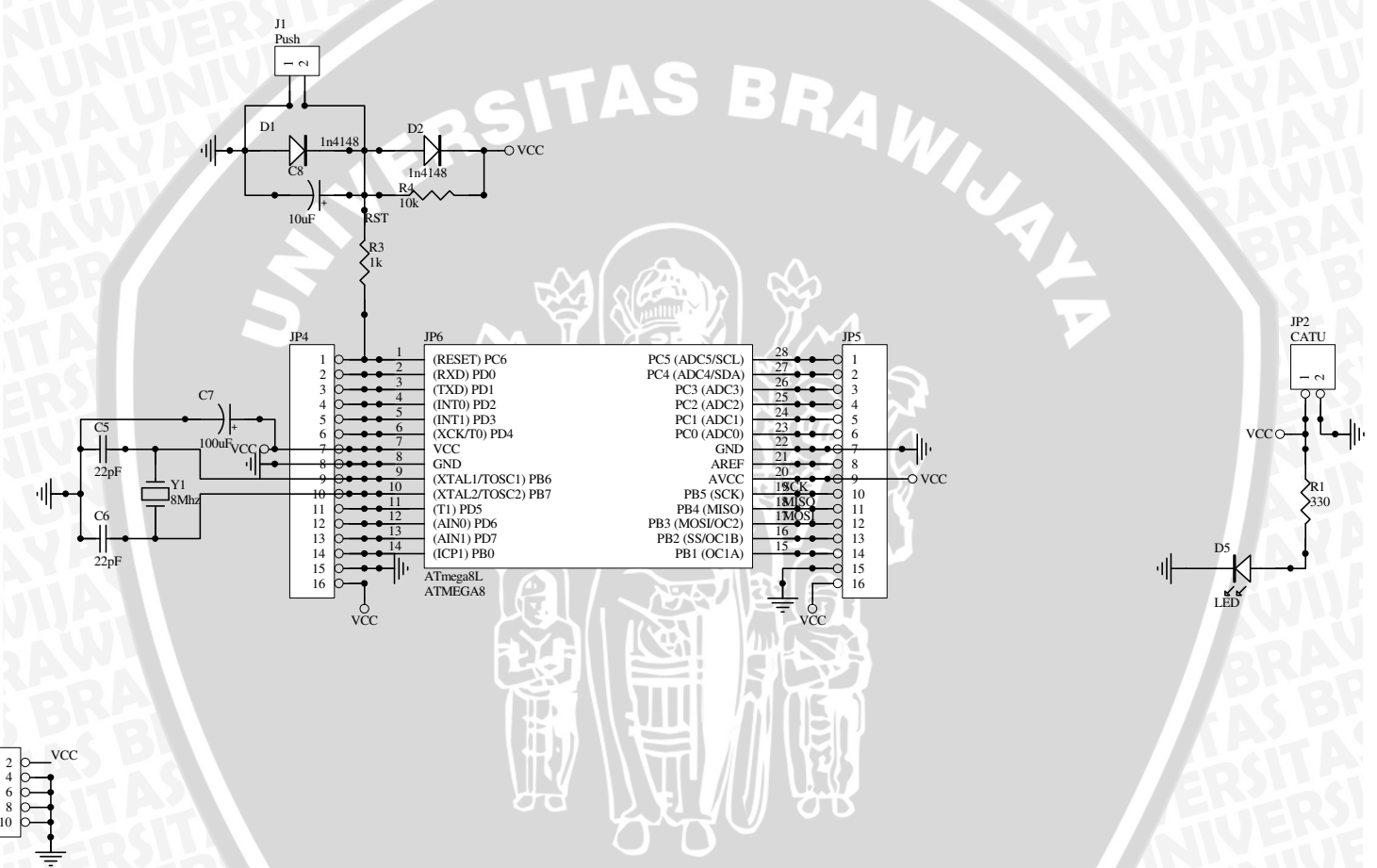
A

D

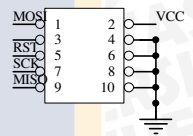
C

B

A



HEADER 5X2 JP3



Title		
Size	Number	Revision
A4		
Date:	7-Jan-2007	Sheet of
File:	D:\skripsi\unk driver ub\unk driver ub.ddb	Drawn By: