

RANCANG BANGUN RANGKAIAN *TWO-PHASE INTERLEAVED BOOST CONVERTER* BERBASIS SEL PENGALI TEGANGAN *DIODE-CAPACITOR* MENGGUNAKAN TEKNIK PENSAKELARAN *PULSE WIDTH MODULATION (PWM)*

SKRIPSI

TEKNIK ELEKTRO KONSENTRASI TEKNIK ENERGI ELEKTRIK

Ditujukan untuk memenuhi persyaratan
memperoleh gelar Sarjana Teknik



MUHAMMAD ALAUDIN TRI KURNIA
NIM. 155060307111032

UNIVERSITAS BRAWIJAYA
FAKULTAS TEKNIK
MALANG

2022





LEMBAR PENGESAHAN

RANCANG BANGUN RANGKAIAN *TWO-PHASE INTERLEAVED BOOST CONVERTER* BERBASIS SEL PENGALI TEGANGAN *DIODE-CAPACITOR* MENGGUNAKAN TEKNIK PENSAKELARAN *PULSE WIDTH MODULATION (PWM)*

SKRIPSI

TEKNIK ELEKTRO KONSENTRASI TEKNIK ENERGI ELEKTRIK

Ditujukan untuk memenuhi persyaratan
memperoleh gelar Sarjana Teknik



MUHAMMAD ALAUDIN TRI KURNIA
NIM. 155060307111032

Skripsi ini telah direvisi dan disetujui oleh dosen pembimbing
pada tanggal 10 januari 2022

Dosen Pembimbing I



Ir. Unggul Wibawa, M.Sc., IPM.
NIP. 19630106 198802 1 001

Dosen Pembimbing II



Lunde Ardhenta, S.T., M.Sc.
NIP. 19880301 201903 1 008

Mengetahui
Ketua Departemen Teknik Elektro

Muhammad Aziz Muslim, S.T., M.T., Ph.D.
NIP. 19741203 200012 1 001



JUDUL SKRIPSI:

RANCANG BANGUN RANGKAIAN TWO-PHASE INTERLEAVED BOOST
COVERTER BERBASIS SEL PENGALI TEGANGAN DIODE-CAPACITOR
MENGUNAKAN TEKNIK PENSAKELARAN PULSE WIDTH MODULATION
(PWM)

Nama Mahasiswa : Muhammad Alaudin Tri Kurnia

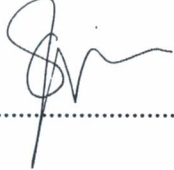
NIM : 155060307111032

Program Studi : Teknik Elektro

Konsentrasi : Teknik Energi Elektrik

KOMISI PEMBIMBING:

Ketua : Ir. Unggul Wibawa, M.Sc., IPM.


.....

Anggota : Lunde Ardhenta, S.T., M.Sc.



.....

TIM DOSEN PENGUJI:

Dosen Penguji I : Dr. Rini Nur Hasanah, ST., M.Sc.,IPM


disetujui tanggal 10 Januari 2022

Dosen Penguji II : Dr. Tri Nurwati, ST., MT


disetujui tanggal 10 Januari 2022

Tanggal Ujian : 10 Januari 2022

SK Penguji : Nomor 51 Tahun 2022





*Teriring Ucapan Terima Kasih kepada:
Ayahanda dan Ibunda tercinta*

PERNYATAAN ORISINALITAS SKRIPSI

Saya menyatakan dengan sebenar-benarnya bahwa sepanjang pengetahuan saya dan berdasarkan hasil penelusuran berbagai karya ilmiah, gagasan dan masalah ilmiah yang diteliti dan diulas di dalam Naskah Skripsi ini adalah asli dari pemikiran saya. Tidak terdapat karya ilmiah yang pernah diajukan oleh orang lain untuk memperoleh gelar akademik di suatu Perguruan Tinggi, dan tidak terdapat karya atau pendapat yang pernah ditulis atau diterbitkan oleh orang lain, kecuali yang secara tertulis dikutip dalam naskah ini dan disebutkan dalam sumber kutipan dan daftar pustaka.

Apabila ternyata di dalam naskah Skripsi ini dapat dibuktikan terdapat unsur-unsur jiplakan, saya bersedia Skripsi dibatalkan, serta diproses sesuai dengan peraturan perundang-undangan yang berlaku (UU No. 20 Tahun 2003, pasal 25 ayat 2 dan pasal 70).

Malang, 10 Januari 2022

Mahasiswa



Muhammad Alaudin Tri Kurnia

NIM. 155060307111032



RINGKASAN

Muhammad Alaudin Tri Kurnia, Jurusan Teknik Elektro, Fakultas Teknik Universitas Brawijaya, Januari 2022, *Rancang Bangun Rangkaian Two-Phase Interleaved Boost Converter Berbasis Sel Pengali Tegangan Diode-Capacitor Menggunakan Teknik Pensakelaran Pulse Width Modulation (PWM)*, Dosen Pembimbing: Unggul Wibawa dan Lunde Ardhenta.

Konverter DC adalah suatu rangkaian yang mengubah tegangan DC dengan nilai tertentu menjadi tegangan DC variabel dengan nilai yang berbeda. Konverter DC yang dapat menaikkan tegangan disebut sebagai konverter *boost*. Salah satu jenis konverter *boost* yang ada yaitu *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor*. Kelebihan dari konverter *boost* ini adalah mempunyai *gain* tegangan tinggi, ripple tegangan kecil dengan struktur sederhana yang menggunakan jumlah komponen relatif sedikit. Konverter ini menggunakan dua buah sel pengali tegangan diode-kapasitor.

Kerja konverter diatur oleh sinyal kendali. Sinyal kendali ini dibangkitkan dengan menggunakan rangkaian osilator kristal supaya diperoleh frekuensi yang stabil. Sinyal keluaran osilator kristal selanjutnya diolah sedemikian rupa agar sesuai dengan yang diperlukan oleh rangkaian konverter. Pengolah sinyal terdiri atas pembagi frekuensi, pengatur *duty ratio*, penggeser fasa, dan *driver*. Konverter ini mampu menghasilkan *gain* tegangan yang lebih tinggi bila dibandingkan dengan yang dihasilkan oleh konverter *boost* konvensional pada *duty ratio* yang tidak terlalu besar.

Tegangan keluaran hasil pengujian pada *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor* lebih tinggi dibanding konverter *boost* konvensional pada *duty ratio* diatas 50% hingga 80%. Penggunaan *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor* disarankan untuk *duty ratio* di bawah 80% karena pada *duty ratio* di bawah 80% penguatan tegangan konverter tersebut masih lebih tinggi dari konverter *boost* konvensional. Sebaliknya untuk *duty ratio* di atas 80% penggunaan konverter *boost* konvensional lebih disarankan.

Kata kunci: *boost converter*, *gain* tegangan tinggi, sel pengali tegangan *diode-capacitor*, *two-phase interleaved boost converter*.



SUMMARY

Muhammad Alaudin Tri Kurnia, *Department of Electrical Engineering, Faculty of Engineering, University of Brawijaya, January 2022, Design of Two-Phase Interleaved Boost Converter Circuit Based on Diode-Capacitor Voltage Multiplier Using Pulse Width Modulation (PWM) Switching Technique, Academic Supervisor: Unggul Wibawa and Lunde Ardhenta.*

DC converter is a circuit that converts a DC voltage of a certain value into a variable DC voltage of a different value. A DC converter that can increase the voltage is called a boost converter. One type of boost converter that exists is a two-phase interleaved boost converter based on a diode-capacitor voltage multiplier cell. The advantage of this boost converter is that it has high voltage gain, small voltage ripple with a simple structure that uses relatively few components. This converter uses two diode-capacitor voltage multiplier cells.

The converter work is regulated by a control signal. This control signal is generated by using a crystal oscillator circuit in order to obtain a stable frequency. The crystal oscillator output signal is then processed in such a way as to match that required by the converter circuit. Signal processing consists of frequency divider, duty ratio regulator, phase shifter, and amplifier. This converter is able to produce a higher voltage gain when compared to that produced by a conventional boost converter at a duty ratio that is not too large.

The output voltage of the test results on a two-phase interleaved boost converter based on a diode-capacitor voltage multiplier cell is higher compared to conventional boost converter at a duty ratio above 50% to 80%. The use of a two-phase interleaved boost converter based on a diode-capacitor voltage multiplier is recommended for a duty ratio below 80% because at a duty ratio below 80% the converter voltage gain is still higher than a conventional boost converter. On the other hand, for duty ratios above 80%, the use of a conventional boost converter is recommended.

Keywords: boost converter, diode-capacitor voltage multiplier cell, high voltage gain, two-phase interleaved boost converter.







DAFTAR ISI

	Halaman
RINGKASAN	ix
SUMMARY	iii
PENGANTAR	v
DAFTAR ISI	vii
DAFTAR TABEL	ix
DAFTAR GAMBAR	xi
DAFTAR LAMPIRAN	xiii
BAB I PENDAHULUAN	1
1.1 Latar Belakang.....	1
1.2 Rumusan Masalah.....	2
1.3 Batasan Masalah.....	2
1.4 Tujuan.....	3
1.5 Manfaat.....	3
BAB II TINJAUAN PUSTAKA	5
2.1 Pencacah DC (<i>DC Chopper</i>).....	5
2.2 Konverter DC.....	7
2.2.1 Konverter <i>Boost</i> Konvensional.....	7
2.2.2 <i>Two-phase Interleaved Boost Converter</i> Berbasis Sel Pengali Tegangan <i>Diode-Capacitor</i>	9
2.3 Rangkaian Osilator Kristal.....	15
2.4 Rangkaian Pembagi Frekuensi.....	16
2.5 Rangkaian Pengatur <i>Duty ratio</i>	17
2.6 Rangkaian Penggeser Fasa.....	18
2.7 Rangkaian <i>Driver</i> Sakelar Elektronik.....	19
BAB III METODE PENELITIAN	21
3.1 Perancangan Sistem.....	21
3.2 Perancangan Alat.....	22
3.2.1 Perancangan Rangkaian Konverter <i>Boost</i> Konvensional.....	22
3.2.2 Perancangan Rangkaian Pembangkit Sinyal Kendali.....	24
3.2.3 Perancangan Rangkaian <i>Driver</i>	28



3.2.4 Rangkaian <i>Two-Phase Interleaved Boost Converter</i> Berbasis Sel Pengali Tegangan <i>Diode-Capacitor</i>	31
3.2.5 Perancangan Sakelar Elektronik MOSFET.....	34
3.2 Rencana Pengujian dan Analisis Alat.....	34
3.2.1 Rencana Pengujian Rangkaian Pembangkit Sinyal Kendali.....	34
3.2.2 Rencana Pengujian Rangkaian <i>Driver</i>	35
3.2.3 Rencana Pengujian Keseluruhan Sistem.....	35
3.3 Pengambilan Kesimpulan dan Saran.....	35
BAB IV HASIL DAN PEMBAHASAN	37
4.1 Pengujian Rangkaian Pembangkit Sinyal Kendali.....	37
4.1.1 Pengujian Rangkaian Osilator Kristal.....	37
4.1.2 Pengujian Rangkaian Pembagi Frekuensi.....	38
4.1.3 Pengujian Rangkaian Pengatur <i>Duty Ratio</i>	39
4.1.4 Pengujian Rangkaian Penggeser Fasa.....	40
4.2 Pengujian Tegangan Keluaran Rangkaian <i>Driver</i>	41
4.3 Pengujian Keseluruhan Alat.....	43
4.3.1 Pengujian Tegangan Keluaran Konverter <i>Boost</i> Konvensional.....	43
4.3.2 Pengujian Tegangan Keluaran <i>Two-phase Interleaved Boost Converter</i> Berbasis Sel Pengali Tegangan <i>Diode-Capacitor</i>	45
4.3.3 Perbandingan Tegangan Keluaran.....	49
BAB V PENUTUP	53
5.1 Kesimpulan.....	53
5.2 Saran.....	54
DAFTAR PUSTAKA	55
LAMPIRAN	57

DAFTAR TABEL

No.	Judul	Halaman
Tabel 4. 1	Hasil pengujian tegangan keluaran konverter <i>boost</i> konvensional	43
Tabel 4. 2	Hasil pengujian tegangan keluaran <i>two-phase interleaved boost coverter</i> berbasis sel pengali tegangan <i>diode-capacitor</i>	46
Tabel 4. 3	Perbandingan hasil pengujian tegangan keluaran konverter <i>boost</i> konvensional dengan <i>two-phase interleaved boost coverter</i> berbasis sel pengali tegangan <i>diode-capacitor</i>	49





UNIVERSITAS BRAWIJAYA



DAFTAR GAMBAR

No.	Judul	Halaman
Gambar 2. 1	Pencacah DC: (a) diagram rangkaian, (b) tegangan keluaran (Hart, 2011)	6
Gambar 2. 2	Rangkaian konverter <i>boost</i> konvensional (Kazimierczuk, 2008).....	7
Gambar 2. 3	Bentuk gelombang ideal tegangan dan arus PWM <i>boost converter</i> (Kazimierczuk, 2008).....	8
Gambar 2. 4	Diagram rangkaian sel pengali tegangan <i>diode-capacitor</i> (Baddipadiga, 2016).....	10
Gambar 2. 5	Rangkaian <i>two-phase interleaved boost converter</i> berbasis sel pengali tegangan <i>diode-capacitor</i> (Baddipadiga, 2016).....	10
Gambar 2. 6	Sinyal kendali sakelar S ₁ dan S ₂ dari tahap <i>two-phase interleaved boost</i> (Baddipadiga, 2016).....	11
Gambar 2. 7	Rangkaian ekuivalen konverter saat Mode 1.....	12
Gambar 2. 8	Rangkaian ekuivalen konverter saat Mode II.....	12
Gambar 2. 9	Rangkaian ekuivalen konverter saat Mode III.....	13
Gambar 2. 10	Rangkaian <i>two-phase interleaved boost converter</i> berbasis sel pengali tegangan <i>diode-capacitor</i> dengan sumber masukan tunggal (Baddipadiga, 2016).....	14
Gambar 2. 11	Rangkaian osilator kristal dengan menggunakan gerbang NAND.....	16
Gambar 2. 12	<i>Pinout</i> dari <i>counter</i> CD4040.....	16
Gambar 2. 13	Tahapan pembagian frekuensi pada CD4040.....	17
Gambar 2. 14	Rangkaian pengatur duty ratio.....	17
Gambar 2. 15	<i>Pinout</i> IC register geser CD4094.....	18
Gambar 2. 16	Rangkaian <i>driver</i> untuk sakelar elektronik.....	19
Gambar 2. 17	MOSFET STW45NM60 (a) bentuk fisik dan (b) simbol.....	20
Gambar 3. 1	Diagram blok rangkaian <i>two-phase interleaved boost converter</i> berbasis sel pengali tegangan <i>diode-capacitor</i>	21
Gambar 3. 2	Skema eagle perancangan rangkaian konverter <i>boost</i> konvensional.....	22
Gambar 3. 3	Skema eagle perancangan rangkaian pembangkit sinyal kendali.....	24
Gambar 3. 4	PCB perancangan rangkaian pembangkit sinyal kendali.....	25
Gambar 3. 5	Rangkaian osilator menggunakan kristal 3,579545 MHz dan gerbang NAND CD4011.....	25
Gambar 3. 6	Rangkaian pembagi 64 menggunakan IC <i>counter</i> CD4040.....	26



Gambar 3. 7	Rangkaian pembagi frekuensi 8 dan 64 yang menghasilkan frekuensi 447,4kHz dan 55,9kHz.....	27
Gambar 3. 8	Rangkaian pengatur <i>duty ratio</i> menggunakan IC gerbang NAND CD4011.....	27
Gambar 3. 9	Rangkaian penggeser fasa menggunakan IC register geser CD4094....	28
Gambar 3. 10	Rangkaian <i>driver</i> untuk sakelar elektronik MOSFET.....	29
Gambar 3. 11	Skema eagle perancangan rangkaian <i>driver</i>	29
Gambar 3. 12	PCB perancangan rangkaian <i>driver</i>	30
Gambar 3. 13	Skema eagle perancangan rangkaian <i>two-phase interleaved boost coverter</i> berbasis sel pengali tegangan <i>diode-capacitor</i>	32
Gambar 3. 14	PCB perancangan rangkaian <i>two-phase interleaved boost coverter</i> berbasis sel pengali tegangan <i>diode-capacitor</i>	33
Gambar 4. 1	Diagram blok pengujian rangkaian osilator kristal dan rangkaian pembagi frekuensi.....	37
Gambar 4. 2	Hasil pengamatan osiloskop pin 10 (kuning) dan pin 2 (hijau) CD4040	38
Gambar 4. 3	Diagram blok pengujian rangkaian pengatur <i>duty ratio</i>	39
Gambar 4. 4	Hasil pengamatan osiloskop pin 1 (kuning) dan pin 11 (hijau) CD4011	40
Gambar 4. 5	Diagram blok pengujian rangkaian penggeser fasa.....	40
Gambar 4. 6	Hasil pengamatan osiloskop pin 2 (kuning) dan pin 14 (hijau) CD4094	41
Gambar 4. 7	Diagram blok pengujian rangkaian <i>driver</i>	42
Gambar 4. 8	Hasil pengamatan osiloskop tegangan masukan pin gate MOSFET 1 (kuning) dan tegangan masukan pin gate MOSFET 2 (hijau).....	42
Gambar 4. 9	Grafik pengujian tegangan keluaran konverter <i>boost</i> konvensional.....	44
Gambar 4. 10	Hasil pengamatan osiloskop tegangan keluaran sisi keluaran konverter (kuning) dan tegangan masukan pin <i>gate</i> MOSFET 1 (hijau).....	45
Gambar 4. 11	Grafik pengujian tegangan keluaran <i>two-phase interleaved boost coverter</i> berbasis sel pengali tegangan <i>diode-capacitor</i>	48
Gambar 4. 12	Grafik perbandingan hasil pengujian tegangan keluaran konverter <i>boost</i> konvensional dengan <i>two-phase interleaved boost coverter</i> berbasis sel pengali tegangan <i>diode-capacitor</i>	50



DAFTAR LAMPIRAN

No.	Judul	Halaman
Lampiran 1.1	Dokumentasi Alat	57
Lampiran 2.1	Datasheet	60





UNIVERSITAS BRAWIJAYA



BAB I PENDAHULUAN

1.1 Latar Belakang

Konverter DC (*direct current*) sering kali ditemukan di berbagai bidang mulai dari peralatan industri hingga komponen *hardware* komputer. Perangkat tersebut berperan penting dalam berbagai *unit* yang memerlukan pengkondisian daya. Konverter *boost* digunakan untuk menaikkan tegangan keluaran DC agar sesuai dengan tegangan yang dibutuhkan beban (Ali dkk., 2021).

Konverter *boost* telah banyak digunakan dalam sistem daya listrik sumber energi terbarukan (Diaz, 2015). Mengintegrasikan sumber energi terbarukan ke dalam jaringan listrik AC (*alternating current*) saat ini telah terbukti tidak mudah karena sifatnya yang berfluktuasi. Solusi yang menjanjikan adalah penggunaan sistem distribusi DC (Ahmadi, 2014). Salah satu aplikasi dari sistem distribusi DC adalah sistem distribusi DC 400V. Sistem ini menawarkan efisiensi yang lebih besar, keandalan yang lebih tinggi dengan kualitas daya yang ditingkatkan, dan biaya yang lebih rendah dibandingkan dengan sistem distribusi AC (Yu, 2014). Sistem distribusi DC 400V menawarkan operasi untuk fasilitas komersial dan residensial, dengan efisiensi masing-masing 15-22% dan 10-11% lebih tinggi dibanding sistem distribusi AC konvensional (Anand, 2010).

Sebagian besar integrasi pada sistem distribusi DC menggunakan level tegangan yang biasa digunakan pada pusat data, yaitu 380 - 400 VDC, namun hal ini nampaknya tidak benar-benar diperlukan (Diaz, 2015). Suatu analisis pengaruh level tegangan terhadap efisiensi telah dilakukan (Li, 2012). Studi menunjukkan bahwa, menggunakan 380 VDC sebagai level tegangan untuk memasok energi ke beban daya tinggi (peralatan dapur dan *air conditioner*) hanya membawa peningkatan efisiensi 0,3%, jika dibandingkan dengan 120 VDC. Disamping itu, tegangan 120VDC masih termasuk tegangan yang relatif rendah, sehingga kerusakan akibat sengatan listrik lebih ringan. Dengan pertimbangan penggunaan daya yang rendah, keamanan yang tinggi, dan efisiensi, untuk aplikasi perumahan, sistem 48-120 VDC merupakan sistem yang paling optimal untuk mendistribusikan energi (Anand, 2010).



Konverter DC dengan *gain* atau penguatan tegangan tinggi, diperlukan untuk mengintegrasikan sumber energi terbarukan tegangan rendah ke bus 48-120VDC. Salah satu jenis konverter DC *gain* tegangan tinggi adalah *two-phase interleaved boost coverter* (Baddipadiga, 2016). Konverter jenis ini menawarkan *gain* tegangan tinggi, arus input kontinu dengan riak yang lebih kecil, dan memiliki struktur sederhana dengan jumlah komponen yang relatif sedikit.

Secara teori, penguatan atau *gain* tegangan konverter *interleaved* besarnya 3 kali lebih besar dibanding konverter konvensional pada *duty ratio* yang sama. *Duty ratio* yang diperlukan konverter *interleaved* lebih kecil dibanding konvensional untuk memperoleh *gain* yang sama. *Duty ratio* yang kecil menghasilkan arus rata-rata yang lebih kecil pada *switch* dan induktor. Arus rata-rata yang lebih kecil akan memperkecil rugi-rugi pada *switch* dan induktor. Berdasarkan pertimbangan tersebut maka dipilihlah konverter *interleaved*.

Dalam penelitian ini dirancang suatu konverter *gain* tegangan tinggi dengan menggunakan rangkaian *two-phase interleaved boost coverter* yang digabungkan dengan rangkaian pengganda tegangan *diode-capacitor*. Dengan penggabungan ini diharapkan akan diperoleh suatu konverter DC dengan *gain* tegangan tinggi. Selanjutnya akan dilakukan perbandingan antara karakteristik konverter ini dan konverter konvensional.

1.2 Rumusan Masalah

Dari uraian latar belakang maka dapat dirumuskan permasalahan sebagai berikut:

1. Bagaimana perancangan rangkaian pembangkit sinyal kendali.
2. Bagaimana perancangan *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor*.
3. Bagaimana hubungan tegangan *output* hasil pengujian dan perhitungan teoritis dengan *duty ratio* pada masing-masing konverter.
4. Bagaimana perbandingan penguatan tegangan antara *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor* dan konverter *boost* konvensional.

1.3 Batasan Masalah

Demi terfokusnya objek penelitian, maka dilakukan pembatasan masalah. Adapun batasan masalah pada skripsi ini antara lain:

1. Beban konverter berupa resistansi yang nilainya tetap yaitu 800 Ω .
2. Konverter disuplai dengan *accu* atau akumulator 12V.

3. Tidak membahas mengenai proses pembangkitan energi terbarukan.
4. Tidak membahas mengenai efisiensi.
5. Tidak membahas mengenai sistem distribusi daya listrik.

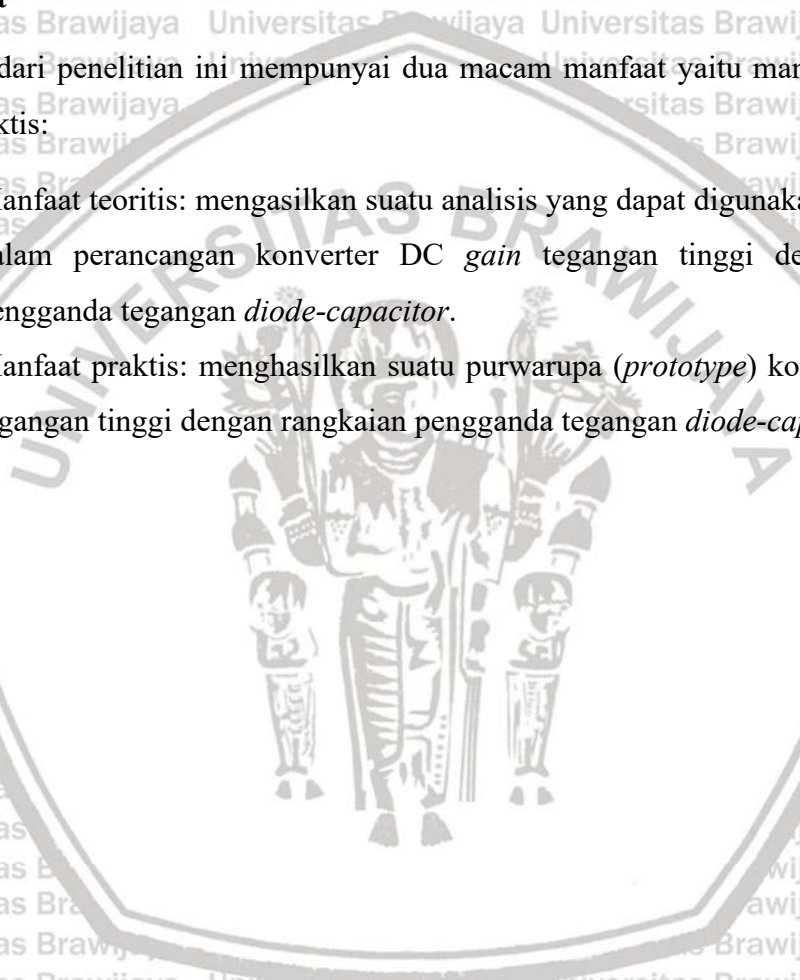
1.4 Tujuan

Tujuan dari penelitian ini adalah mewujudkan suatu konverter DC *gain* tegangan tinggi menggunakan rangkaian *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor*.

1.5 Manfaat

Hasil dari penelitian ini mempunyai dua macam manfaat yaitu manfaat teoritis dan manfaat praktis:

1. Manfaat teoritis: mengasihkan suatu analisis yang dapat digunakan sebagai acuan dalam perancangan konverter DC *gain* tegangan tinggi dengan rangkaian pengganda tegangan *diode-capacitor*.
2. Manfaat praktis: menghasilkan suatu purwarupa (*prototype*) konverter DC *gain* tegangan tinggi dengan rangkaian pengganda tegangan *diode-capacitor*.



UNIVERSITAS BRAWIJAYA



BAB II

TINJAUAN PUSTAKA

Penerapan perangkat semikonduktor di bidang tenaga listrik telah meningkat dengan pesat seiring berjalannya waktu. Perangkat daya semikonduktor merupakan jantung dari elektronika daya modern, dan digunakan secara luas dalam konverter daya berupa sakelar ON/OFF, dan membantu mengkonversi daya dari satu bentuk ke bentuk lainnya. Ada empat fungsi konversi dasar yang biasa diterapkan yaitu konversi DC ke AC, konversi DC ke DC, konversi AC ke DC, dan konversi AC ke AC. Dalam bab ini akan dibahas hanya mengenai konversi DC ke DC, yang disebut konverter DC.

2.1 Pencacah DC (DC Chopper)

Daya masukan dari pencacah DC berasal dari sumber daya DC yang biasanya memiliki tegangan masukan yang tetap. Nilai tegangan keluaran DC yang ingin dicapai diperoleh dengan cara mengatur durasi waktu penghubungan antara sisi keluaran dan sisi masukan. Komponen yang digunakan untuk menjalankan fungsi penghubung yaitu berupa sakelar elektronik (*solid state electronic switch*) seperti misalnya Thyristor, MOSFET, IGBT, GTO. Rangkaian pencacah DC diperlihatkan pada Gambar 2.1(a) dan tegangan keluarannya pada Gambar 2.1(b) (Hart, 2011).

Fungsi transistor adalah sebagai sakelar elektronik yang dapat dibuka (OFF) dan ditutup (ON). Dengan asumsi bahwa sakelar tersebut ideal, jika sakelar ditutup maka tegangan keluaran akan sama dengan tegangan masukan, sedangkan jika sakelar dibuka maka tegangan keluaran akan sama dengan nol. Dengan demikian tegangan keluaran yang dihasilkan akan berbentuk pulsa seperti dalam Gambar 2.1(b). Nilai rerata tegangan keluaran dinyatakan oleh (Hart, 2011):

$$V_{out} = \frac{1}{T} \int_0^{DT} v_o(t) dt = \frac{1}{T} \int_0^{DT} V_{in} dt = V_{in} D \dots \dots \dots (2-1)$$

dengan:

- V_{out} = tegangan keluaran
- D = duty ratio
- T = periode pensakelaran



$v_o(t)$ = tegangan keluaran sesaat

V_{in} = tegangan masukan.

Dari persamaan ini terlihat bahwa tegangan keluaran DC dapat diatur besarnya dengan mengatur parameter D. Parameter D dikenal sebagai *duty ratio* yaitu rasio antara lamanya waktu sakelar ditutup (t_{on}) dan perioda T dari pulsa tegangan keluaran, atau dari Gambar 2.1 (Hart, 2011):

$$D \equiv \text{duty ratio} = \frac{t_{on}}{t_{on} + t_{off}} = \frac{t_{on}}{T} = t_{on} \times f_{sw} \dots \dots \dots (2-2)$$

dengan:

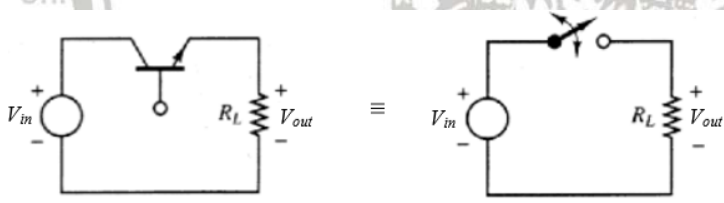
t_{on} = durasi waktu sakelar S dalam keadaan ON

t_{off} = durasi waktu sakelar S dalam keadaan OFF

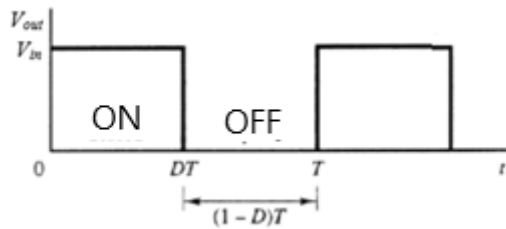
$$T = t_{on} + t_{off}$$

$$f_{sw} = \frac{1}{T} = \text{frekuensi pensakelaran}$$

$$\text{dan } 0 \leq D \leq 1$$



(a)



(b)

Gambar 2. 1 Pencacah DC: (a) diagram rangkaian, (b) tegangan keluaran (Hart, 2011)

Jika selama beroperasi nilai frekuensinya dibuat tetap tetapi nilai *duty ratio* (t_{on}) nya dibuat berubah-ubah maka akan menghasilkan suatu sinyal yang disebut modulasi lebar



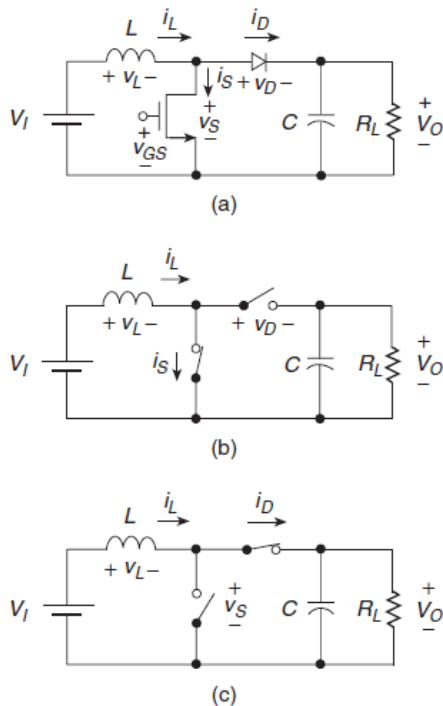
pulsa (*pulse width modulation* - PWM). PWM sering kali digunakan dalam sistem elektronika daya, diantaranya yaitu pada konverter DC. Sub bab berikut akan membahas mengenai konverter yang menggunakan metode PWM ini.

2.2 Konverter DC

Konverter DC adalah suatu rangkaian yang mengubah tegangan DC dengan nilai tertentu menjadi tegangan DC variabel dengan nilai yang berbeda. Secara umum, konverter DC dibedakan menjadi dua jenis yaitu konverter *step-down* dan konverter *step-up*. Masing-masing jenis konverter tersebut mempunyai banyak variasi rangkaian. Dalam sub bab ini hanya akan dibahas konverter yang berkaitan dengan perancangan sistem sesuai dengan judul proposal penelitian skripsi ini, yaitu konverter *boost*.

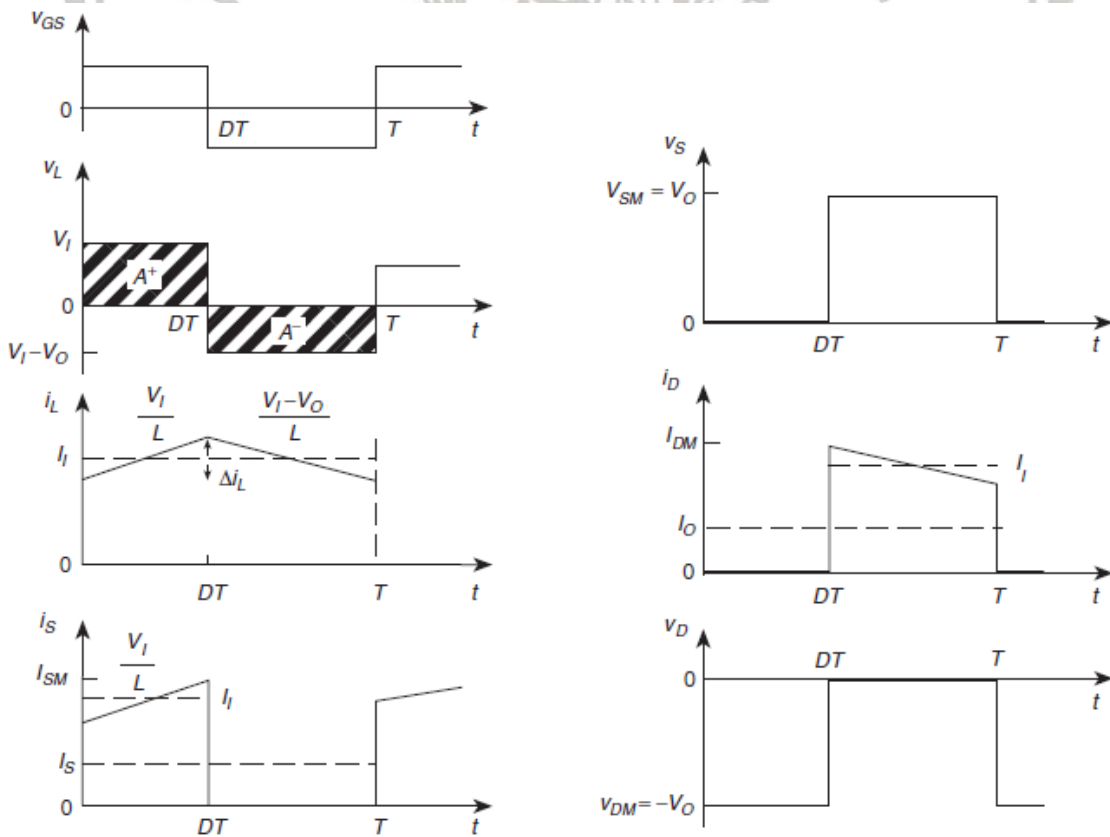
2.2.1 Konverter *Boost* Konvensional

Rangkaian konverter boost ditunjukkan pada Gambar 2.2. Tegangan keluaran V_O selalu lebih tinggi dibanding tegangan masukan V_I untuk operasi kondisi tunak atau *steady state*. Konverter terdiri dari induktor L , MOSFET daya, dioda D_1 , kapasitor filter C , dan resistor beban R_L . Sakelar S dihidupkan dan dimatikan pada frekuensi pensakelaran $f_s = 1/T$ dengan *duty ratio* ON $D = t_{on}/T$, dengan T adalah periode pensakearan dan t_{on} adalah selang waktu saat sakelar S ON.



Gambar 2. 2 Rangkaian konverter boost konvensional (Kazimierczuk, 2008)

Konverter boost dapat beroperasi dalam mode konduksi kontinu (*continuous conduction mode* - CCM) ataupun diskontinu (*discontinuous conduction mode* - DCM), tergantung pada bentuk gelombang arus induktor. Gambar 2.2(b)–(c) menunjukkan rangkaian ekuivalen dari konverter boost untuk CCM ketika sakelar S ON dan dioda OFF, dan ketika sakelar OFF dan dioda ON. Bentuk gelombang ideal dari arus dan tegangan yang menjelaskan prinsip operasi konverter digambarkan dalam Gambar 2.3. Sakelar ON untuk interval waktu $0 < t < DT$. Oleh karena itu, tegangan melintasi dioda adalah $v_D = V_O$, menyebabkan dioda menjadi terbias balik (*reverse biased*). Tegangan melintasi induktor adalah $v_L = V_I$. Akibatnya, arus induktor meningkat secara linier dengan kemiringan V_I/L . Akibatnya, energi magnet juga meningkat. Arus sakelar sama dengan arus induktor. Sakelar dimatikan oleh tegangan gerbang-ke-sumber (V_{GS}) MOSFET pada $t = DT$. Induktor bertindak sebagai sumber arus dan menghidupkan dioda. Tegangan melintasi induktor adalah $v_L = (V_I - V_O) < 0$. Oleh karena itu, arus induktor menurun dengan kemiringan $(V_I - V_O)/L$. Arus dioda sama dengan arus induktor. Selama selang waktu ini, energi ditransfer dari induktor L ke kapasitor filter C dan resistansi beban R_L . Sakelar dihidupkan lagi dan mengakhiri siklus pada waktu $t = T$.



Gambar 2. 3 Bentuk gelombang ideal tegangan dan arus PWM *boost converter* (Kazimierzczuk, 2008)

Tegangan keluaran pada sisi keluaran diberikan oleh Persamaan (2-3)

$$V_0 = \frac{V_1}{1-D} \dots \dots \dots (2-3)$$

dan menghasilkan *gain* tegangan:

$$M_{VDC} = \frac{V_0}{V_1} = \frac{I_1}{I_0} = \frac{1}{1-D} \dots \dots \dots (2-4)$$

Nilai induktansi diberikan oleh :

$$L_{min} = \frac{R_L D(1-D)^2}{2f_2} \dots \dots \dots (2-5)$$

Nilai puncak-ke-puncak dari tegangan riak keluaran V_r biasanya ditentukan. Oleh karena itu, nilai puncak-ke-puncak maksimum dari komponen AC dari tegangan melintasi kapasitansi C adalah:

$$V_{C_{pp}} \approx V_r \dots \dots \dots (2-6)$$

kapasitansi filter minimum:

$$C_{min} = \frac{I_0 D}{f_s V_r} = \frac{D V_0}{f_s R_L V_r} \dots \dots \dots (2-7)$$

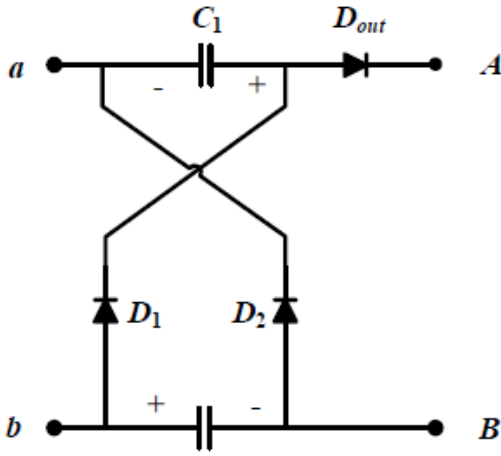
Dari Persamaan (2-3) terlihat bahwa untuk memperoleh fungsi alih tegangan DC M_V DC (dan juga tegangan keluaran) yang besar diperlukan *duty ratio* yang besar. *Duty ratio* yang besar memerlukan arus masukan yang besar, yang meningkatkan kerugian konduksi pada sakelar MOSFET sehingga mengurangi efisiensi. Hal ini merupakan kekurangan dari konverter *boost* konvensional. Kekurangan ini dapat diatasi dengan menggunakan jenis konverter yang mempunyai fungsi alih tegangan DC yang lebih besar. Dalam sub bab berikutnya akan diuraikan satu jenis konverter yang mempunyai fungsi alih tegangan DC yang relatif besar yaitu *two-phase interleaved boost converter* berbasis sel pengali tegangan diode-kapasitor (*diode-capacitor voltage multiplier cells – VM cells*).

2.2.2 Two-phase Interleaved Boost Converter Berbasis Sel Pengali Tegangan Diode-Capacitor

Rangkaian sel pengali tegangan diode-kapasitor diperlihatkan dalam Gambar 2.4. Tegangan V_{ab} mempunyai polaritas bolak-balik. Sumber mengisi kapasitor C_1 dan C_2 pada saat V_{ab} negatif (V_b lebih positif dibanding V_a) sehingga $V_{C1} = V_{C2} = V_{ab}$ dengan polaritas seperti terlihat dalam gambar tersebut. Tegangan sumber, tegangan kapasitor C_1 , dan

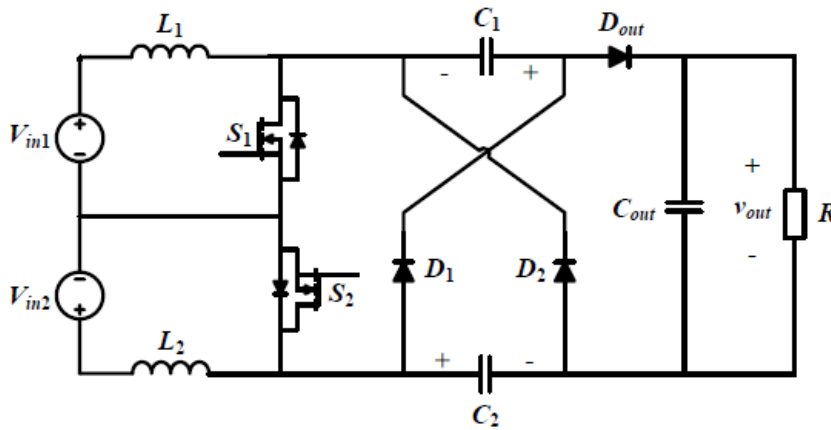


tegangan kapasitor C_2 terhubung secara seri ketika V_{ab} positif, sehingga tegangan $V_{AB} = V_{ab} + V_{C1} + V_{C2} = 3 \times V_{ab}$.



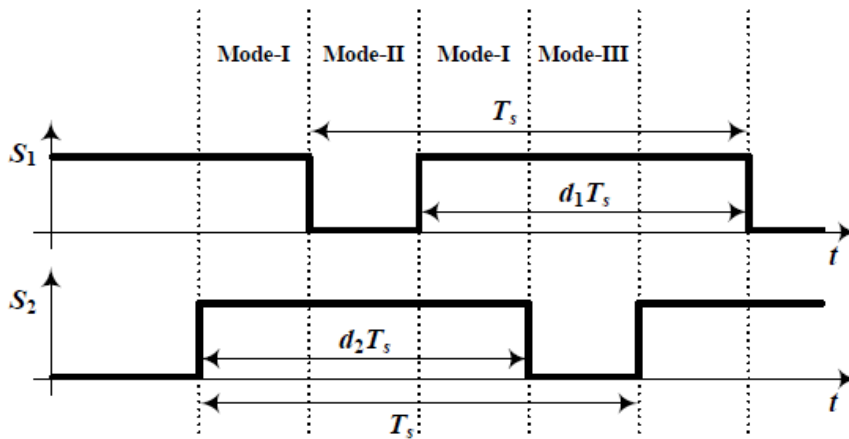
Gambar 2. 4 Diagram rangkaian sel pengali tegangan *diode-capacitor* (Baddipadiga, 2016)

Rangkaian *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor* diperlihatkan dalam Gambar 2.5. Konverter ini terdiri atas dua tahapan, yaitu *two-phase interleaved boost* pada sisi masukan dan sel pengali tegangan *diode-capacitor* pada sisi keluaran.



Gambar 2. 5 Rangkaian *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor* (Baddipadiga, 2016)

Sinyal kendali untuk sakelar S_1 dan S_2 dari tahap *two-phase interleaved boost* diperlihatkan dalam Gambar 2.6.



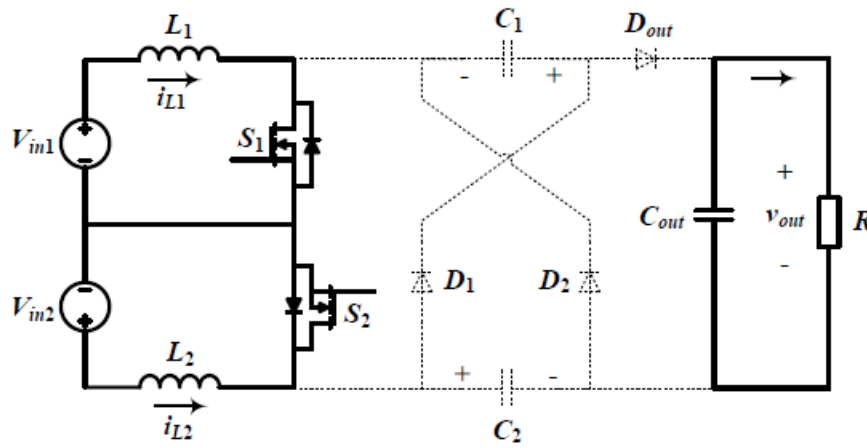
Gambar 2. 6 Sinyal kendali sakelar S_1 dan S_2 dari tahap *two-phase interleaved boost* (Baddipadiga, 2016)

Terlihat dalam Gambar 2.6 bahwa kedua sakelar S_1 dan S_2 mempunyai waktu berada dalam keadaan ON secara bersamaan, dan juga bahwa pada setiap waktu selalu ada salah satu dari sakelar tersebut berada dalam keadaan ON. Kedua hal tersebut dapat dicapai jika kedua sakelar tersebut mempunyai *duty* lebih besar dari 50% dan mempunyai beda fasa sebesar 180° . Dapat dilihat bahwa kedua sakelar tersebut mempunyai tiga mode kerja yang berbeda sebagai berikut.

A. Mode I

Dalam mode ini, sakelar S_1 dan S_2 kedua-duanya dalam keadaan ON. Rangkaian ekuivalen untuk Mode I diperlihatkan dalam Gambar 2.7. Sumber tegangan masukan V_{in1} dan V_{in2} mengalirkan arus ke induktor L_1 dan L_2 . Arus induktor i_{L1} dan i_{L2} keduanya naik secara linier. Kedua dioda D_1 dan D_2 mendapat bias mundur sehingga dalam keadaan OFF. Tegangan kapasitor dari *voltage multiplier cells* sama besar, dan dioda keluaran D_{out} dalam keadaan OFF karena mendapat bias mundur. Dengan demikian kapasitor keluaran menyuplai beban.

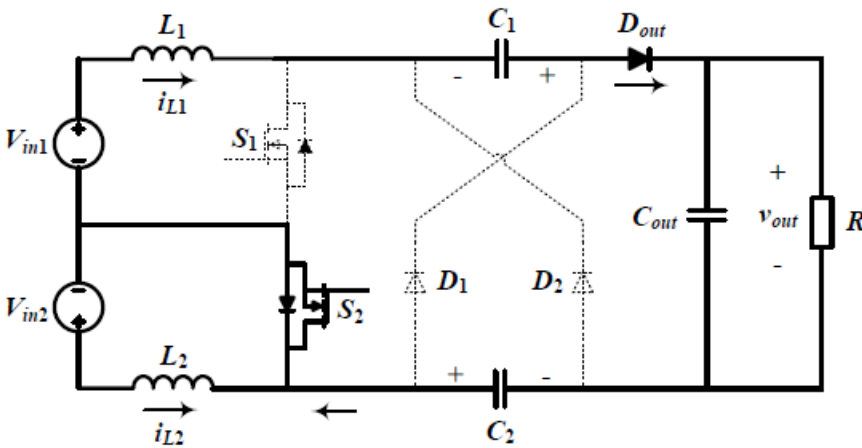




Gambar 2. 7 Rangkaian ekivalen konverter saat Mode 1

B. Mode II

Dalam mode ini, sakelar S_1 OFF dan sakelar S_2 ON sebagaimana diperlihatkan dalam Gambar 2.8. Dioda D_1 dan D_2 OFF karena mendapat bias mundur, dioda D_{out} ON karena mendapat bias maju, oleh karena itu kapasitor C_1 dan C_2 terhubung seri. Arus induktor i_{L1} mengalir melalui kedua kapasitor tersebut yang melepas muatannya untuk mengisi C_{out} dan menyuplai beban.

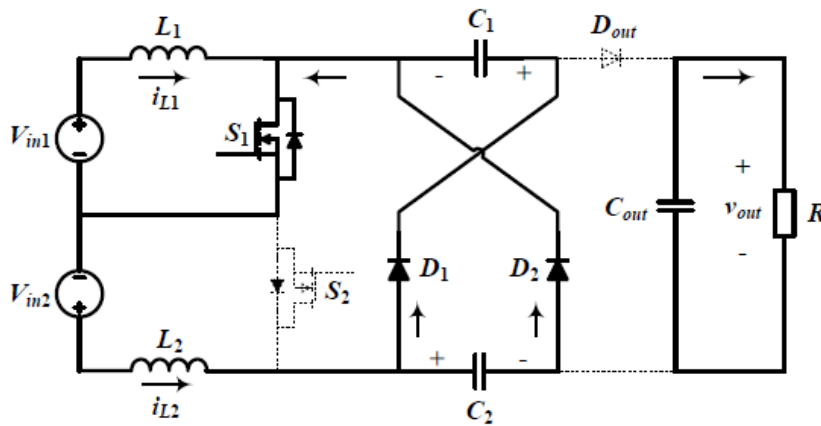


Gambar 2. 8 Rangkaian ekivalen konverter saat Mode II

C. Mode III

Dalam mode ini, sakelar S_1 dalam keadaan ON dan S_2 dalam keadaan OFF, sebagaimana diperlihatkan dalam Gambar 2.9. Sumber tegangan masukan V_{in1} mengisi induktor L_1 . Arus induktor i_{L1} meningkat secara linier. Dioda D_1 dan D_2 keduanya mendapat bias maju sehingga dalam keadaan ON. Kapasitor C_1 dan C_2 terisi tegangan sama besar dan

dioda keluaran D_{out} dalam keadaan OFF karena mendapat bias mundur, sehingga kapasitor keluaran C_{out} menyuplai arus ke beban.



Gambar 2. 9 Rangkaian ekivalen konverter saat Mode III

Dalam konverter tersebut, daya masukan dikirim ke keluaran melalui mekanisme pengisian dan pengosongan muatan kapasitor-kapasitor pada sel pengali tegangan *diode-capacitor*. Konverter yang bekerja dalam mode arus kontinu, nilai *gain* tegangannya dapat diturunkan sebagai berikut. Berdasarkan kesetimbangan tegangan, tegangan keluaran dapat diperoleh sebagai berikut (Baddipadiga, 2016).

$$V_{out} - V_{C1} - V_{C2} = \frac{V_{in1}}{(1-D_1)} \quad (2-8)$$

dengan:

V_{C1}, V_{C2} = berturut tegangan pada kapasitor C_1 dan C_2

V_{in1} = tegangan sumber 1

D_1 = *duty ratio* sakelar S_1

Tegangan pada kapasitor C_1 dan C_2 dapat diperoleh dari persamaan:

$$V_{C1} = V_{C2} = \frac{V_{in2}}{(1-D_2)} \quad (2-9)$$

dengan:

V_{in2} = tegangan sumber 2

D_2 = *duty ratio* sakelar S_2

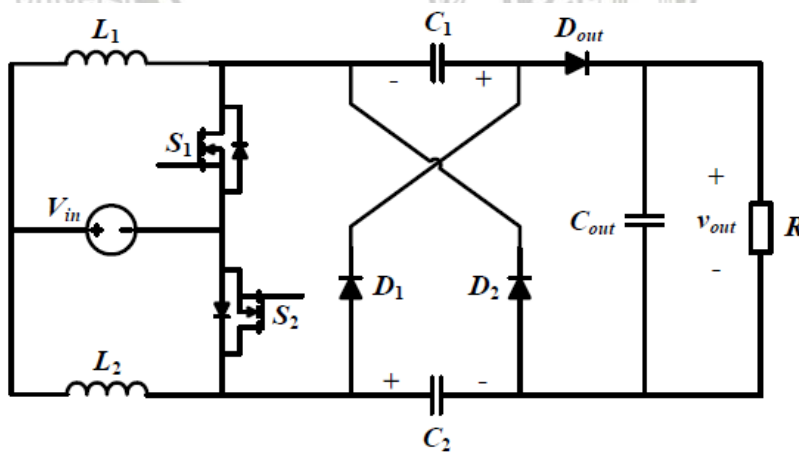
Dalam persamaan di atas, diasumsikan nilai kapasitansi C_1 dan C_2 sama besar. Jika digunakan kapasitor yang nilainya berbeda, maka tegangannya masih sama tetapi akan menghasilkan *ripple* yang berbeda. Oleh karena itu, persamaan tegangan kapasitor adalah sama tidak dipengaruhi oleh nilai kapasitansinya. Perbedaan utama jika menggunakan kapasitor yang berbeda adalah arus lonjakan (*spike*) pada kapasitor yang nilainya kecil. Hal ini karena pada awal Mode III, tegangan pada kapasitor yang kecil lebih rendah dibanding kapasitor yang besar sehingga mengakibatkan *ripple* yang lebih besar. Oleh karena itu, semua arus induktor i_{L2} mengalir melalui kapasitor yang kecil lebih dulu sampai tegangannya sama dengan kapasitor yang besar. Setelah tegangan pada kedua kapasitor tersebut sama, maka arus induktor i_{L2} mengalir melalui kapasitor dalam rasio terbalik terhadap kapasitansinya, yaitu, $i_{C1}/i_{C2} = C_2/C_1$. Dengan menggantikan Persamaan (2-8) ke dalam Persamaan (2-9), maka diperoleh tegangan keluaran:

$$V_{out} = \frac{V_{in1}}{(1-D_1)} + \frac{2 \times V_{in2}}{(1-D_2)} \dots \dots \dots (2-10)$$

Konverter tersebut dapat disuplai baik dengan menggunakan dua sumber masukan maupun dengan hanya menggunakan satu sumber masukan. Konverter dengan satu sumber masukan ditunjukkan dalam Gambar 2.9. Nilai tegangan pada masing-masing kapasitor dapat diperoleh sebagai berikut:

$$V_{C1} = V_{C2} = \frac{V_{in}}{(1-D)} \dots \dots \dots (2-11)$$

$$V_{out} = \frac{3 \cdot V_{in}}{(1-D)} \dots \dots \dots (2-12)$$



Gambar 2. 10 Rangkaian *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor* dengan sumber masukan tunggal (Baddipadiga, 2016).

Persamaan (2-12) dapat juga diselesaikan untuk mencari nilai *Duty ratio* D yang diperlukan untuk menghasilkan suatu nilai tegangan keluaran V_{out} tertentu:

$$D = 1 - \frac{3.V_B}{V_{out}} \quad (2-13)$$

Nilai kapasitor ditentukan berdasar persamaan (Baddipadiga, 2016):

- Kapasitor *VM cell*

$$C_1 = C_2 = \frac{V_{out}}{R \times f_{sw} \times \Delta V_C} \quad (2-14)$$

dengan:

R = resistansi beban

ΔV_C = *ripple* tegangan pada kapasitor

- Kapasitor keluaran

$$C_{out} = \frac{D \times V_{out}}{R \times f_{sw} \times \Delta V_O} \quad (2-15)$$

dengan:

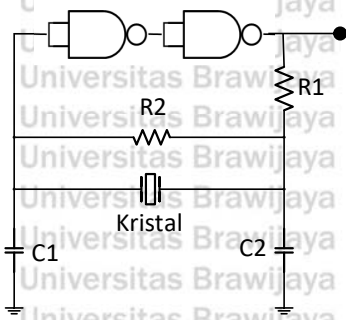
C_{out} = kapasitansi keluaran

ΔV_O = *ripple* pada tegangan keluaran

Rangkaian konverter dalam Gambar 2.9 memerlukan sinyal kendali untuk mengatur waktu pensakelaran. Sinyal kendali tersebut bisa diperoleh dengan menggunakan rangkaian osilator.

2.3 Rangkaian Osilator Kristal

Rangkaian osilator adalah rangkaian elektronik yang menghasilkan sinyal keluaran tanpa adanya sinyal masukan eksternal. Ada beberapa jenis konfigurasi rangkaian osilator, yaitu osilator RC, osilator LC, dan osilator kristal. Pengendalian sakelar pada konverter memerlukan sinyal kendali yang stabil. Osilator kristal mempunyai keunggulan dibandingkan dengan dua jenis osilator lainnya karena menghasilkan sinyal keluaran yang paling stabil. Gambar 2.11 memperlihatkan konfigurasi rangkaian osilator kristal sederhana.

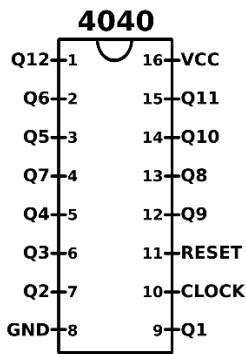


Gambar 2. 11 Rangkaian osilator kristal dengan menggunakan gerbang NAND.

Frekuensi keluaran dari osilator kristal sama dengan frekuensi kristal. Frekuensi kristal pada umumnya relatif tinggi (dalam orde MHz), sementara frekuensi untuk pensakelaran biasanya relatif rendah (dalam orde kHz). Perubahan frekuensi osilator kristal yang relatif tinggi menjadi frekuensi pensakelaran yang lebih rendah dapat menggunakan rangkaian pembagi frekuensi.

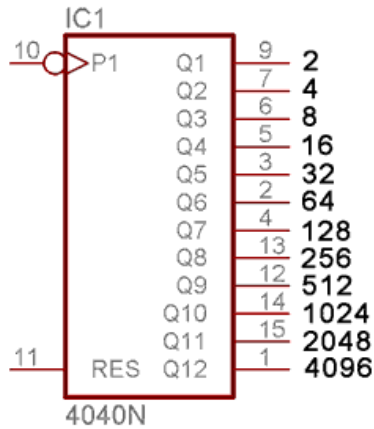
2.4 Rangkaian Pembagi Frekuensi

Rangkaian pembagi frekuensi dapat disusun dari rangkaian *counter*, misalnya menggunakan IC CD4040. *Pinout* dari CD4040 diperlihatkan dalam Gambar 2.12. CD4040 adalah *counter* biner jenis *ripple-carry* yang terdiri dari 12 tahapan. Semua tahapan tersusun dari flip-flop *master-slave*. Pin 10 adalah pin input. Pin 1 sampai 7, pin 9, dan pin 12 sampai 15 adalah pin keluaran yaitu keluaran Q1 sampai Q12, dengan urutan seperti terlihat dalam Gambar 2.12. *Counter* menghasilkan satu hitungan pada transisi negatif setiap pulsa masukannya. Pin 11 adalah pin RESET. Jika RESET diberi logika tinggi maka semua *counter* direset ke logika rendah. Pin 8 dan 16 adalah pin catu daya, yaitu ground dan V_{CC} .



Gambar 2. 12 *Pinout* dari *counter* CD4040

Penggunaan CD4040 sebagai pembagi frekuensi diperlihatkan dalam Gambar 2.13. Frekuensi masukannya diberikan ke pin 10 dan hasil pembagian frekuensinya diberikan pada pin-pin keluaran dengan tahapan pembagian seperti yang diperlihatkan dalam gambar tersebut. Pin 9 (keluaran Q1) merupakan hasil pembagian 2 dari frekuensi masukan, pin 7 (keluaran Q2) merupakan hasil pembagian 4, dan seterusnya.



Gambar 2. 13 Tahapan pembagian frekuensi pada CD4040

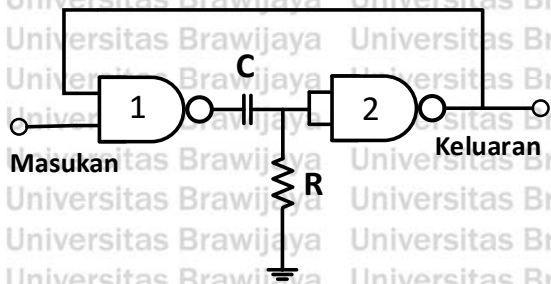
Dalam rangkaian konverter DC diperlukan pengaturan *duty ratio* sinyal kontrol untuk mengatur nilai tegangan keluaran konverter. Sub bab berikut membahas mengenai rangkaian pengatur *duty ratio*.

2.5 Rangkaian Pengatur *Duty ratio*

Rangkaian pengatur *duty ratio* dapat disusun dari gerbang NAND dan rangkaian RC. Rangkaian pengatur *duty ratio* yang disusun dari gerbang NAND dan rangkaian RC diperlihatkan dalam Gambar 2.14. Masukan berupa gelombang persegi yang akan diatur *duty ratio* -nya. Rangkaian RC merupakan rangkaian penunda (*delay*) yang digunakan untuk mengatur durasi waktu logika tinggi pada keluaran berdasarkan persamaan:

$$\tau = RC \dots\dots\dots(2-16)$$

dengan: τ = konstanta waktu



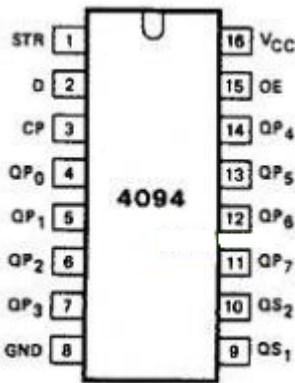
Gambar 2. 14 Rangkaian pengatur *duty ratio*



Rangkaian konverter *two-phase interleaved boost* memerlukan dua sinyal kontrol yang berbeda fasa 180° seperti yang diperlihatkan dalam Gambar 2.6. Sinyal kontrol yang pertama diperoleh dari keluaran rangkaian pengatur *duty ratio* dalam Gambar 2.14. Sinyal kontrol yang kedua diperoleh dari sinyal kontrol pertama setelah dimasukkan ke rangkaian penggeser fasa.

2.6 Rangkaian Penggeser Fasa

Rangkaian penggeser fasa dapat disusun dari rangkaian register geser (*shift register*). Register adalah tempat menyimpan sementara sebuah grup bit data. Register geser adalah register yang menerima maupun mengeluarkan data dengan cara pergeseran, yaitu menggeser satu bit data ke kiri atau ke kanan untuk setiap satu periode *clock* yang diberikan. Contoh register geser misalnya IC CD4094. Gambar 2.15 memperlihatkan pinout IC CD4094.



Keterangan Pin

- OE = *output enable*
- QP0 - QP7 = keluaran paralel 0 - keluaran paralel 7
- D = masukan data serial
- CP = *clock* masukan
- QS1 - QS2 = keluaran serial 1 - keluaran serial 2
- STR = *strobe input*
- VCC = V+
- GND = *ground*

Gambar 2. 15 Pinout IC register geser CD4094

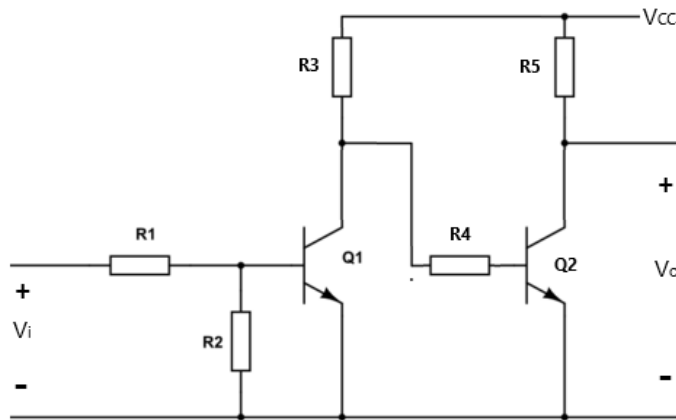
Data masuk secara serial melalui pin D (pin 2). Data masuk baru disimpan setelah terjadi *clock*. Pin OE atau *Output Enable* digunakan untuk mengaktifkan keluaran serial maupun keluaran paralel. Logika 1 untuk *enable* dan logika 0 untuk *disable*. QP0 - QP7 adalah keluaran paralel dari register geser sedangkan QS1 - QS2 adalah keluaran serial dari register geser ini. Sinyal keluaran bisa diambil dari keluaran serial QS1 - QS2. Besarnya pergeseran bisa diatur dengan mengatur frekuensi *clock* dan memilih pin keluaran serialnya.

Gabungan sinyal keluaran rangkaian pengatur *duty ratio* dan keluaran rangkaian penggeser fasa sudah merupakan dua sinyal dengan beda fasa 180° dengan *duty ratio* yang dapat diatur. Jika dilihat dari bentuknya, sinyal-sinyal tersebut mungkin sudah sesuai dengan Gambar 2.6, tetapi jika dilihat dari level tegangan ataupun arusnya mungkin masih belum sesuai dengan yang diperlukan oleh bagian sakelar elektronik. Sakelar elektronik memerlukan level sinyal yang relatif besar, sementara sinyal keluaran dari rangkaian

pengatur *duty ratio* dan rangkaian penggeser fasa mempunyai level yang relatif masih kecil. Perbedaan level sinyal tersebut dapat disesuaikan dengan menggunakan rangkaian driver.

2.7 Rangkaian Driver Sakelar Elektronik

Rangkaian *driver* berfungsi untuk menyesuaikan level tegangan atau arus suatu rangkaian dengan level tegangan atau arus yang diperlukan oleh rangkaian berikutnya. Rangkaian *driver* dapat disusun dari transistor. Gambar 2.16 memperlihatkan contoh rangkaian *driver*.



Gambar 2. 16 Rangkaian *driver* untuk sakelar elektronik

Tegangan dan arus pada rangkaian dapat diperoleh sebagai berikut:

Arus basis transistor Q1:

$$I_{B1} = \frac{V_i - V_{BE1}}{R_1} - \frac{V_{BE1}}{R_2} \dots\dots\dots (2-17)$$

Arus kolektor transistor Q1:

$$I_{C1} = \beta_1 \times I_{B1} \dots\dots\dots (2-18)$$

Tegangan kolektor transistor Q1:

$$V_{C1} = V_{CC} - I_{C1} \times R_3 \dots\dots\dots (2-19)$$

Arus basis transistor Q2:

$$I_{B2} = \frac{V_{C1} - V_{BE2}}{R_4} \dots\dots\dots (2-20)$$

Arus kolektor transistor Q2:

$$I_{C2} = \beta_2 \times I_{B2} \dots\dots\dots (2-21)$$



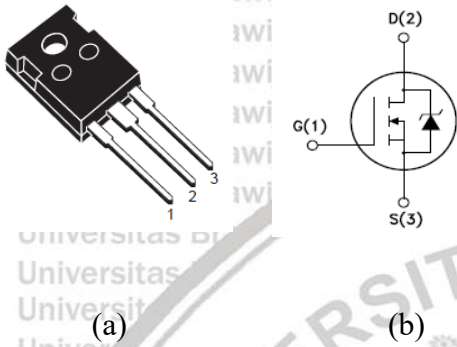
Tegangan kolektor transistor Q2:

$$V_{C2} = V_{CC} - I_{C2} \times R_5 \dots\dots\dots (2-22)$$

1.1 Sakelar Elektronik

Sakelar elektronik dapat disusun dari MOSFET, misalnya tipe STW45NM60. Gambar

2.17 memperlihatkan bentuk fisik dan simbol STW45NM60.



Gambar 2. 17 MOSFET STW45NM60 (a) bentuk fisik dan (b) simbol

STW45NM60 mempunyai karakteristik sebagai berikut:

- $V_{DS} = \text{Drain-source Voltage } (V_{GS} = 0) = 600 \text{ V}$
- $V_{GS} = \text{Gate- source Voltage} = \pm 30 \text{ V}$
- $I_D = \text{Drain Current (continuous) at } T_C = 25^\circ\text{C} = 45 \text{ A}$
- $g_{fs} = \text{Forward Transconductance} = 15 \text{ S}$
- $R_G = \text{Gate Input Resistance} = 1,4 \Omega$
- $R_{DS(on)} = \text{Static Drain-source On Resistance} = 0,11 \Omega$
- $V_{GS(th)} = \text{Gate Threshold Voltage} = 5 \text{ V}$
- $V_{(BR)DSS} = \text{Drain-source Breakdown Voltage} = 600 \text{ V.}$



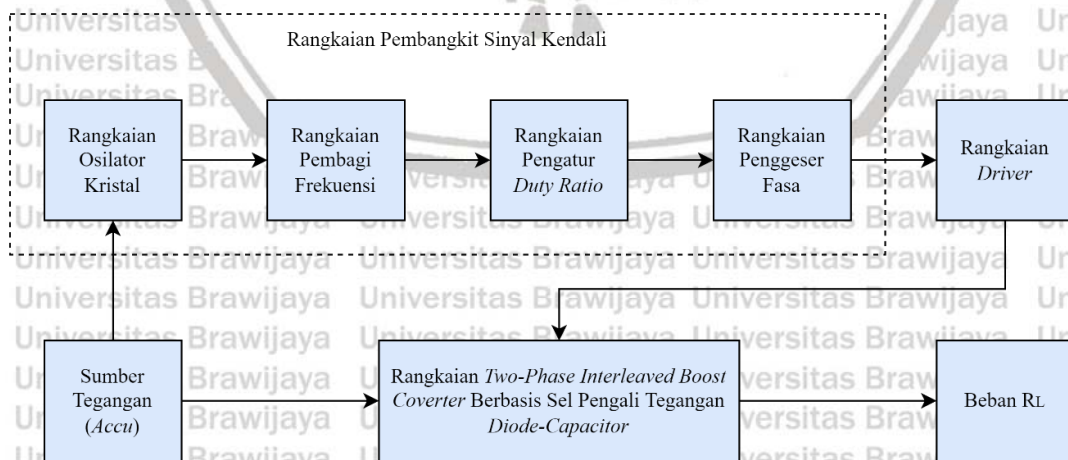
BAB III

METODE PENELITIAN

3.1 Perancangan Sistem

Prototype two-phase interleaved boost converter berbasis sel pengali tegangan *diode-capacitor* yang akan dirancang pada penelitian ini menggunakan tegangan masukan sebesar 12V dengan tegangan pada sisi keluaran sebesar 110V. Konverter bekerja pada frekuensi pensakelaran 56 kHz dan *ripple* tegangan 0.1% dengan *gain* tegangan tiga kali lipat konverter *boost* konvensional. Konverter bekerja pada fasa tunggal.

Akumulator atau *accu* menyuplai tegangan untuk rangkaian *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor* dan sebagai catu daya rangkaian pembangkit sinyal kendali. Rangkaian pembangkit sinyal kendali membangkitkan sinyal PWM sebagai sinyal kendali switch pada rangkaian *two-phase interleaved boost*. Rangkaian *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor* menaikkan dan mengubah tegangan DC yang diterima dari *accu* menjadi tegangan DC variabel yang nilainya dapat diatur dengan perubahan lama waktu penghubungan atau *duty ratio*. Disamping menaikkan dan mengubah tegangan DC menjadi tegangan DC variabel, rangkaian *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor* juga melipat gandakan tegangan DC variabel tersebut menjadi dua kali lipat pada sisi keluarannya. Tegangan keluaran rangkaian tersebut merupakan masukan bagi beban R_L . Perancangan sistem sesuai dengan diagram blok pada Gambar 3.1.



Gambar 3. 1 Diagram blok rangkaian *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor*

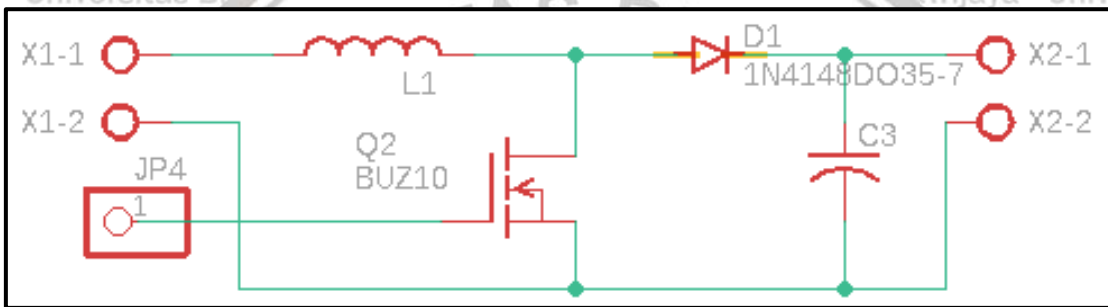


3.2 Perancangan Alat

Perancangan alat pada penelitian ini dibuat menggunakan perangkat lunak Eagle versi 9.6.1. Perancangan alat tersusun atas perancangan rangkaian konverter *boost* konvensional, rangkain pembangkit sinyal kendali, perancangan rangkaian *driver*, dan perancangan rangkaian *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor*.

3.2.1 Perancangan Rangkaian Konverter *Boost* Konvensional

Perancangan rangkaian konverter *boost* di sini termasuk juga perancangan pembangkit sinyal kendali sakelar elektroniknya, yang terdiri atas rangkaian osilator kristal, rangkaian pembagi frekuensi, dan rangkaian pengatur *duty ratio*. Skema eagle perancangan rangkaian konverter *boost* konvensional diperlihatkan pada Gambar 3.2.



Gambar 3. 2 Skema eagle perancangan rangkaian konverter *boost* konvensional

3.2.1.1 Penentuan Nilai Induktor

Nilai induktor dapat ditentukan dengan mengacu spesifikasi yang ditetapkan dan Persamaan (2-5) yang ditulis kembali sebagai berikut:

$$L_{min} = \frac{R_L D(1-D)^2}{2f_s}$$

dengan,

$$R_L = 800 \Omega, f_s = 55.900, \text{ dan dari Persamaan (2-5):}$$

$$D_{min} = \frac{V_o - V_I}{V_o} = \frac{110 - 12}{110} = 0,89$$

maka:

$$L_{min} = \frac{800 \times 0,89 \times (1 - 0,89)^2}{2 \times 55.900} = 77 \mu\text{H}$$

Menyesuaikan dengan ketersediaan di pasar, maka nilai induktor ditentukan sebesar 100 μH .

3.2.1.2 Penentuan Komponen Sakelar Elektronik

Arus keluaran:

$$I_O = \frac{V_O}{R_L} = \frac{110}{800} = 0,14A$$

Dari Persamaan (2.24), diperoleh arus masukan:

$$I_I = \frac{I_O}{(1-D)} = \frac{0,14}{1-0,89} = 1,27A$$

Arus sakelar elektronik pada saat ON sama dengan arus induktor, sama dengan arus masukan:

$$I_S = I_L = I_I = 1,27A$$

Jadi sakelar elektronik harus mampu mengalirkan arus sebesar 1,27A pada saat ON dan menahan tegangan sebesar 110V pada saat OFF. MOSFET STW45NM60 digunakan untuk memenuhi kedua syarat tersebut. MOSFET saluran N ini mampu dilewati arus 45A dan tegangan 600V.

3.2.1.3 Penentuan Dioda

Dioda harus mampu mengalirkan arus sebesar arus keluaran $I_O = 1,27A$, mampu menahan tegangan negatif sebesar $V_O = 110V$ dan mampu bekerja pada frekuensi 55,9kHz.

Dioda *fast switching* MIC10A1000V R-6 dipilih untuk memenuhi persyaratan tersebut.

Dioda ini mampu dialiri arus 10A dan menahan tegangan negatif 1000V.

3.2.1.4 Penentuan Nilai Kapasitor Filter

Dari Persamaan (2-6), dengan mengingat bahwa resistansi internal kapasitor r_c sangat kecil dibanding resistansi beban RL sehingga bisa diabaikan, maka nilai puncak-ke-puncak maksimum dari komponen AC tegangan kapasitor C:

$$V_{C_{pp}} = V_r = 0,001.V_O = 0.11V.$$

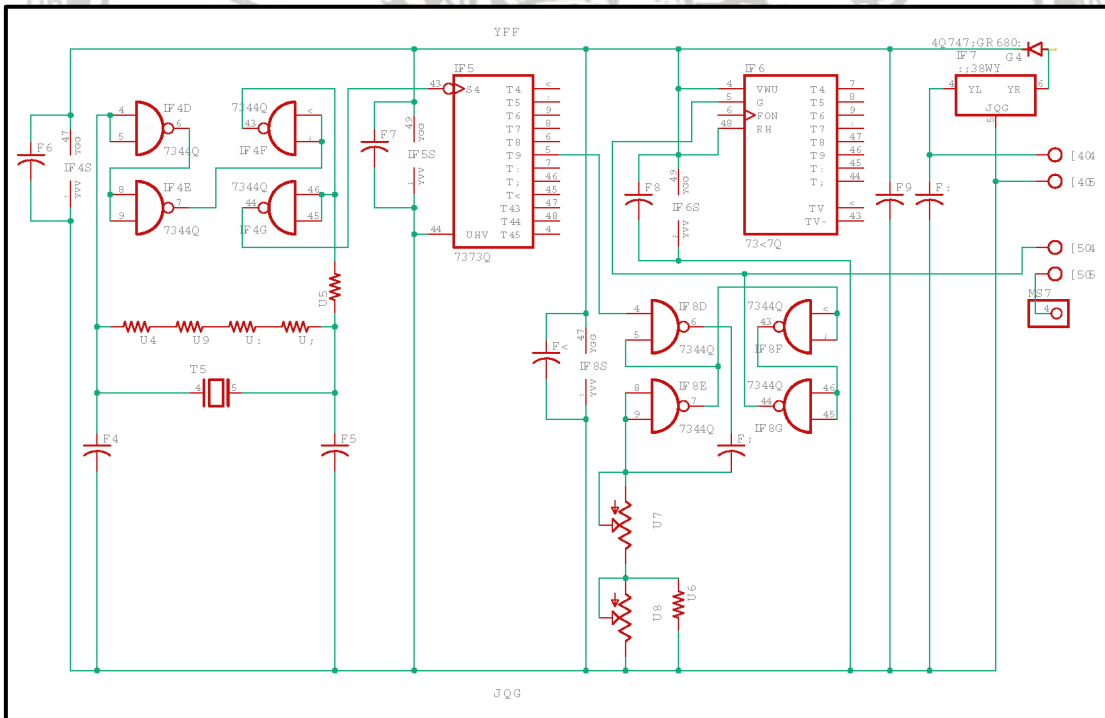
Dari Persamaan (2-7), diperoleh nilai minimum kapasitansi filter:

$$C_{min} = \frac{DV_O}{f_s R_L V_{C_{pp}}} = \frac{0,89 \times 110}{55.900 \times 800 \times 0,11} = 19,9 \cong 20\mu F$$

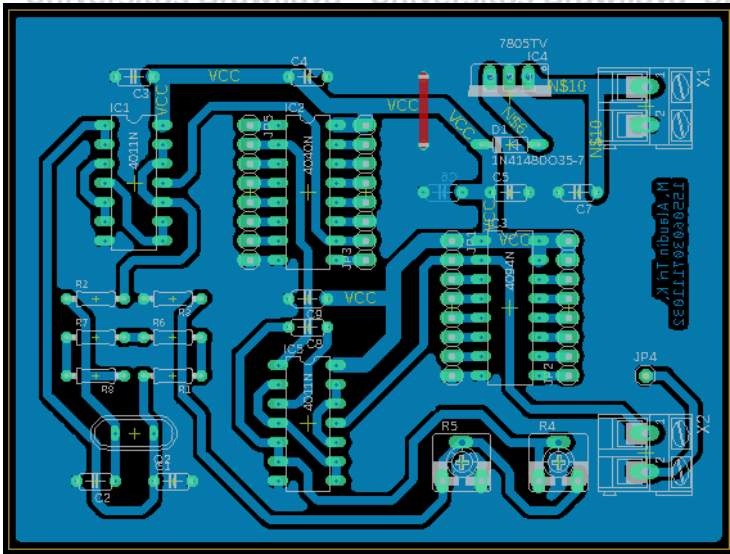
Kapasitor ini harus mampu bekerja pada tegangan sebesar 110V. Empat buah kapasitor 100 μ F 50V yang dihubungkan secara seri digunakan agar diperoleh kapasitor ekuivalen sebesar 25 μ F 200V.

3.2.2 Perancangan Rangkaian Pembangkit Sinyal Kendali

Perancangan rangkaian pembangkit sinyal kendali ini digunakan untuk membangkitkan sinyal PWM sebagai sinyal kendali MOSFET yang terdapat pada rangkaian *diode-capacitor voltage multiplier cells*. Pembangkit sinyal kendali pada perancangan ini menggunakan osilator kristal 3,58 MHz dan IC digital meliputi CD4011, CD4040, dan CD4094. Osilator kristal berfungsi sebagai pembangkit sinyal persegi, IC CD4011 berfungsi sebagai pengatur *duty ratio*, IC CD4040 berfungsi sebagai pembagi frekuensi, dan IC CD4094 berfungsi sebagai penggeser fasa. Kapasitor *decoupling* (F6,F7,F8,F<,F9,F;) digunakan untuk menghilangkan drop tegangan pada pin catu tegangan IC akibat kenaikan arus secara mendadak pada IC tersebut. Kapasitor *decoupling* tidak membutuhkan nilai kapasitansi yang besar, pada umumnya kapasitansi sebesar 0,1 uF sudah cukup. Kapasitor yang digunakan harus memiliki respon yang cepat, sehingga pada penelitian ini dipilihlah kapasitor keramik sebagai kapasitor *decoupling*. Skema eagle perancangan rangkaian pembangkit sinyal kendali diperlihatkan pada Gambar 3.3. *Printed circuit board* (PCB) perancangan rangkaian pembangkit sinyal kendali diperlihatkan pada Gambar 3.4.



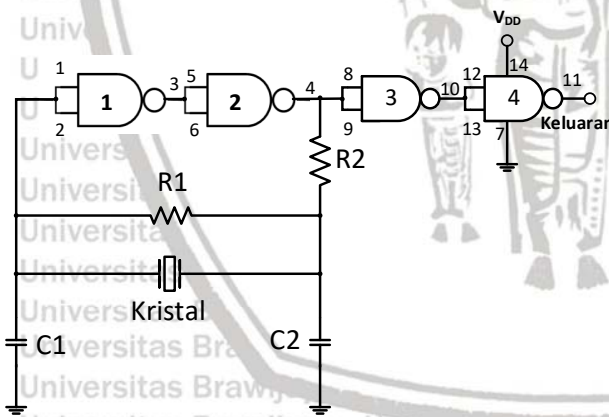
Gambar 3. 3 Skema eagle perancangan rangkaian pembangkit sinyal kendali



Gambar 3. 4 PCB perancangan rangkaian pembangkit sinyal kendali

3.2.2.1 Perancangan Rangkaian Osilator Kristal

Perancangan rangkaian osilator kristal menggunakan gerbang NAND sebagai komponen aktifnya. Kristal yang digunakan yaitu kristal dengan frekuensi 3,579545 MHz, dan untuk gerbang NAND-nya digunakan IC CD4011. Gambar 3.5 memperlihatkan rangkaian osilator kristal menggunakan CD4011 dengan $R_1 = 4,7M\Omega$, $R_2 = 1,5k\Omega$, $C_1 = C_2 = 22pF$.

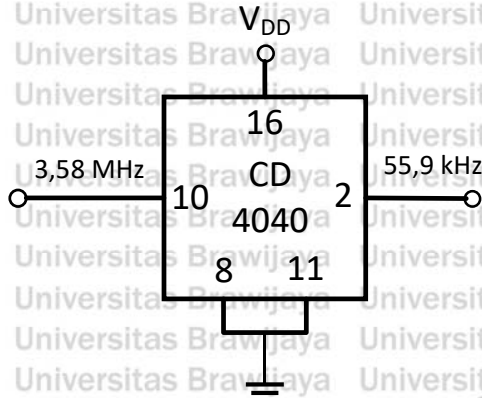


Gambar 3. 5 Rangkaian osilator menggunakan kristal 3,579545 MHz dan gerbang NAND CD4011

3.2.2.2 Perancangan Rangkaian Pembagi Frekuensi

Rangkaian ini menggunakan IC counter CD4040 sebagai pembagi frekuensi, seperti diperlihatkan dalam Gambar 3.6. Masukan pada pin 10 dihubungkan dengan keluaran rangkaian osilator kristal. Keluarannya diambil dari pin 2 yang merupakan pembagi 64, sehingga diperoleh frkuensi keluaran:

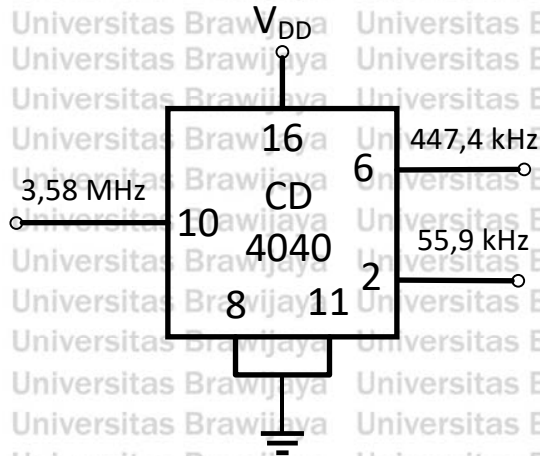
$$f_{sw} = \frac{f_{osc}}{64} = \frac{3,579545\text{MHz}}{64} = 55,9\text{kHz}$$



Gambar 3. 6 Rangkaian pembagi 64 menggunakan IC *counter* CD4040

Alasan pemilihan frekuensi 55,9 kHz yaitu untuk meminimalisir temperatur MOSFET. Apabila MOSFET bekerja pada frekuensi yang terlalu rendah MOSFET akan cepat panas hal ini dikarenakan besar kenaikan arus yang melewati MOSFET dalam satu periode nilainya akan tinggi dan jika MOSFET bekerja dengan temperatur yang tinggi dalam waktu yang lama maka MOSFET cenderung akan cepat rusak. Sedangkan jika MOSFET bekerja pada frekuensi yang terlalu tinggi MOSFET tidak dapat bekerja dengan semestinya. Hal ini dikarenakan kecepatan MOSFET untuk memutus dan mengalirkan arus terbatas sehingga hanya mampu bekerja pada batas frekuensi tertentu. Frekuensi 55,9 kHz merupakan frekuensi yang disarankan pada penelitian ini, karena nilai frekuensi ini tidak terlalu rendah dan juga tidak terlalu tinggi.

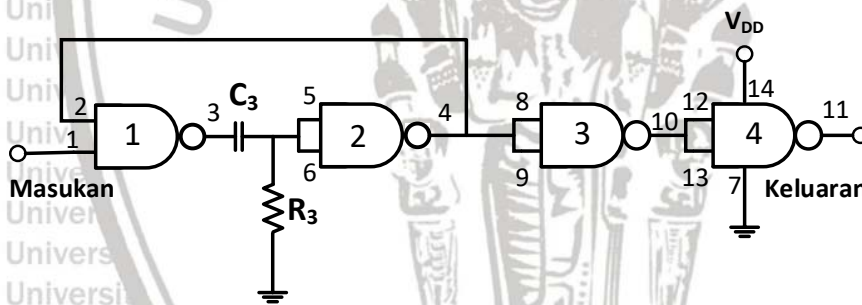
Rangkaian pembangkit sinyal kendali pada rangkaian *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor*, mulai dari rangkaian osilator kristal hingga rangkaian pengatur *duty ratio* sama seperti pada rangkaian konverter *boost* konvensional kecuali rangkaian pembagi frekuensinya. Rangkaian pembagi frekuensi pada rangkaian *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor* menggunakan tambahan satu keluaran, yaitu keluaran pada pin 6 yang merupakan pembagi 8, yang menghasilkan frekuensi 447,4kHz seperti diperlihatkan dalam Gambar 3.7. Frekuensi ini digunakan sebagai *clock* pada rangkaian penggeser fasa.



Gambar 3. 7 Rangkaian pembagi frekuensi 8 dan 64 yang menghasilkan frekuensi 447,4kHz dan 55,9kHz

3.2.2.3 Perancangan Rangkaian Pengatur *Duty Ratio*

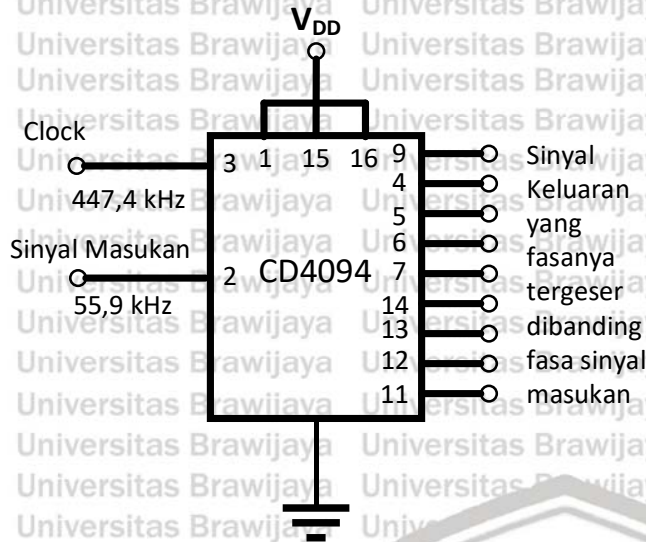
Rangkaian pengatur *duty ratio* menggunakan IC gerbang NAND CD4011 diperlihatkan dalam Gambar 3.8. Masukan pada pin 1 dihubungkan dengan keluaran dari rangkaian pembagi frekuensi, dan keluaran diambil dari pin 11. Resistor R_V bersama-sama dengan kapasitor C3 digunakan untuk mengatur *duty ratio* antara 0,5 hingga 0,9.



Gambar 3. 8 Rangkaian pengatur *duty ratio* menggunakan IC gerbang NAND CD4011

3.2.2.4 Perancangan Rangkaian Penggeser Fasa

Rangkaian penggeser fasa diperlukan untuk memperoleh dua sinyal PWM yang berbeda fasa 180° seperti dalam Gambar 2.5. Rangkaian penggeser fasa yang menggunakan IC register geser CD4094 diperlihatkan dalam Gambar 3.9. Masukan pada pin 2 dihubungkan dengan keluaran dari rangkaian pengatur *duty ratio* yaitu penghasil frekuensi 55,9kHz. Pin 3 adalah masukan untuk *clock*, yang dihubungkan dengan pin 6 rangkaian pengatur *duty ratio* (penghasil frekuensi 447,4kHz). Pergeseran fasa yang sesuai dengan yang diperlukan diambil dari keluaran pada pin 14.



Gambar 3.9 Rangkaian penggeser fasa menggunakan IC *register* geser CD4094

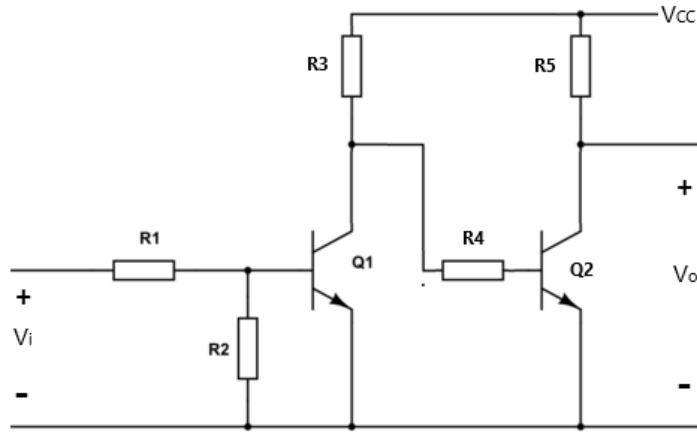
Sinyal keluaran dari rangkaian pembangkit sinyal kendali berupa sinyal PWM, dimana karakteristik sinyal PWM yaitu berupa sinyal digital yang memuat informasi pengendalian, namun nilai tegangan maupun arusnya kecil. Sehingga, sinyal keluaran dari rangkaian pembangkit sinyal kendali tidak dapat digunakan secara langsung untuk mengendalikan MOSFET. Rangkaian *driver* diperlukan agar sinyal keluaran dari rangkaian pembangkit sinyal kendali dapat digunakan untuk mengendalikan MOSFET. Rangkaian tersebut diperlukan agar nilai tegangan maupun arus dari sinyal kendali dapat dinaikkan.

3.2.3 Perancangan Rangkaian *Driver*

Sinyal keluaran dari rangkaian pembangkit sinyal kendali dihubungkan dengan rangkaian *driver* untuk menghasilkan tegangan 12V pada sisi keluaran ketika logika pada sisi masukan *high* tegangan (5V) dan sebaliknya. Rangkaian penguat ini tersusun atas serangkaian komponen resistor, kapasitor, dan transistor. Transistor yang digunakan pada perancangan ini yaitu transistor tipe BC547. Transistor BC547 memiliki spesifikasi sebagai berikut:

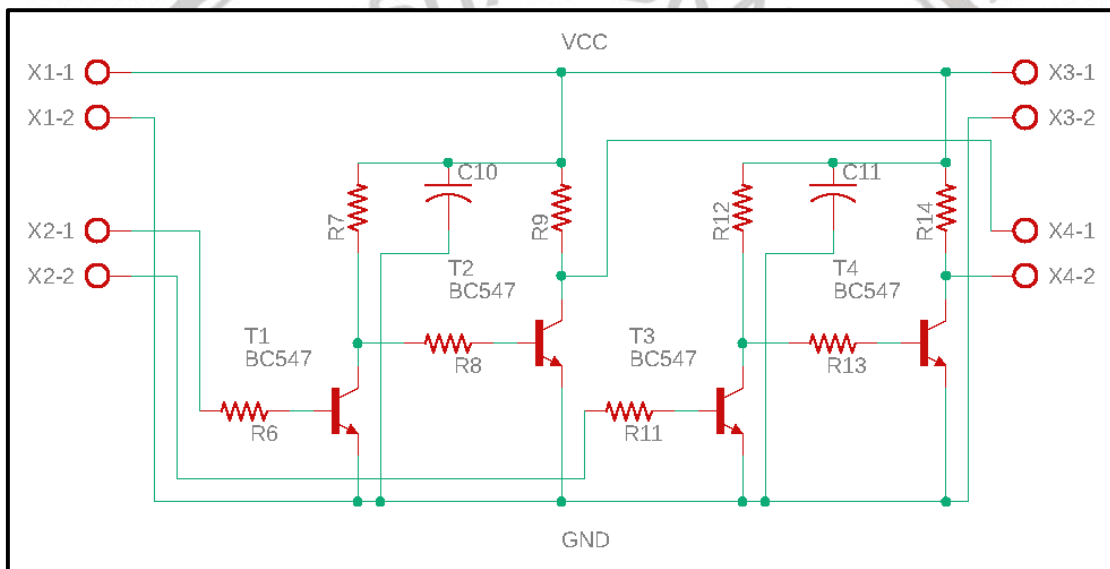
- V_{GS} (tegangan *gate* maksimum) = +/- 30 V
- I_D (arus *drain* kontinyu maksimum) = 45A pada 25°C dan 28A pada 100°C
- I_{DM} (arus *drain* pulsa maksimum) = 180A

Perancangan rangkaian *driver* diperlihatkan pada Gambar 3.10.

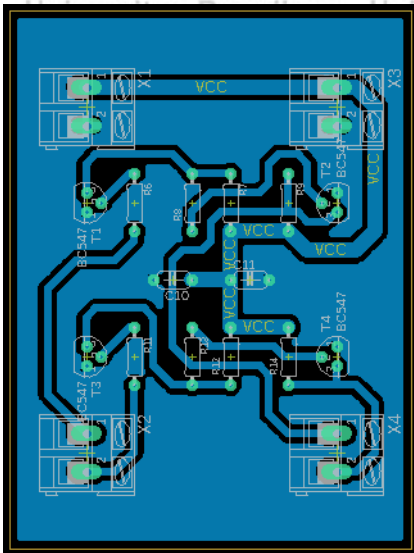


Gambar 3. 10 Rangkaian *driver* untuk sakelar elektronik MOSFET

Skema eagle perancangan rangkaian *driver* diperlihatkan pada Gambar 3.11 dan PCB perancangan rangkaian *driver* diperlihatkan pada Gambar 3.12.



Gambar 3. 11 Skema eagle perancangan rangkaian *driver*



Gambar 3. 12 PCB perancangan rangkaian *driver*

Rangkaian driver menggunakan transistor BC547 yang mempunyai rating arus kolektor $I_{C(max)} = 100\text{mA}$, $h_{FE(min)} = 110$, $V_{CE(sat)} = 0,25\text{V}$, dan tegangan $V_{CE(max)} = 45\text{V}$, yang mencukupi untuk keperluan sebagai *driver*. Rangkaian *driver* menggunakan catu (*supply*) tegangan $V_{CC} = 12\text{V}$. Tegangan sinyal masukan rendah $V_{i(L)} = 0\text{V}$ dan tegangan sinyal masukan tinggi $V_{i(H)} = 5\text{V}$. Tegangan sinyal masukan rendah $V_{i(L)} = 0\text{V}$ harus menghasilkan tegangan keluaran rendah $V_{O(L)} = 0\text{V}$, dan tegangan sinyal masukan tinggi $V_{i(H)} = 5\text{V}$ harus menghasilkan tegangan keluaran $V_{O(H)} = 12\text{V}$.

Dalam perancangan ini, supaya transistornya bekerja tidak terlalu berat maka arus kolektornya dibatasi sebesar $I_C = 5\text{mA}$, maka:

$$R_5 = \frac{V_{CC} - V_{CE(sat)}}{I_C} = \frac{12 - 0,25}{0,005} = 2.350\Omega, \text{ diambil nilai standard } R_5 = 2,7\text{k}\Omega$$

Arus basis transistor Q_2 :

$$I_{B2} = \frac{I_{C2}}{h_{FE}} = \frac{0,005}{110} = 45\mu\text{A}$$

Resistansi R_4 :

$$R_3 + R_4 = \frac{V_{CC} - V_{BE}}{I_{B2}} = \frac{12 - 0,7}{45 \times 10^{-6}} = 251.111\Omega$$

Jika ditetapkan $R_3 = R_5 = 2,7\text{k}\Omega$, maka:

$$R_4 = 251.111 - 2.700 = 248.411\Omega, \text{ diambil nilai standard } R_4 = 220\text{k}\Omega$$

Arus kolektor transistor Q_1 ditetapkan $I_{C1} = I_{C2} = 5\text{mA}$

Arus basis transistor Q_1 :

$$I_{B1} = \frac{I_{C1}}{h_{FE}} = \frac{0,005}{110} = 45\mu\text{A}$$

R_2 berfungsi sebagai *pull-down*, yang menjaga keluaran *driver* berlogika rendah jika masukannya dalam keadaan mengambang (*floating*). Arus yang mengalir ke resistor R_2 :

$$I_{R2} = \frac{V_{BE}}{R_2} = \frac{0,7}{10.000} = 70\mu\text{A}$$

Arus yang mengalir ke resistor R_1 :

$$I_1 = I_{B1} + I_{R2} = 45 + 70 = 115\mu\text{A}$$

Resistansi R_1 :

$$R_1 = \frac{V_i - V_{BE}}{I_1} = \frac{5 - 0,7}{115 \times 10^{-6}} = 37.391\Omega, \text{ diambil nilai standard } R_1 = 33\text{k}\Omega$$

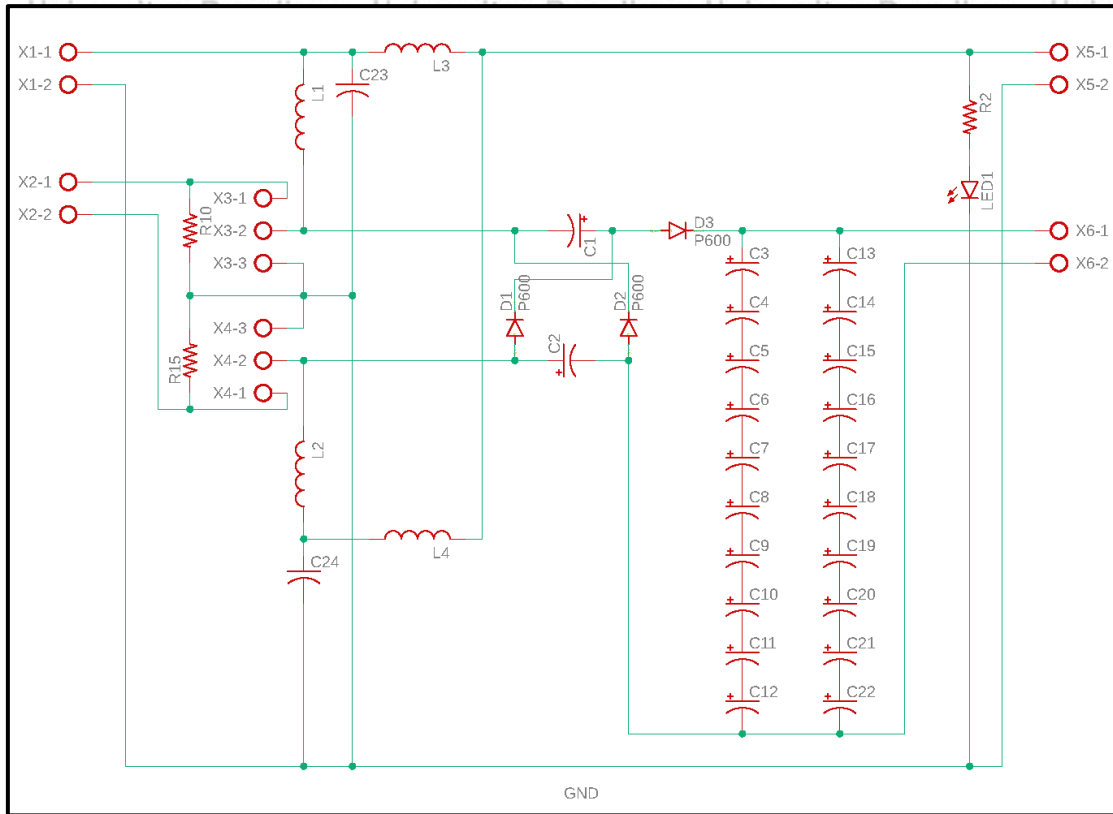
3.2.4 Perancangan Rangkaian *Two-Phase Interleaved Boost Converter* Berbasis Sel

Pengali Tegangan *Diode-Capacitor*

Perancangan rangkaian *two-phase interleaved boost* terdiri dari rangkaian *two-phase interleaved boost* dan sel pengali tegangan *diode-capacitor*. Rangkaian *two-phase interleaved boost* menaikkan dan mengubah tegangan DC menjadi tegangan DC variabel.

Pengubahan tegangan DC menjadi tegangan DC variabel diubah dengan mengatur perubahan lama waktu penghubungan atau *duty ratio* pada MOSFET. Rangkaian sel pengali tegangan *diode-capacitor* pada perancangan ini digunakan untuk melipat gandakan nilai tegangan DC variabel tersebut menjadi dua kali lipat pada sisi keluarannya. Rangkaian ini menggunakan satu sumber masukan tunggal V_{in} . Skema eagle perancangan rangkaian *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor* diperlihatkan pada Gambar 3.13 dan PCB perancangan rangkaian *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor* diperlihatkan pada Gambar

3.14.



Gambar 3. 13 Skema eagle perancangan rangkaian *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor*



$$C_{out} = \frac{D \times V_{out}}{R \times f_{sw} \times \Delta V_O'}$$

dengan,

$$D = 0,67, V_{out} = 110V, R = 800\Omega, f_{sw} = 55.900, \Delta V_O = 0,11V, \text{ maka:}$$

$$C_{out} = \frac{0,67 \times 110}{800 \times 55.900 \times 0,11} = 15\mu F$$

Sama seperti C_1 dan C_2 , untuk C_{out} digunakan tiga kapasitor $100\mu F$, $50V$ yang dihubungkan seri.

3.2.5 Perancangan Sakelar Elektronik MOSFET

MOSFET (*metal-oxide-semiconductor field-effect transistor*) *n-channel* seri STW45NM60 akan digunakan pada penelitian ini. MOSFET tersebut memiliki spesifikasi sebagai berikut:

Maximum Power Dissipation (P_d): 417 W

Maximum Drain-Source Voltage $|V_{ds}|$: 600 V

Maximum Gate-Source Voltage $|V_{gs}|$: 30 V

Maximum Gate-Threshold Voltage $|V_{gs(th)}|$: 5 V

Maximum Drain Current $|I_d|$: 45 A

Maximum Junction Temperature (T_j): 150 °C

Total Gate Charge (Q_g): 96 nC

Dari *datasheet* MOSFET di atas, nilai $V_{GS(th)}$ (*Gate Threshold Voltage*) maksimal adalah sebesar 5 V. Nilai $V_{GS(H)} > 5V$ harus dipenuhi untuk memastikan MOSFET dalam keadaan ON, dan nilai $V_{GS(L)} < 3 V$ harus dipenuhi untuk memastikan MOSFET dalam keadaan OFF maka. Karena tegangan keluaran logika tinggi IC digital yang digunakan sebesar 5 V, maka diperlukan rangkaian *driver* untuk menguatkan tegangan 5V menjadi $> V_{GS(th) max} (>5V)$.

3.2 Rencana Pengujian dan Analisis Alat

3.2.1 Rencana Pengujian Rangkaian Pembangkit Sinyal Kendali

Pengujian rangkaian pembangkit sinyal kendali dilakukan untuk mengetahui kesesuaian antara nilai parameter pada sinyal keluaran rangkaian pembangkit sinyal kendali dengan nilai parameter yang diinginkan. Parameter yang perlu diketahui pada pengujian ini antara lain *duty ratio*, frekuensi, dan beda fasa. Pengujian yang akan dilakukan antara lain menguji kesesuaian frekuensi keluaran rangkaian osilator kristal, menguji kesesuaian

frekuensi keluaran rangkaian pembagi frekuensi, menguji kesesuaian *duty ratio* rangkaian pengatur *duty ratio*, dan menguji kesesuaian fasa keluaran rangkaian penggeser fasa.

3.2.2 Rencana Pengujian Rangkaian *Driver*

Pengujian rangkaian *driver* dilakukan untuk mengetahui kesesuaian antara sinyal keluaran rangkaian *driver* dengan sinyal masukannya. Keberhasilan kinerja rangkaian *driver* ditentukan dengan kemampuan rangkaian tersebut untuk mengkonversi logika *high* (tegangan 5 V) pada sisi masukan menjadi tegangan 12V pada sisi keluaran dan logika *low* (tegangan 0V) tetap menjadi 0V pada sisi keluaran.

3.2.3 Rencana Pengujian Keseluruhan Sistem

Pengujian keseluruhan sistem dilakukan setelah pengujian pada tiap blok berjalan dengan semestinya. Semua blok tersebut dirangkai menjadi suatu kesatuan sistem. Pengujian ini dilakukan dengan menghubungkan beban di sisi keluaran konverter. Konverter bekerja pada fasa tunggal. Beban yang digunakan pada pengujian ini berupa beban resistif yang besarnya 800 Ω . Pengujian yang akan dilakukan antara lain menguji kesesuaian antara nilai tegangan VDC yang dikeluarkan konverter dan nilai *duty ratio* yang ditetapkan.

3.3 Pengambilan Kesimpulan dan Saran

Pengambilan kesimpulan dilakukan setelah hasil dari seluruh pengujian diperoleh. Kekurangan yang ditemukan selama penelitian dapat menjadi saran untuk kedepannya dapat dikembangkan dan menjadi suatu penelitian tersendiri.

UNIVERSITAS BRAWIJAYA



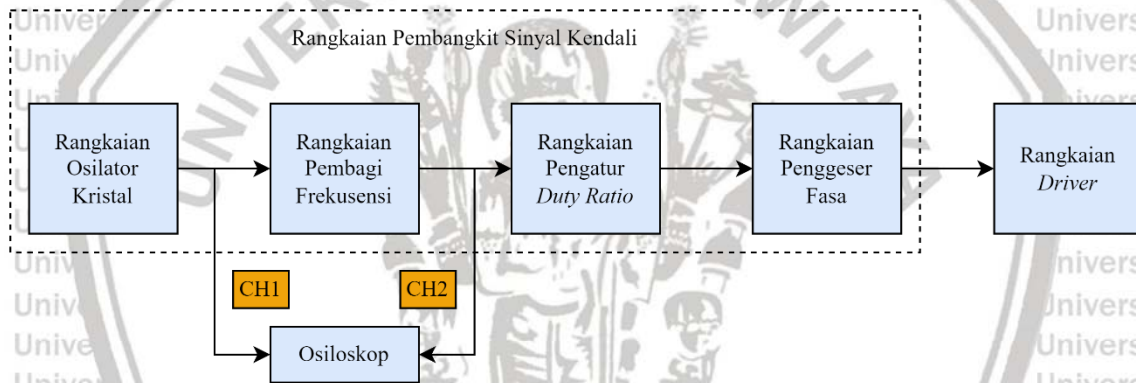
BAB IV

HASIL DAN PEMBAHASAN

4.1 Pengujian Rangkaian Pembangkit Sinyal Kendali

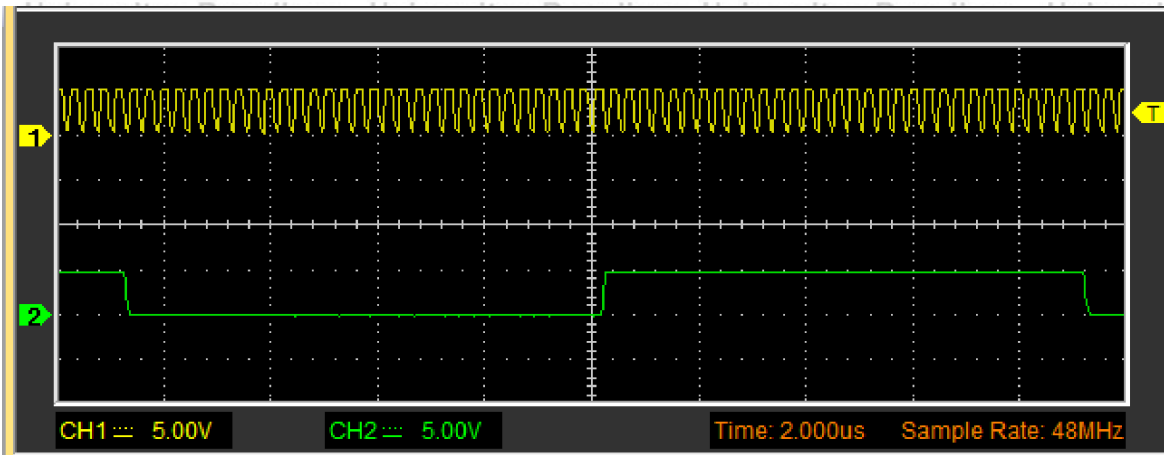
4.1.1 Pengujian Rangkaian Osilator Kristal

Pengujian rangkaian osilator kristal dilakukan untuk mengetahui apakah sinyal keluaran rangkaian osilator kristal sudah sesuai dengan frekuensi resonansi nominal komponen kristal. Osiloskop CH1 dihubungkan dengan pin 10 CD4040 yang merupakan pin keluaran dari rangkaian osilator kristal. Diagram blok pengujian dapat dilihat pada Gambar 4.1. Hasil pengujian diperlihatkan oleh Gambar 4.2, pada gambar tersebut sumbu absis menyatakan besaran waktu (ms) dan sumbu ordinat menyatakan besaran tegangan (V).



Gambar 4. 1 Diagram blok pengujian rangkaian osilator kristal dan rangkaian pembagi frekuensi





Output	
CH1	
Frequency	3.429MHz
+ Duty Cycle	57.1%
CH2	
Frequency	55.94KHz
+ Duty Cycle	50.3%

Gambar 4. 2 Hasil pengamatan osiloskop pin 10 (kuning) dan pin 2 (hijau) CD4040

Sinyal warna kuning pada Gambar 4.2 adalah sinyal keluaran dari rangkaian osilator kristal yang terhubung dengan osiloskop CH1. Gambar tersebut memperlihatkan bahwa sinyal keluaran rangkaian osilator kristal berupa sinyal persegi dengan frekuensi hingga 3.4 MHz. Frekuensi sinyal sesuai dengan frekuensi resonansi nominal komponen kristal. Dari hasil pengujian ini dapat disimpulkan bahwa rangkaian osilator kristal mampu membangkitkan sinyal osilasi gelombang persegi dengan frekuensi 3,4MHz.

4.1.2 Pengujian Rangkaian Pembagi Frekuensi

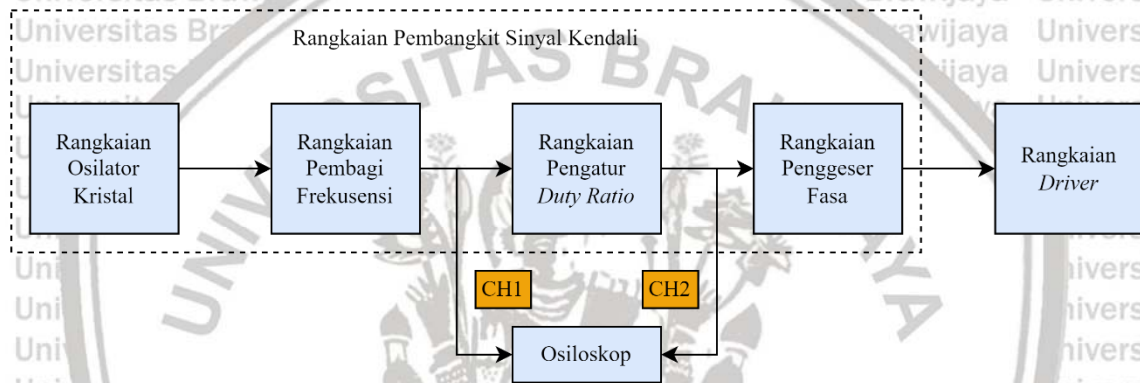
Pengujian rangkaian pembagi frekuensi dilakukan untuk mengetahui apakah sinyal keluaran rangkaian pembagi frekuensi sudah sesuai dengan nilai frekuensi yang disarankan pada penelitian ini yaitu 55,9 kHz. Osiloskop CH2 dihubungkan dengan pin 2 CD4040 yang merupakan pin keluaran dari rangkaian pembagi frekuensi. Sama seperti pada pengujian rangkaian osilator kristal, diagram blok pengujian dapat dilihat pada Gambar 4.1 dan hasil pengujian diperlihatkan oleh Gambar 4.2.

Sinyal warna hijau pada Gambar 4.2 adalah sinyal keluaran dari rangkaian pembagi frekuensi yang terhubung dengan osiloskop CH2. Gambar tersebut memperlihatkan bahwa frekuensi pada sinyal keluaran rangkaian pembagi frekuensi turun dari yang awalnya 3,4MHz pada sinyal masukannya menjadi 55,9 kHz pada sinyal keluarannya. Frekuensi sinyal tersebut sesuai dengan frekuensi yang disarankan pada penelitian ini. Dari hasil

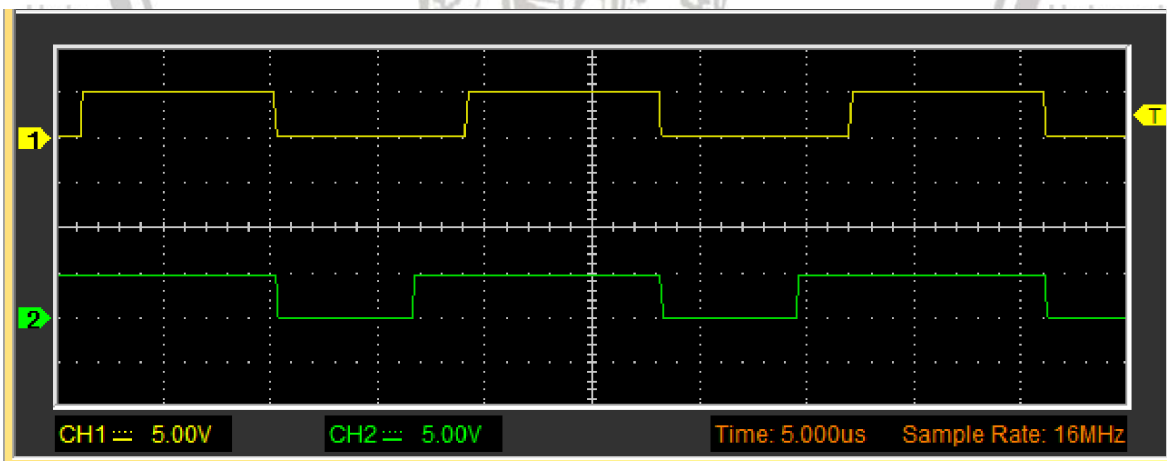
pengujian ini dapat disimpulkan bahwa rangkaian pembagi frekuensi mampu menurunkan frekuensi sinyal keluarannya menjadi 55,94kHz.

4.1.3 Pengujian Rangkaian Pengatur *Duty Ratio*

Pengujian rangkaian pengatur *duty ratio* dilakukan untuk mengetahui apakah nilai *duty ratio* pada sinyal keluaran dari rangkaian pengatur *duty ratio* dapat diubah. Osiloskop CH1 dihubungkan dengan pin 1 CD4011 yang merupakan pin masukan dari rangkaian pengatur *duty ratio*. Sedangkan untuk CH2 dihubungkan dengan pin 11 CD4011 yang merupakan pin keluaran dari rangkaian pengatur *duty ratio*. Diagram blok pengujian dapat dilihat pada Gambar 4.3. Hasil pengujian diperlihatkan oleh Gambar 4.4, pada gambar tersebut sumbu absis menyatakan besaran waktu (ms) dan sumbu ordinat menyatakan besaran tegangan (V).



Gambar 4. 3 Diagram blok pengujian rangkaian pengatur *duty ratio*



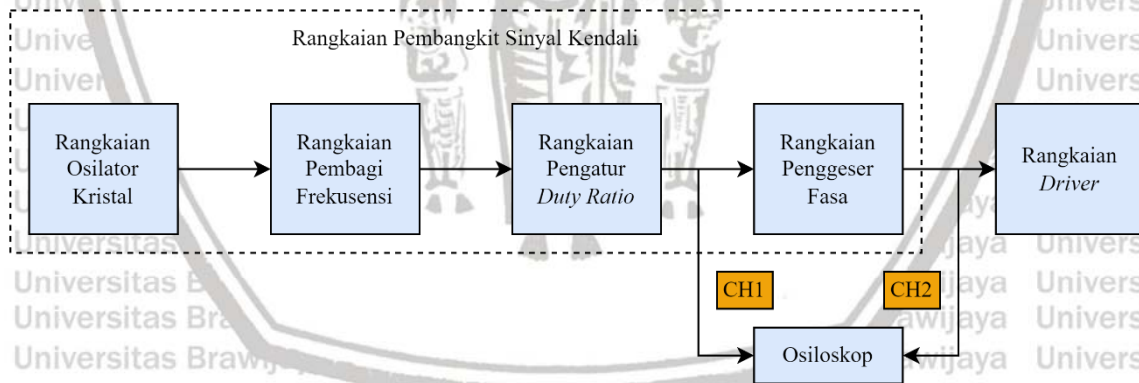
Output	
CH1	
Frequency	55.94KHz
+ Duty Cycle	50.3%
CH2	
Frequency	55.94KHz
+ Duty Cycle	65.0%

Gambar 4. 4 Hasil pengamatan osiloskop pin 1 (kuning) dan pin 11 (hijau) CD4011

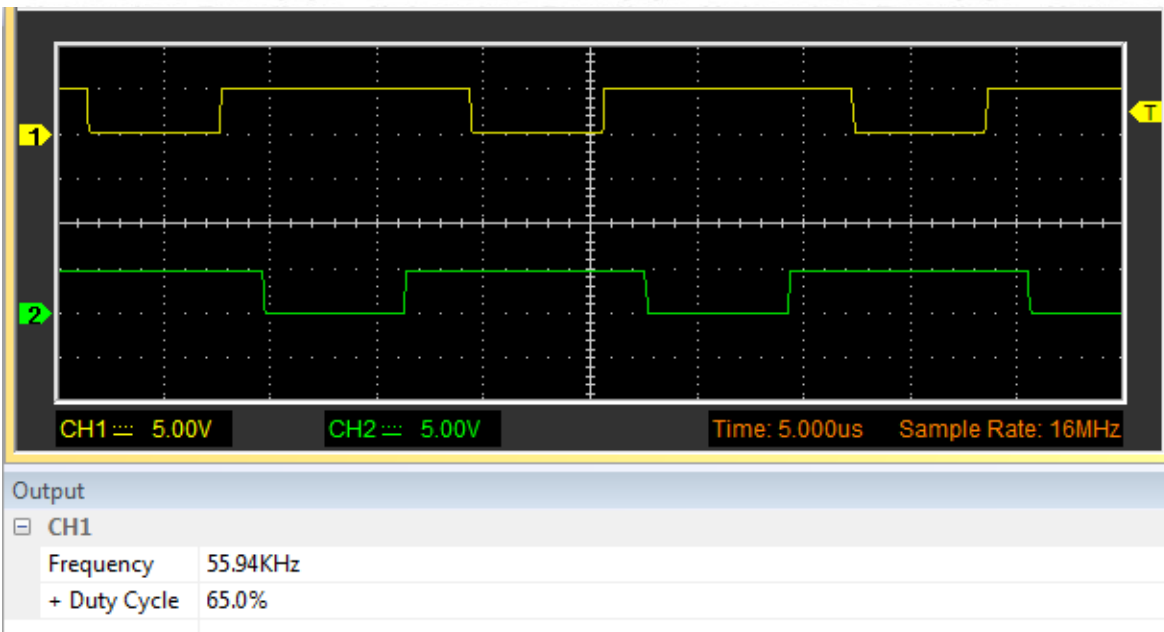
Sinyal warna kuning pada Gambar 4.4 adalah sinyal masukan dari rangkaian pengatur *duty ratio* yang terhubung dengan osiloskop CH1 sedangkan sinyal warna hijau pada Gambar 4.4 adalah sinyal keluaran dari rangkaian pengatur *duty ratio* yang terhubung dengan osiloskop CH2. Gambar tersebut memperlihatkan bahwa *duty ratio* pada sinyal keluaran rangkaian pengatur *duty ratio* dapat diubah dari yang awalnya bernilai 50,3% pada sinyal masukannya menjadi 65% pada sinyal keluarannya. Dari hasil pengujian ini dapat disimpulkan bahwa rangkaian pengatur *duty ratio* mampu mengubah-ubah besar nilai *duty ratio* dari sinyal keluarannya.

4.1.4 Pengujian Rangkaian Penggeser Fasa

Pengujian rangkaian penggeser fasa dilakukan untuk mengetahui apakah nilai beda fasa antara sinyal masukan dan sinyal keluaran pada rangkaian ini dapat diubah menjadi 180° . Osiloskop CH1 dihubungkan dengan pin 2 CD4094 yang merupakan pin masukan dari rangkaian penggeser fasa. Sedangkan untuk CH2 dihubungkan dengan pin 14 CD4094 yang merupakan pin keluaran dari rangkaian penggeser fasa. Diagram blok pengujian dapat dilihat pada Gambar 4.5. Hasil pengujian diperlihatkan oleh Gambar 4.6, pada gambar tersebut sumbu absis menyatakan besaran waktu (ms) dan sumbu ordinat menyatakan besaran tegangan (V).



Gambar 4. 5 Diagram blok pengujian rangkaian penggeser fasa

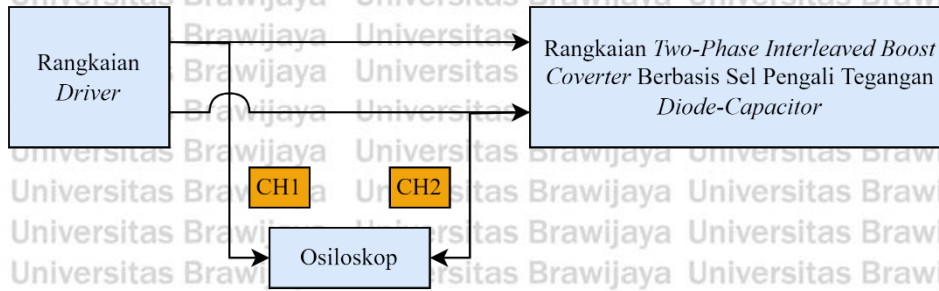


Gambar 4. 6 Hasil pengamatan osiloskop pin 2 (kuning) dan pin 14 (hijau) CD4094

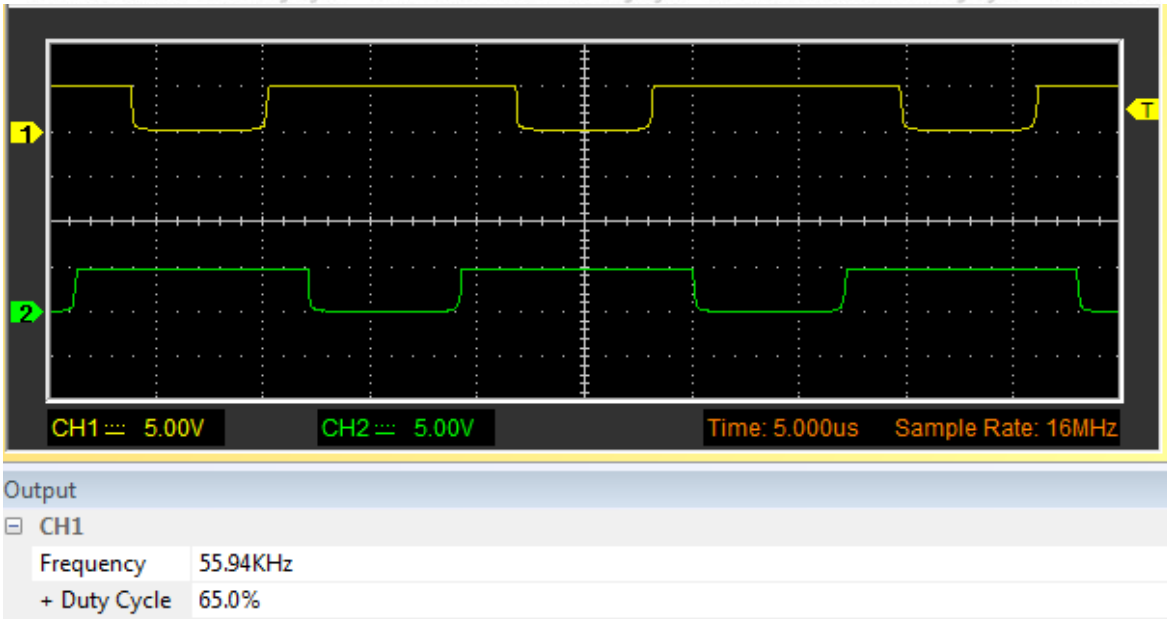
Sinyal warna kuning pada Gambar 4.6 adalah sinyal masukan dari rangkaian penggeser fasa yang terhubung dengan osiloskop CH1 sedangkan sinyal warna hijau pada Gambar 4.6 adalah sinyal keluaran dari rangkaian pengatur penggeser fasa yang terhubung dengan osiloskop CH2. Gambar tersebut memperlihatkan bahwa beda fasa antara sinyal masukan dan sinyal keluaran rangkaian ini berbeda sebesar 180° . Dari hasil pengujian ini dapat disimpulkan bahwa rangkaian penggeser fasa mampu mengubah besar nilai beda fasa dari sinyal keluarannya.

4.2 Pengujian Tegangan Keluaran Rangkaian *Driver*

Pengujian rangkaian *driver* dilakukan untuk mengetahui apakah rangkaian *driver* menghasilkan sinyal yang sesuai dengan logika sinyal keluaran rangkaian pembangkit sinyal kendali. Osiloskop CH1 dihubungkan dengan pin 1 keluaran *driver* yang merupakan masukan dari pin *gate* MOSFET 1. Sedangkan untuk CH2 dihubungkan dengan pin 2 keluaran *driver* yang merupakan pin *gate* MOSFET 2. Diagram blok pengujian dapat dilihat pada Gambar 4.7. Hasil pengujian diperlihatkan oleh Gambar 4.8, pada gambar tersebut sumbu absis menyatakan besaran waktu (ms) dan sumbu ordinat menyatakan besaran tegangan (V).



Gambar 4. 7 Diagram blok pengujian rangkaian *driver*



Gambar 4. 8 Hasil pengamatan osiloskop tegangan masukan pin *gate* MOSFET 1 (kuning) dan tegangan masukan pin *gate* MOSFET 2 (hijau)

Sinyal warna kuning pada Gambar 4.8 adalah tegangan masukan dari pin *gate* MOSFET 1 yang terhubung dengan osiloskop CH1 sedangkan sinyal warna hijau pada Gambar 4.8 adalah tegangan masukan dari pin *gate* MOSFET 2 yang terhubung dengan osiloskop CH2. Gambar tersebut memperlihatkan bahwa parameter-parameter pada tegangan keluaran *driver* mulai dari frekuensi, beda fasa, dan *duty ratio* semuanya identik dengan sinyal masukan *driver*. Dari hasil pengujian tersebut dapat disimpulkan bahwa rangkaian *driver* mampu mengkonversi logika *high* (tegangan 5V) pada sisi masukan menjadi tegangan 12V pada sisi keluaran dan logika *low* (tegangan 0V) pada sisi masukan tetap menjadi 0V pada sisi keluaran.

4.3 Pengujian Keseluruhan Alat

4.3.1 Pengujian Tegangan Keluaran Konverter *Boost* Konvensional

Pengujian pertama yang dilakukan adalah pengujian tegangan keluaran konverter *boost* konvensional. Pengujian ini dilakukan untuk mengetahui bagaimana pengaruh *duty ratio* terhadap tegangan keluaran konverter *boost* konvensional ketika beban terpasang.

Beban yang digunakan pada pengujian ini bernilai 800Ω. Pengujian dilakukan dengan cara menghubungkan beban dengan pin keluaran konverter. Kemudian nilai tegangan pada sisi beban yang terbaca pada *voltmeter* dicatat lalu dibandingkan dengan nilai tegangan secara teoritis. Hasil pengujian diperlihatkan pada Tabel 4.1.

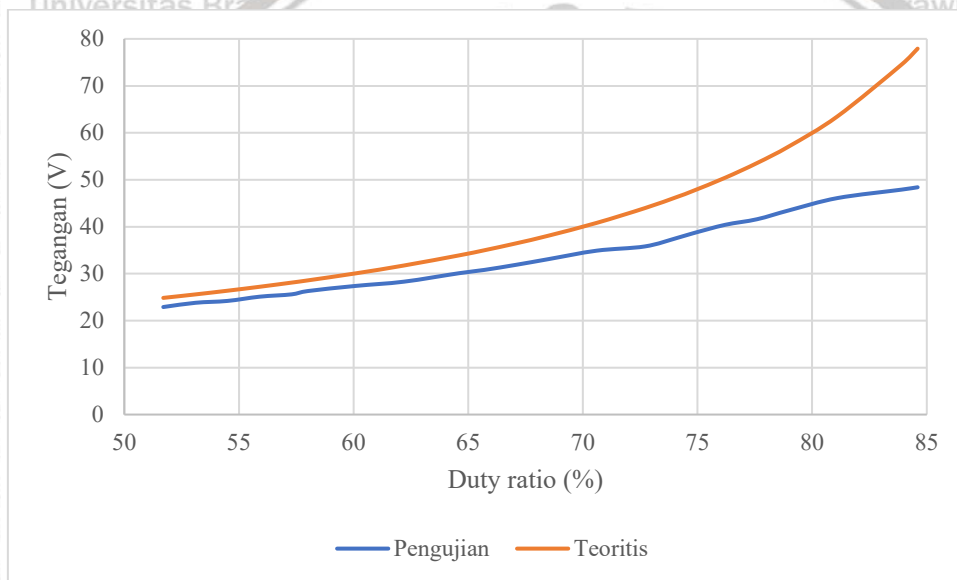
Tabel 4. 1 Hasil pengujian tegangan keluaran konverter *boost* konvensional

No.	<i>Duty Ratio</i>	<i>V_{out}</i>	
		Pengujian	Teoritis
1	51.7	22.9	24.8
2	53.1	23.8	25.5
3	54.5	24.2	26.3
4	55.9	25.1	27.2
5	57.3	25.6	28.1
6	58	26.3	28.5
7	60.1	27.4	30.0
8	62.2	28.3	31.7
9	64.6	30.1	33.8
10	65.7	30.8	34.9
11	67.1	31.9	36.4
12	68.5	33.1	38.0
13	70.6	34.9	40.8
14	72.7	35.8	43.9
15	74.1	37.6	46.3
16	74.8	38.6	47.6
17	76.2	40.4	50.4
18	77.6	41.6	53.5
19	79	43.5	57.1



20	81.1	46.1	63.4
21	83.9	47.9	74.5
22	84.6	48.4	77.9

Dari hasil pengujian dan perhitungan secara teoritis pada tabel 4.1, terkait hasil pengujian tegangan keluaran konverter *boost* konvensional, selanjutnya dibuat grafik untuk memudahkan pembacaan serta analisis dari pengaruh hubungan *duty ratio* terhadap tegangan keluaran konverter *boost* konvensional. Grafik pengujian diperlihatkan pada Gambar 4.9. Sumbu absis menyatakan besaran *duty ratio* (%) dan sumbu ordinat menyatakan besaran tegangan (V). Garis biru merupakan nilai tegangan keluaran hasil dari pengujian sedangkan garis merah merupakan nilai tegangan hasil perhitungan secara teoritis.

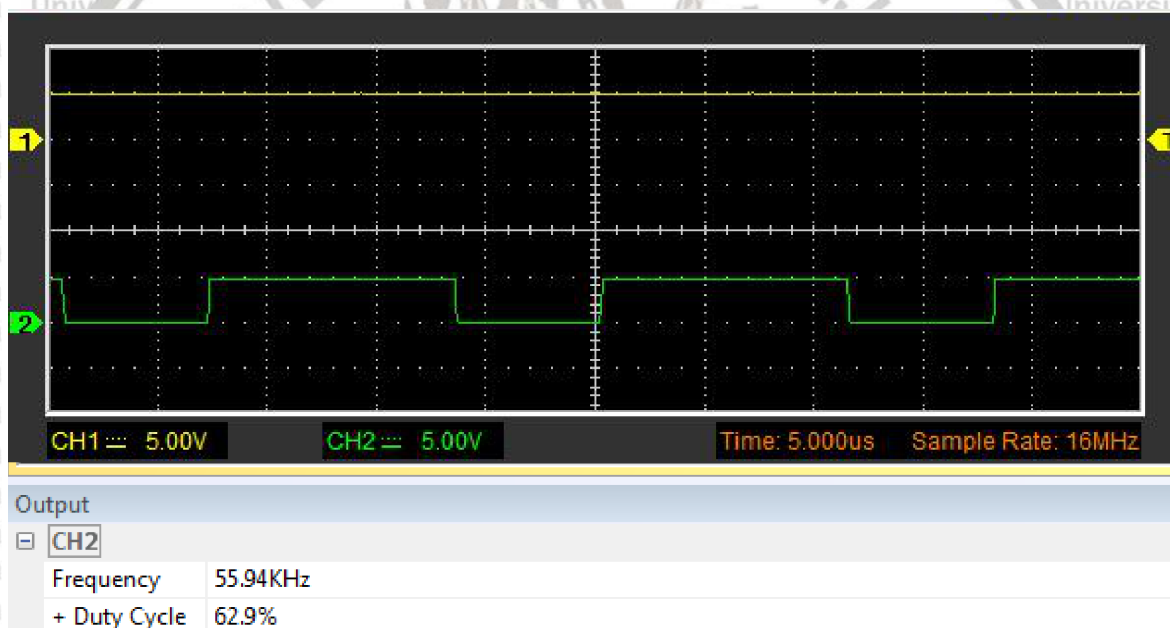


Gambar 4. 9 Grafik pengujian tegangan keluaran konverter *boost* konvensional

Gambar 4.9 menunjukkan hubungan tegangan keluaran hasil pengujian dan teoritis terhadap penambahan *duty ratio* konverter *boost* konvensional. Grafik tersebut memperlihatkan bahwa semakin tinggi *duty ratio* maka tegangan keluaran hasil pengujian maupun teoritis akan semakin tinggi juga meskipun perbedaan *gain* tegangan antara hasil pengujian dan teoritis akan semakin besar seiring bertambahnya nilai *duty ratio*. Dari hasil tersebut dapat disimpulkan bahwa nilai *gain* tegangan keluaran baik pada hasil pengujian maupun teoritis akan selalu naik berapapun nilai *duty ratio*-nya.

4.3.2 Pengujian Tegangan Keluaran *Two-phase Interleaved Boost Converter* Berbasis Sel Pengali Tegangan *Diode-Capacitor*

Pengujian selanjutnya adalah pengujian tegangan keluaran *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor*. Pengujian ini dilakukan untuk mengetahui bagaimana pengaruh *duty ratio* terhadap tegangan keluaran *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor* ketika beban terpasang. Beban yang digunakan pada pengujian ini bernilai 800Ω . Pengambilan hasil pengamatan osiloskop tegangan keluaran konverter dilakukan dengan menghubungkan sisi keluaran konverter dengan rangkaian pembagi tegangan. Rangkaian pembagi tegangan terdiri dari resistor seri yang masing-masing bernilai $68\text{ k}\Omega$ dan $3,3\text{ k}\Omega$. Osiloskop CH1 dihubungkan dengan kaki resistor $3,3\text{ k}\Omega$. Sedangkan osiloskop CH2 dihubungkan dengan pin *gate* MOSFET 1. Hasil pengamatan osiloskop diperlihatkan oleh Gambar 4.10, pada gambar tersebut sumbu absis menyatakan besaran waktu (ms) dan sumbu ordinat menyatakan besaran tegangan (V).



Gambar 4. 10 Hasil pengamatan osiloskop tegangan keluaran sisi keluaran konverter (kuning) dan tegangan masukan pin *gate* MOSFET 1 (hijau)

Sinyal warna kuning pada Gambar 4.10 adalah tegangan masukan dari pin *gate* MOSFET 1 yang terhubung dengan osiloskop CH1 sedangkan sinyal warna hijau pada Gambar 4.10 adalah tegangan masukan dari pin *gate* MOSFET 2 yang terhubung dengan osiloskop CH2. Gambar tersebut memperlihatkan bahwa tegangan keluaran konverter

berbentuk DC murni bernilai sekitar 4,5 V. Pehitungan dengan rumus pembagi tegangan dilakukan untuk mengetahui nilai tegangan sebenarnya. Perhitungan ditulis sebagai berikut:

$$V_o = \frac{R_1 + R_2}{R_2} V_o'$$

dengan,

$$R_1 = 68k\Omega, R_2 = 3,3k\Omega, \text{ dan } V_o' = 4,5V$$

maka,

$$V_o = \frac{3300 + 68000}{3300} 4,5$$

$$V_o = 97,22V$$

Nilai tegangan keluaran sebenarnya diperoleh dari perhitungan tersebut yaitu sebesar 97,22V pada *duty ratio* 62,9 %.

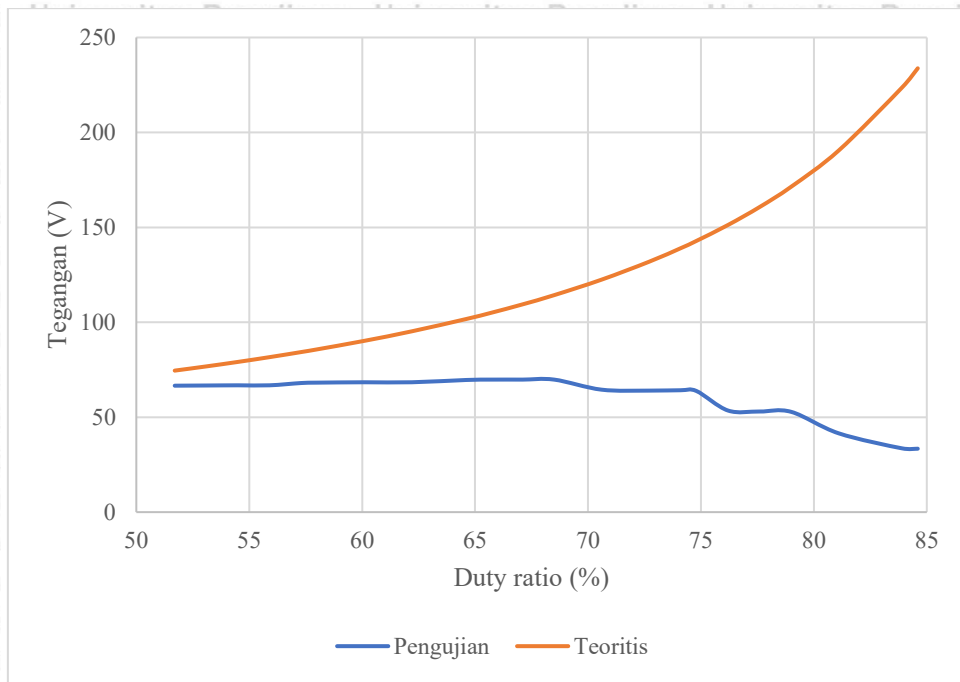
Selanjutnya akan dilakukan pengambilan data pengujian nilai tegangan keluaran konverter terhadap *duty ratio*. Pengambilan data pengujian dilakukan dengan cara menghubungkan beban dengan pin keluaran konverter dan *voltmeter*. Kemudian nilai tegangan pada sisi beban yang terbaca pada *voltmeter* dicatat lalu dibandingkan dengan nilai tegangan secara teoritis. Hasil pengujian diperlihatkan pada Tabel 4.2.

Tabel 4. 2 Hasil pengujian tegangan keluaran *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor*

No	Duty Ratio	Vout	
		Pengujian	Teoritis
1	51.7	66.6	74.5
2	53.1	66.7	76.7
3	54.5	66.8	79.1
4	55.9	66.8	81.6
5	57.3	68	84.3
6	58	68.2	85.7
7	60.1	68.4	90.2
8	62.2	68.4	95.2
9	64.6	69.6	101.6
10	65.7	69.8	104.9
11	67.1	69.8	109.4

12	68.5	69.8	114.2
13	70.6	64.5	122.4
14	72.7	64	131.8
15	74.1	64.2	138.9
16	74.8	63.8	142.8
17	76.2	53.5	151.2
18	77.6	53	160.7
19	79	52.8	171.4
20	81.1	41.5	190.4
21	83.9	33.6	223.6
22	84.6	33.4	233.7

Dari hasil pengujian dan perhitungan secara teoritis pada tabel 4.2 terkait hasil pengujian tegangan keluaran *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor*, selanjutnya dibuat grafik untuk memudahkan pembacaan serta analisis dari pengaruh hubungan *duty ratio* terhadap tegangan keluaran *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor*. Grafik pengujian diperlihatkan pada Gambar 4.11. Sumbu absis menyatakan besaran *duty ratio* (%) dan sumbu ordinat menyatakan besaran tegangan (V). Garis biru merupakan nilai tegangan keluaran hasil dari pengujian sedangkan garis merah merupakan nilai tegangan hasil perhitungan secara teoritis.



Gambar 4. 11 Grafik pengujian tegangan keluaran *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor*

Gambar 4.11 menunjukkan hubungan tegangan keluaran hasil pengujian dan teoritis terhadap penambahan *duty ratio* pada *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor*. Grafik tersebut memperlihatkan semakin tinggi *duty ratio* maka tegangan keluaran dari perhitungan teoritis akan semakin tinggi. Semakin tinggi *duty ratio* maka tegangan keluaran pada hasil pengujian juga akan semakin tinggi namun hanya sampai pada *duty ratio* 68% saja. Berbeda dengan perhitungan teoritis, pada *duty ratio* di atas 68%, tegangan keluaran hasil pengujian akan terus menurun. Perbedaan ini semakin membesar seiring dengan kenaikan *duty ratio*. Kurva ideal memperlihatkan bahwa *gain* tegangan naik secara eksponensial terhadap *duty ratio*, sedangkan kurva hasil pengujian menunjukkan kenaikan *gain* tegangan yang relatif kecil terhadap *duty ratio*, bahkan menurun ketika nilai *duty ratio* lebih besar 68%. Penurunan *gain* tegangan ini disebabkan oleh adanya kenaikan rugi-rugi pada induktor dan sakelar elektronik seiring dengan kenaikan arus akibat kenaikan *duty ratio* (Lakkas, 2014). Beberapa kemungkinan penyebab induktor tidak bekerja dengan semestinya salah satunya yaitu ketidaksesuaian inti induktor dengan frekuensi yang diterapkan. Frekuensi yang terlalu tinggi dapat menyebabkan kejenuhan pada inti induktor dengan bahan tertentu. Ketika inti induktor jenuh maka tegangan pada induktor tidak akan naik meskipun arus yang melewati induktor tersebut dinaikkan. Dari hasil tersebut dapat disimpulkan bahwa nilai *gain* tegangan keluaran pada hasil pengujian akan naik sampai pada *duty ratio* 68% saja.

4.3.3 Perbandingan Tegangan Keluaran

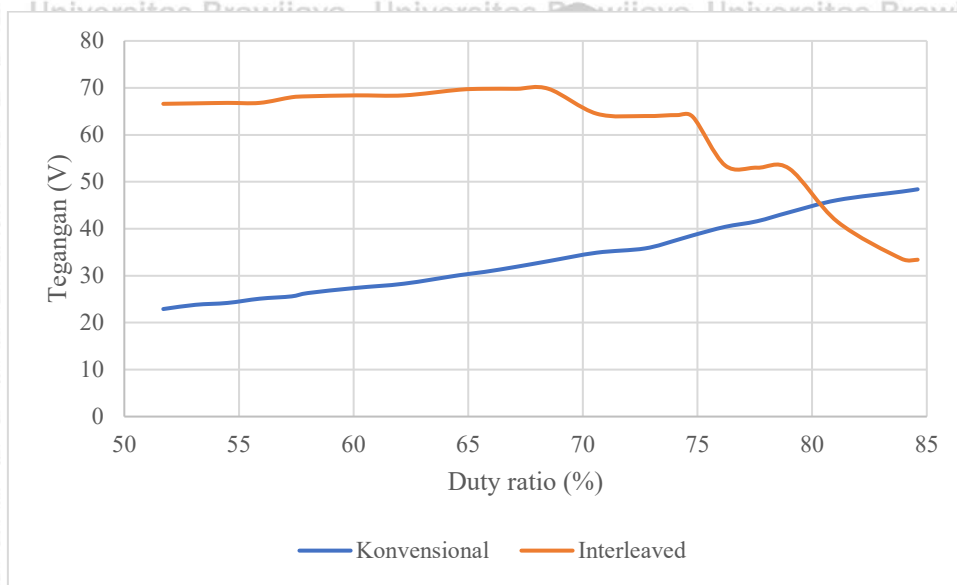
Setelah hasil pengujian nilai tegangan keluaran masing-masing konverter diperoleh, selanjutnya nilai tegangan keluaran hasil pengujian kedua konverter tersebut dibandingkan dan dianalisis. Analisis perbandingan ini dilakukan untuk mengetahui bagaimana *gain* tegangan keluaran masing-masing konverter pada *duty ratio* tertentu. Disamping itu perbandingan ini juga dilakukan untuk mengetahui berapa rentang *duty ratio* yang disarankan pada masing-masing konverter untuk bekerja secara optimal. Hasil perbandingan diperlihatkan pada Tabel 4.3.

Tabel 4. 3 Perbandingan hasil pengujian tegangan keluaran konverter *boost* konvensional dengan *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor*

No	Duty Ratio	Vout	
		Konvensional	Interleaved
1	51.7	22.9	66.6
2	53.1	23.8	66.7
3	54.5	24.2	66.8
4	55.9	25.1	66.8
5	57.3	25.6	68
6	58	26.3	68.2
7	60.1	27.4	68.4
8	62.2	28.3	68.4
9	64.6	30.1	69.6
10	65.7	30.8	69.8
11	67.1	31.9	69.8
12	68.5	33.1	69.8
13	70.6	34.9	64.5
14	72.7	35.8	64
15	74.1	37.6	64.2
16	74.8	38.6	63.8
17	76.2	40.4	53.5
18	77.6	41.6	53
19	79	43.5	52.8
20	81.1	46.1	41.5

21	83.9	47.9	33.6
22	84.6	48.4	33.4

Grafik pengujian diperlihatkan pada Gambar 4.12. Sumbu absis menyatakan besaran *duty ratio* (%) dan sumbu ordinat menyatakan besaran tegangan (V). Garis biru merupakan nilai tegangan keluaran hasil pengujian konverter *boost* konvensional sedangkan garis merah merupakan nilai tegangan keluaran hasil pengujian *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor*.



Gambar 4. 12 Grafik perbandingan hasil pengujian tegangan keluaran konverter *boost* konvensional dengan *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor*

Gambar 4.12 menunjukkan perbandingan hasil pengujian tegangan keluaran konverter *boost* konvensional dengan *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor*. Grafik tersebut memperlihatkan tegangan keluaran pada *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor* lebih tinggi dibanding konverter *boost* konvensional pada *duty ratio* 50% hingga 80%. Terdapat perpotongan pada *duty ratio* sekitar 81,1% yang berarti pada *duty ratio* tersebut *gain* tegangan antara kedua konverter bernilai sama. Sedangkan pada *duty ratio* di atas 81,1% tegangan keluaran pada konverter *boost* konvensional lebih tinggi dibanding tegangan keluaran *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor*. Dari hasil tersebut dapat disimpulkan bahwa penggunaan *two-phase interleaved boost coverter* berbasis sel pengali tegangan *diode-capacitor* disarankan untuk *duty ratio* di

bawah 80% karena pada *duty ratio* di bawah 80% *gain* tegangan konverter tersebut masih lebih tinggi dari konverter *boost* konvensional. Sebaliknya untuk *duty ratio* di atas 80% penggunaan konverter *boost* konvensional lebih disarankan.



UNIVERSITAS BRAWIJAYA



BAB V

KESIMPULAN

5.1 Kesimpulan

Setelah memperoleh hasil pengujian dan perhitungan teoritis pada masing-masing konverter, maka didapatkan kesimpulan sebagai berikut:

1. Perancangan rangkaian pembangkit sinyal kendali tersusun dari rangkaian osilator kristal, rangkaian pembagi frekuensi, rangkaian pengatur *duty ratio*, dan rangkaian penggeser fasa.
2. Perancangan rangkaian *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor* tersusun dari dua buah induktor yang digunakan untuk menyimpan dan melepas tegangan, dua buah MOSFET sebagai switch pemutus dan penyambung tegangan, dua buah kapasitor sebagai kapasitor pengali tegangan, sebuah kapasitor pada sisi keluaran sebagai filter, dan tiga buah dioda sebagai penyearah.
3. Hasil pengujian pada konverter *boost* konvensional memperlihatkan nilai tegangan keluaran baik pada hasil pengujian maupun teoritis akan selalu naik berapapun nilai *duty ratio*-nya. Sedangkan pada *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor*, nilai tegangan keluaran pada hasil pengujian akan naik sampai pada *duty ratio* 68% saja.
4. Penguatan tegangan keluaran pada *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor* lebih tinggi dibanding konverter *boost* konvensional pada *duty ratio* diatas 50% hingga 80%. Penggunaan *two-phase interleaved boost converter* berbasis sel pengali tegangan *diode-capacitor* disarankan untuk *duty ratio* di bawah 80% karena pada *duty ratio* di bawah 80% penguatan tegangan konverter tersebut masih lebih tinggi dari konverter *boost* konvensional. Sebaliknya untuk *duty ratio* di atas 80% penggunaan konverter *boost* konvensional lebih disarankan.

5.2 Saran

Dari hasil penelitian yang diperoleh saran yang dapat diberikan untuk penelitian yang lebih lanjut yaitu:

1. Melakukan penelitian dengan menggunakan induktor dengan inti yang tersusun dari bahan yang bervariasi.
2. Jika diinginkan *gain* tegangan yang lebih tinggi, dapat dilakukan dengan menambah jumlah rangkaian sel pengali tegangan.

UNIVERSITAS BRAWIJAYA



DAFTAR PUSTAKA

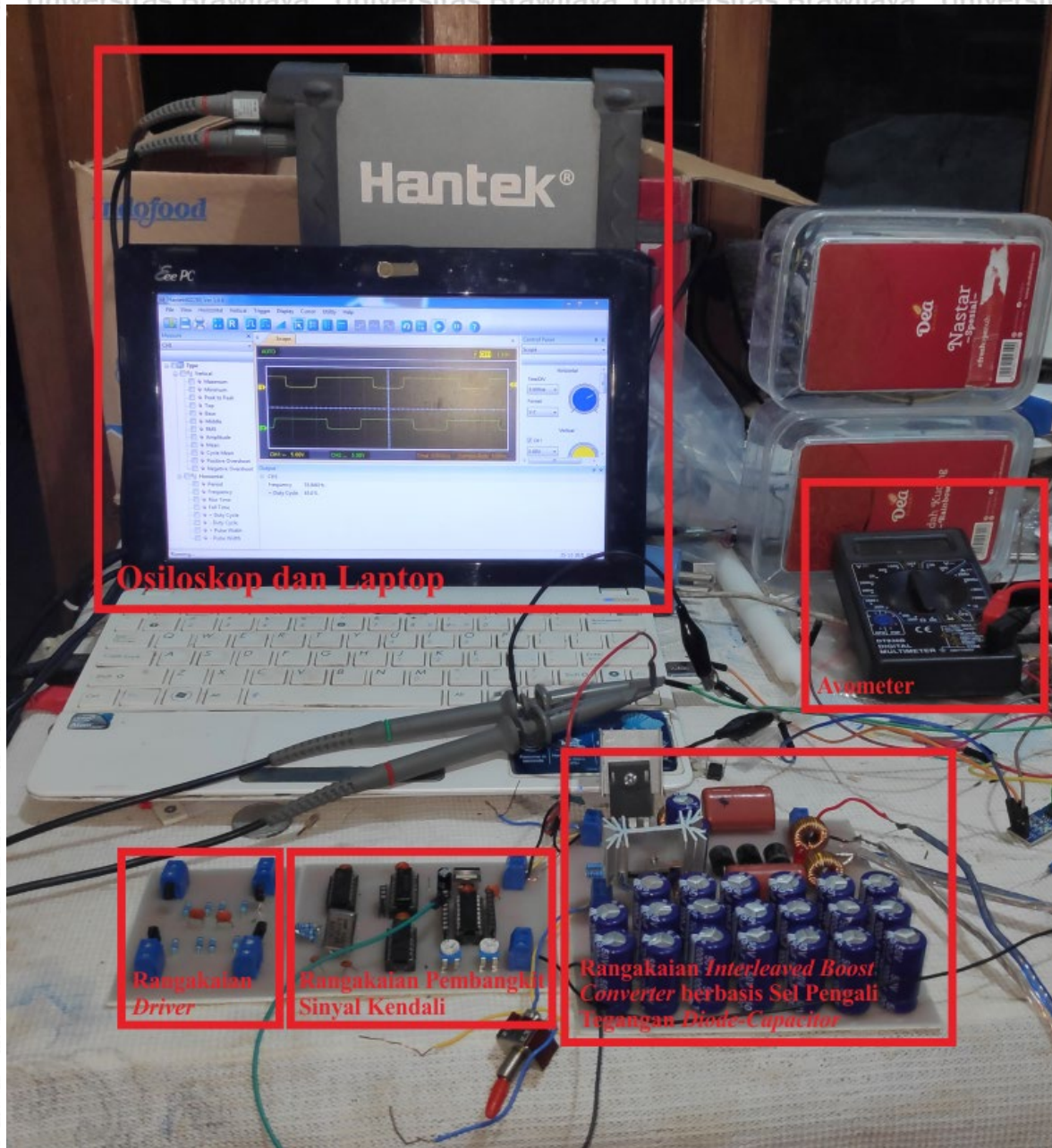
- Ahmadi, R. and M. Ferdowsi. (2014). "Improving the Performance of a Line Regulating Converter in a Converter-Dominated DC Microgrid System". *IEEE Transactions on Smart Grid*, vol. 5, pp. 2553-2563, 2014.
- Ali, Babar C., et al. (2021). "High Efficiency High Gain DC-DC Boost Converter Using PID Controller for Photovoltaic Applications". Pakistan: Comsats University.
- Anand, S., and B. Fernandes. (2010). "Optimal voltage level for DC microgrids". *IECON 2010-36th Annual Conf. on IEEE Ind. Electron. Society*. IEEE, 2010, pp. 3034–3039.
- Baddipadiga, Bhanu Prashant Reddy. (2016). "High-Voltage-Gain DC-DC Power Electronic Converters -- New Topologies and Classification". *Doctoral Dissertations*. 2526. https://scholarsmine.mst.edu/doctoral_dissertations/2526.
- Diaz, Enrique R., et al. (2015). "An Overview of Low Voltage DC Distribution Systems for Residential Applications". *Proceedings of the 5th IEEE International Conference on Consumer Electronics (IEEE ICCE-Berlin 2015)*.
- Hart, Daniel W. (2011). *Power Electronics*. USA: McGraw-Hill.
- Kazimierczuk, Marian K. (2008). *Pulse-width Modulated DC-DC Power Converters*. Chicester: John Wiley & Sons, Ltd.
- Lakkas, George. (2016). "MOSFET power losses and how they affect power-supply efficiency". *Analog Applications Journal*, 2016. Texas Instruments.
- Li, W., X. Mou, Y. Zhou, and C. Marnay. (2012). "On Voltage Standards for DC Home Microgrids Energized by Distributed Sources". *2012 7th Int. Power Electron. and Motion Control Conf. (IPEMC)*, vol. 3, June 2012, pp. 2282–2286.
- Yu, X., X. She, X. Zhou, and A. Q. Huang, "Power Management for DC Microgrid Enabled by Solid-State Transformer". *IEEE Transactions on Smart Grid*, vol. 5, pp. 954-965, 2014.

UNIVERSITAS BRAWIJAYA



LAMPIRAN

Lampiran 1.1 Dokumentasi Alat Keseluruhan Alat



Osiloskop dan Laptop

Avameter

Rangkaian Driver

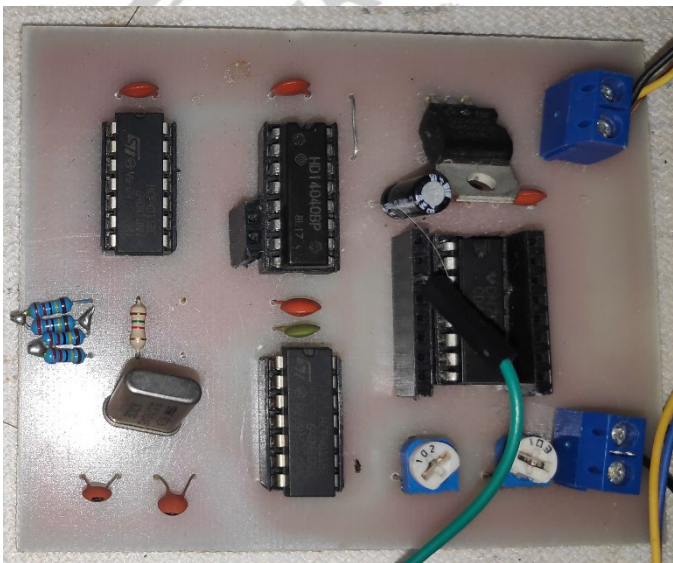
Rangkaian Pembangkit Sinyal Kendali

Rangkaian Interleaved Boost Converter berbasis Sel Pengali Tegangan Diode-Capacitor

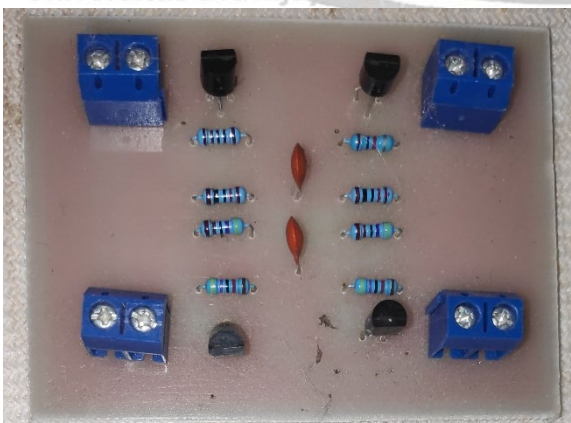
Rangkaian *Interleaved Boost Converter* Berbasis Sel Pengali Tegangan Diode-Capacitor



Rangkaian Pembangkit Sinyal Kendali



Rangkaian *Driver*



Aktuator (*Accu*)





CD4020B, CD4024B, CD4040B Types

CMOS Ripple-Carry Binary Counter/Dividers

High-Voltage Types (20-Volt Rating)

CD4020B — 14 Stage

CD4024B — 7 Stage

CD4040B — 12 Stage

■ CD4020B, CD4024B, and CD4040B are ripple-carry binary counters. All counter stages are master-slave flip-flops. The state of a counter advances one count on the negative transition of each input pulse; a high level on the RESET line resets the counter to its all zeros state. Schmitt trigger action on the input-pulse line permits unlimited rise and fall times. All inputs and outputs are buffered.

The CD4020B and CD4040B types are supplied in 18-lead hermetic dual-in-line ceramic packages (FSA suffix), 18-lead dual-in-line plastic packages (E suffix), 18-lead small-outline packages (NSR suffix), and 18-lead thin shrink small-outline packages (PW and PWR suffixes). The CD4024B type also is supplied in 18-lead small-outline packages (M and MB6 suffixes).

The CD4024B types are supplied in 14-lead hermetic dual-in-line ceramic packages (FSA suffix), 14-lead dual-in-line plastic packages (E suffix), 14-lead small-outline packages (M, MT, M98, and NSR suffixes), and 14-lead thin shrink small-outline packages (PW and PWR suffixes).

MAXIMUM RATINGS, Absolute-Maximum Values:
DC SUPPLY-VOLTAGE RANGE, (V_{DD})

Voltages referenced to V_{SS} Terminal) -0.5V to +20V

INPUT VOLTAGE RANGE, ALL INPUTS -0.5V to V_{DD} +0.5V

DC INPUT CURRENT, ANY ONE INPUT ±10mA

POWER DISSIPATION PER PACKAGE (P_D):

For T_A = -55°C to +100°C 500mW

For T_A = +100°C to +125°C Derate Linearly at 12mW/°C to 200mW

DEVICE DISSIPATION PER OUTPUT TRANSISTOR

FOR T_A = FULL PACKAGE-TEMPERATURE RANGE (All Package Types) 100mW

OPERATING-TEMPERATURE RANGE (T_A) -55°C to +125°C

STORAGE TEMPERATURE RANGE (T_{stg}) -65°C to +150°C

LEAD TEMPERATURE (DURING SOLDERING):

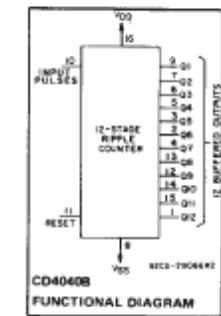
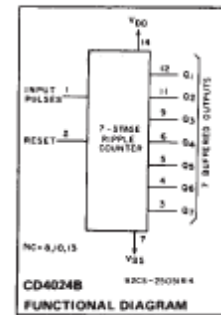
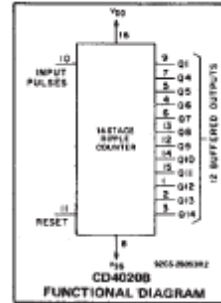
At distance 1/16 ± 1/32 inch (1.59 ± 0.79mm) from case for 10s max +265°C

Features:

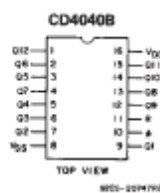
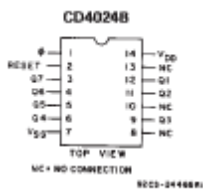
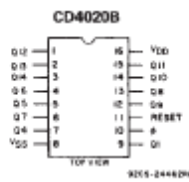
- Medium-speed operation
- Fully static operation
- Buffered inputs and outputs
- 100% tested for quiescent current at 20 V
- Standardized, symmetrical output characteristics
- Fully static operation
- Common reset
- 5-V, 10-V, and 15-V parametric ratings
- Maximum input current of 1 μA at 18 V over full package-temperature range; 100 nA at 18 V and 25°C
- Noise margin (over full package-temperature range):
 - 1 V at V_{DD} = 5 V
 - 2 V at V_{DD} = 10 V
 - 2.5 V at V_{DD} = 15 V
- Meets all requirements of JEDEC Tentative Standard No. 13B, "Standard Specifications for Description of 'B' Series CMOS Devices"

Applications:

- Control counters
- Timers
- Frequency dividers
- Time-delay circuits



TERMINAL ASSIGNMENTS



TIGER ELECTRONIC CO.,LTD **CD4011**

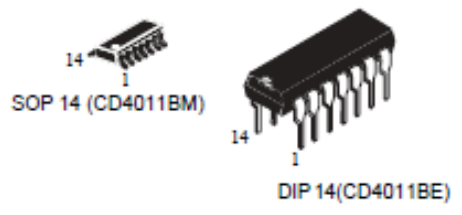


Description

The CD4011 NAND gates provide the system designer with direct implementation of the NAND function.

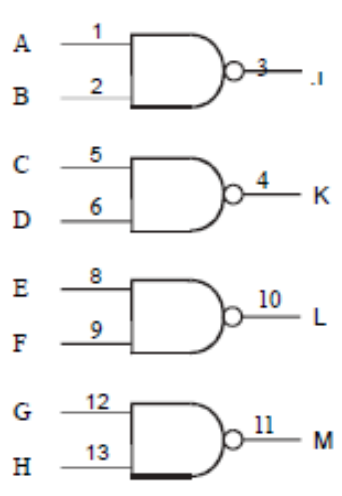
Features

- Operating Voltage Range: 3.0 to 18 V
- Maximum input current of 1 at 18 V over full package-temperature range 100 nA at 18 V and 25 °C
- Noise margin (over full package temperature range):
 - 1.0 V min @ 5.0 V supply
 - 2.0 V min @ 10.0 V supply
 - 2.5 V min @ 15.0 V supply



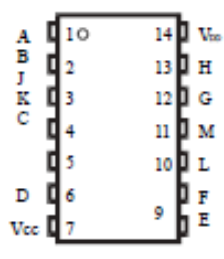
Package

Logic Diagram



PIN 14 = V_{DD}
PIN 7 = V_{CC}

Pin Assignment



Function Table

Inputs		Output
C	D	J = A•B
E	F	K = C•D
G	H	L = E•F
H	H	M = G•H
H	L	L
L	H	H
L	L	H



CD4094B Types

CMOS 8-Stage Shift-and-Store Bus Register

High-Voltage Types (20-Volt Rating)

■ CD4094B is an 8-stage serial shift register having a storage latch associated with each stage for strobing data from the serial input to parallel buffered 3-state outputs. The parallel outputs may be connected directly to common bus lines. Data is shifted on positive clock transitions. The data in each shift register stage is transferred to the storage register when the STROBE input is high. Data in the storage register appears at the outputs whenever the OUTPUT-ENABLE signal is high.

Two serial outputs are available for cascading a number of CD4094B devices. Data is available at the Q_8 serial output terminal on positive clock edges to allow for high-speed operation in cascaded systems in which the clock rise time is fast. The same serial information, available at the Q_1 terminal on the next negative clock edge, provides a means for cascading CD4094B devices when the clock rise time is slow.

The CD4094B types are supplied in 16-lead hermetic dual-in-line ceramic packages (D and F suffixes), 16-lead dual-in-line plastic package (E suffix), and in chip form (H suffix).

Features:

- 3-state parallel outputs for connection to common bus
- Separate serial outputs synchronous to both positive and negative clock edges for cascading
- Medium speed operation — 5 MHz at 10 V (typ.)
- Standardized, symmetrical output characteristics
- 100% tested for quiescent current at 20 V
- Maximum input current of 1 μ A at 18 V over full package-temperature range; 100 nA at 18 V and 25°C
- Noise margin (full package temperature range): 1 V at $V_{DD} = 5$ V 2 V at $V_{DD} = 10$ V
2.5 V at $V_{DD} = 15$ V
- 5-V, 10-V, and 15-V parametric ratings
- Meets all requirements of JEDEC Tentative Standard No. 13B, "Standard Specifications for Description of 'B' Series CMOS Devices"

Applications:

- Serial-to-parallel data conversion
- Remote control holding register
- Dual-rank shift, hold, and bus applications

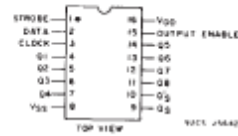
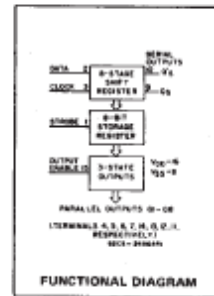


Fig. 1 - Terminal assignment.

MAXIMUM RATINGS, Absolute-Maximum Values:

DC SUPPLY-VOLTAGE RANGE, (V_{DD}) -0.5V to +20V
Voltages referenced to V_{SS} Terminal	
INPUT VOLTAGE RANGE, ALL INPUTS -0.5V to $V_{DD} + 0.5$ V
DC INPUT CURRENT, ANY ONE INPUT ± 10 mA
POWER DISSIPATION PER PACKAGE (P_{pk}):	
For $T_A = -55^\circ\text{C}$ to $+100^\circ\text{C}$ 500mW
For $T_A = +100^\circ\text{C}$ to $+125^\circ\text{C}$ Derate Linearly at 12mW/ $^\circ\text{C}$ to 200mW
DEVIATE LINEARITY AT 12mW/ $^\circ\text{C}$	
DEVICE DISSIPATION PER OUTPUT TRANSISTOR	
FOR $T_A = \text{FULL PACKAGE-TEMPERATURE RANGE (All Package Types)}$ 100mW
OPERATING-TEMPERATURE RANGE (T_A) -55°C to $+125^\circ\text{C}$
STORAGE TEMPERATURE RANGE (T_{stg}) -65°C to $+150^\circ\text{C}$
LEAD TEMPERATURE (DURING SOLDERING):	
At distance 1/16 \pm 1/32 inch (1.59 \pm 0.78mm) from case for 10s max $+265^\circ\text{C}$

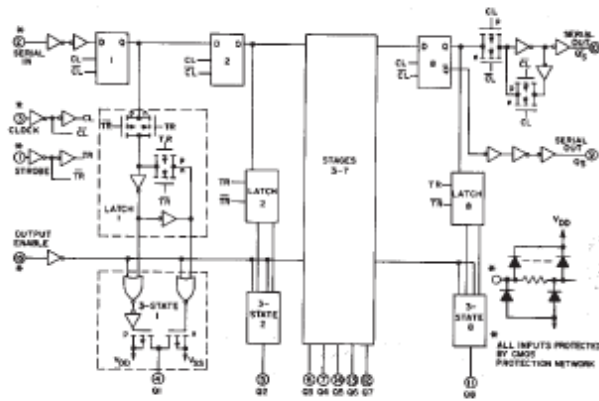


Fig. 2 - CD4094B Logic diagram.

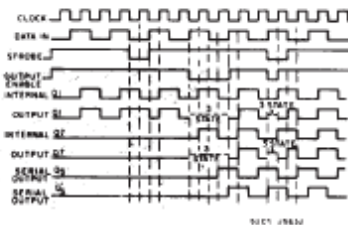


Fig. 3 - Timing diagram.



STW45NM60

N-channel 650V @ T_{jmax} - 0.09 Ω - 45A - TO-247
MDmesh™ Power MOSFET

Features

Type	V_{DS} (@ T_{jmax})	$R_{DS(on)}$	I_D
STW45NM60	650V	< 0.11 Ω	45A

- High dv/dt and avalanche capabilities
- 100% avalanche tested
- Low input capacitance and gate charge
- Low gate input resistance

Description

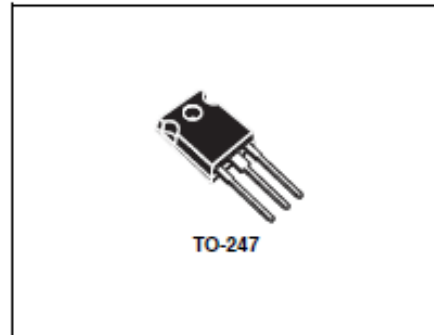
The MDmesh™ is a new revolutionary Power MOSFET technology that associates the multiple drain process with the Company's PowerMESH™ horizontal layout. The resulting product has an outstanding low on-resistance, impressively high dv/dt and excellent avalanche characteristics. The adoption of the Company's proprietary strip technique yields overall dynamic performance that is significantly better than that of similar competitor's products.

Application

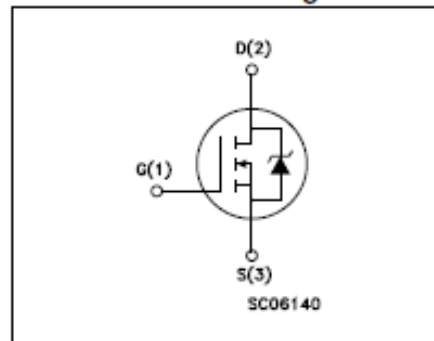
- Switching application

Order code

Part number	Marking	Package	Packaging
STW45NM60	W45NM60	TO-247	Tube



Internal schematic diagram





10A05-10A10

Plastic Silicon Rectifiers

VOLTAGE RANGE: 50 --- 1000 V

CURRENT: 10.0 A



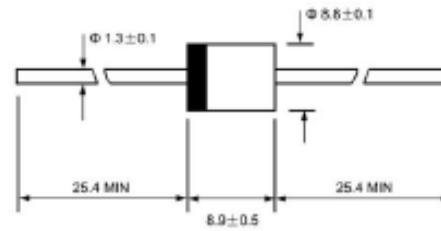
Features

- ◇ Low cost
- ◇ Diffused junction
- ◇ Low leakage
- ◇ Low forward voltage drop
- ◇ High current capability
- ◇ Easily cleaned with Freon, Alcohol, Isopropanol and similar solvents
- ◇ The plastic material carries U/L recognition 94V-0

Mechanical Data

- ◇ Case: JEDEC R-6, molded plastic
- ◇ Polarity: Color band denotes cathode
- ◇ Weight: 0.072 ounces, 2.04 grams
- ◇ Mounting position: Any

R - 6



Dimensions in millimeters

MAXIMUM RATINGS AND ELECTRICAL CHARACTERISTICS

Ratings at 25°C ambient temperature unless otherwise specified.

Single phase, half wave, 60 Hz resistive or inductive load. For capacitive load, derate by 20%.

		10A05	10A1	10A2	10A4	10A6	10A8	10A10	UNITS
Maximum recurrent peak reverse voltage	V_{RRM}	50	100	200	400	600	800	1000	V
Maximum RMS voltage	V_{RMS}	35	70	140	280	420	560	700	V
Maximum DC blocking voltage	V_{DC}	50	100	200	400	600	800	1000	V
Maximum average forward rectified current 9.5mm lead length, @ $T_A = -75^\circ\text{C}$	$I_{F(AV)}$	10.0							A
Peak forward surge current 8.3ms single half-sine-wave superimposed on rated load @ $T_J = 125^\circ\text{C}$	I_{FSM}	400.0							A
Maximum instantaneous forward voltage @ 10.0 A	V_F	1.0							V
Maximum reverse current @ $T_A = 25^\circ\text{C}$ at rated DC blocking voltage @ $T_A = 100^\circ\text{C}$	I_R	10.0 100.0							μA
Typical junction capacitance (Note1)	C_J	120							pF
Typical thermal resistance (Note2)	$R_{\theta JA}$	10							$^\circ\text{C}/\text{W}$
Operating junction temperature range	T_J	-55 --- +150							$^\circ\text{C}$
Storage temperature range	T_{STG}	-55 --- +150							$^\circ\text{C}$

NOTE: 1. Measured at 1.0MHz and applied reverse voltage of 4.0V DC.

2. Thermal resistance from junction to ambient.

