

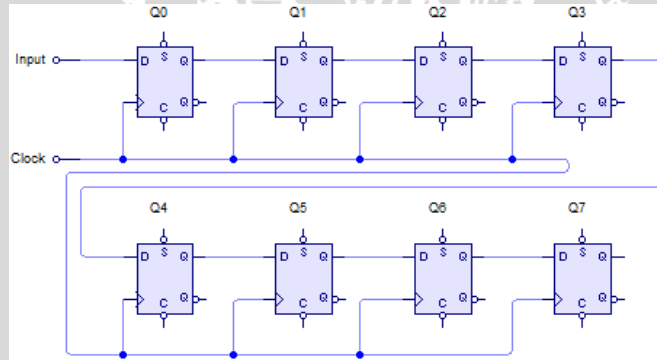
BAB IV

PERANCANGAN RANGKAIAN

Bab ini membahas tentang langkah-langkah perancangan IC *shift register 8 bit SISO* meliputi penentuan rangkaian logika yang akan digunakan, penentuan spesifikasi dari IC yang akan dirancang, parameter-parameter transistor PMOS dan NMOS yang akan digunakan dalam perhitungan, perbandingan nilai W dan L yang akan digunakan, nilai VTC, *propagation delay*.

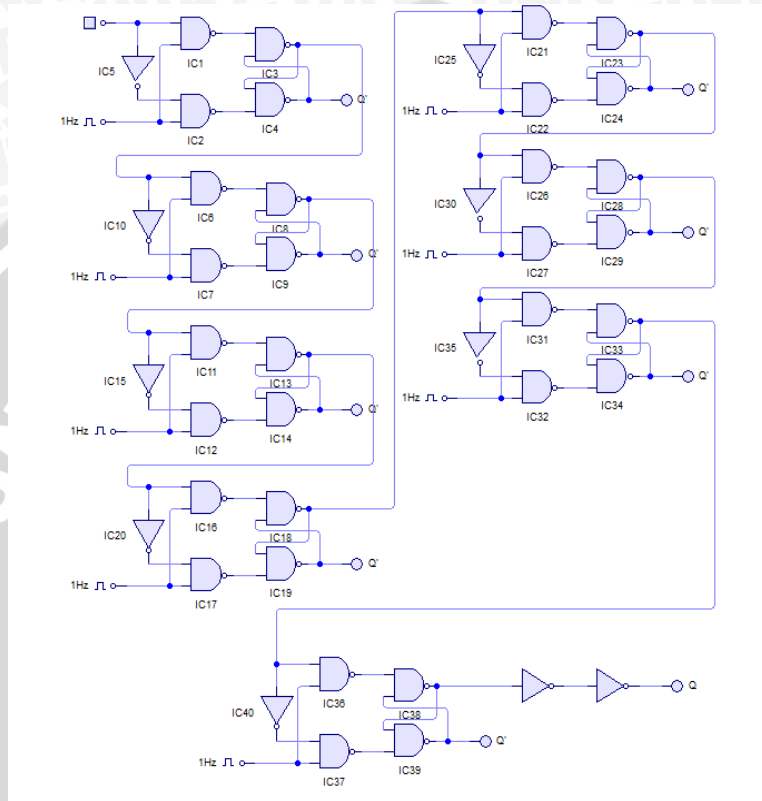
4.1 Perancangan Rangkaian Logika

Rangkaian IC *shift register 8 bit Serial In Serial Out* terdiri atas delapan buah flip-flop yang terhubung satu sama lain secara seri jalur masukan dan keluarannya. Dalam perancangan ini menggunakan 8 buah flip-flop D. Gambar 4.1 menunjukkan rangkaian IC *Shift Register 8 bit Serial In Serial Out*.



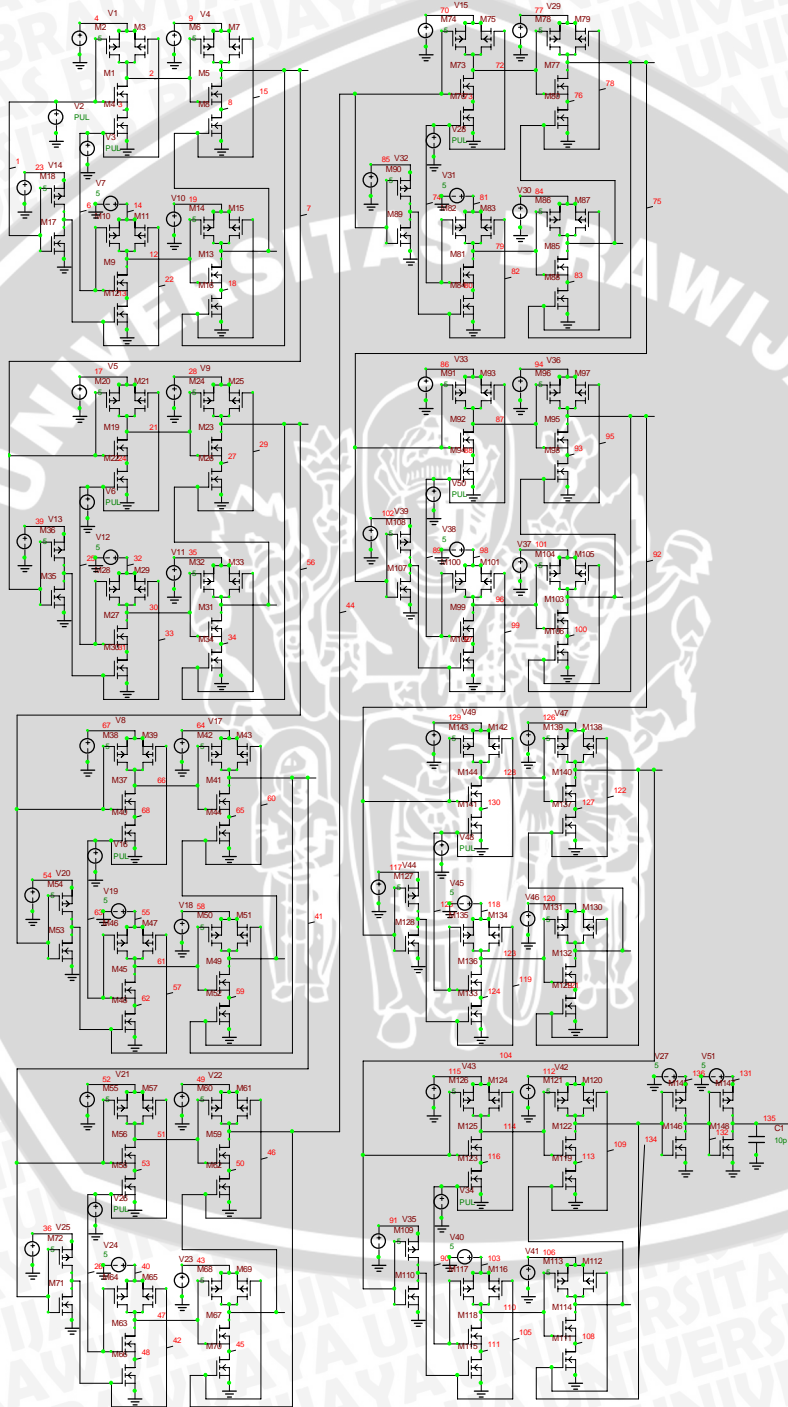
Gambar 4.1 Rangkaian *Shift Register 8 bit Serial In Serial Out*

Rangkaian logika IC *Shift Register* 8 bit *Serial In Serial Out* ditunjukkan dalam Gambar 4.2. Dalam satu flip-flop D terdapat 4 gerbang NAND dan 1 gerbang NOT. Jadi total gerbang NAND yang dibutuhkan sebanyak 32 buah dan total gerbang NOT sebanyak 8 buah.



Gambar 4.2 Rangkaian Gerbang Logika HCMOS IC *Shift Register* 8 bit *Serial In Serial Out*

Sedangkan rangkaian transistor IC *Shift Register* 8 bit *Serial In Serial Out* ditunjukkan dalam Gambar 4.3. Dalam satu rangkaian flip-flop transistor terdiri atas 9 PMOS dan 9 NMOS. Jadi total transistor PMOS dan NOMS yang dibutuhkan sebanyak 72 buah.



Gambar 4.3 Rangkaian Transistor-transistor pengganti HCMOS IC *Shift Register* 8 bit *Serial In Serial Out* (Grafik rangkaian B²Spice)

4.2 Parameter Perancangan

Dalam perancangan IC HCMOS *Shift Register Serial In Serial Out* terdapat karakteristik rangkaian yang ditentukan berdasarkan karakteristik yang terdapat dalam gerbang dasarnya yang bergantung pada keadaan bahan pembuat transistor. Adapun beberapa parameter dasar tersebut ditunjukkan dalam Tabel 4.1 yang sesuai dengan *owner's manual* dan *rule file* dalam perangkat lunak *Microwind2*.

Tabel 4.1 Parameter Transistor CMOS

Simbol	NMOS	PMOS	Keterangan
ϵ_{ox}	$3,45 \times 10^{-13} F/cm$		Konstanta dielektrik polisilikon
μ_p / μ_n	$580 cm^2 / V.s$	-	Mobilitas rata-rata elektron dalam saluran drain dan source
μ_n / μ_p	-	$230 cm^2 / V.s$	Mobilitas rata-rata hole dalam saluran drain dan source
V_{TR}	1 V	-1 V	Tegangan ambang pada PMOS dan NMOS
Γ	0,4 V		GAMMA balik threshold parameter
$2\phi_F$	0,3 V		PHI, surface potential at strong inversion
t_{ox}	15 nm		Ketebalan Oksidasi gerbang (gate)
V_{DD}	5 V		Tegangan Catu
k_n	$300 \mu A/V^2$	-	Parameter transkonduksi parameter NMOS
k_p	-	$120 \mu A/V^2$	Parameter transkonduksi parameter PMOS

4.3 Perancangan Nilai W dan L Transistor

Perancangan nilai perbandingan W dan L dilakukan agar perancangan rangkaian mendekati kondisi yang ideal, terutama di bagian disipasi daya yang rendah, *propagation delay* cepat dan kondisi keluaran yang simetris. Tujuan menentukan nilai dimensi transistor NMOS dan PMOS untuk mendapatkan karakteristik nilai alih tegangan (VTC) yang simetris agar diperoleh tanggapan transien yang simetris pula. VTC yang simetris diperoleh saat nilai tegangan ambang (V_{Th}) inverter setengah dari nilai tegangan catu V_{DD} dan nilai $V_{T,n} = |V_{T,p}|$.

Nilai k_R adalah rasio k_n/k_p yaitu.

$$\frac{1}{2} \cdot 5 = \frac{1 + \sqrt{\frac{k_p}{k_n}(5+(-1))}}{1 + \sqrt{\frac{k_p}{k_n}}}$$

$$2,5 + 2,5 \sqrt{\frac{k_p}{k_n}} = 1 + 4 \sqrt{\frac{k_p}{k_n}}$$

$$2,5 - 1 = 4 \sqrt{\frac{k_p}{k_n}} - 2,5 \sqrt{\frac{k_p}{k_n}}$$

$$1,5 = 1,5 \sqrt{\frac{k_p}{k_n}} \leftrightarrow 1 = \sqrt{\frac{k_p}{k_n}} \leftrightarrow 1 = \frac{1}{k_r}$$

$$\frac{k_n}{k_p} = 1 \leftrightarrow \frac{\mu_p C_{OX} \left(\frac{W}{L}\right)_p}{\mu_n C_{OX} \left(\frac{W}{L}\right)_n} = 1$$

$$\left(\frac{W}{L}\right)_p = \frac{\mu_n}{\mu_p} \left(\frac{W}{L}\right)_n$$

Dengan memasukkan nilai $\mu_p = 230 \text{ cm}^2/V.s$ dan $\mu_n = 580 \text{ cm}^2/V.s$ maka

didapat

$$\left(\frac{W}{L}\right)_p = \frac{580 \text{ cm}^2/V.s}{230 \text{ cm}^2/V.s} \left(\frac{W}{L}\right)_n$$

$$\left(\frac{W}{L}\right)_p = 2,52 \left(\frac{W}{L}\right)_n \tag{4.1}$$

Dengan demikian diperoleh perbandingan antara lebar difusi dan polisilikon transistor PMOS dan NMOS adalah 1 : 2,52

Perancangan berikutnya adalah membandingkan $W_n : L_n$ dan juga $W_p : L_p$. Menghitung nilai $W_n : L_n$ dilakukan dengan cara memasukkan nilai $\epsilon_{ox} = 3,45 \cdot 10^3 F/cm$, $k_n = 300 \mu A/V^2$, $t_{ox} = 15nm$ dan $\mu_e/\mu_n = 580 \text{ cm}^2/V.s$ dari

Persamaan (2.22) (hal. 14) di mana nilai C_{ox} berubah sesuai ketebalan t_{ox} maka diperoleh Persamaan (4.2).

$$k_n = \mu_n \frac{\epsilon_{ox}}{t_{ox}} \left(\frac{W}{L} \right)_n$$

$$\left(\frac{W}{L} \right)_n = \frac{k_n \cdot t_{ox}}{\mu_n \cdot \epsilon_{ox}} \quad (4.2)$$

$$\left(\frac{W}{L} \right)_n = \frac{300 \mu A/V^2}{580 \text{ cm}^2/V.s} \cdot \frac{15 \text{ nm}}{3,45 \cdot 10^{-13} F/cm}$$

$$\left(\frac{W}{L} \right)_n = \frac{4500 \cdot 10^{-15}}{2001 \cdot 10^{-15}} = 2,25 \approx 2$$

Menghitung nilai $W_p : L_p$ dilakukan dengan mensubstitusikan nilai dari hasil perhitungan nilai $W_n : L_n$ ke dalam persamaan (4.1)

$$\left(\frac{W}{L} \right)_p = 2,52 \left(\frac{W}{L} \right)_n$$

$$\left(\frac{W}{L} \right)_n = 2,5 \cdot 2 = 5$$

Dengan memasukan nilai ukuran polisilikon yaitu bernilai 2λ maka diperoleh nilai W dan L untuk gerbang NAND sebagai berikut:

$$\left(\frac{W}{L} \right)_n = \frac{2}{1} = \frac{4\lambda}{2\lambda}$$

$$\left(\frac{W}{L} \right)_p = \frac{5}{1} = \frac{10\lambda}{2\lambda}$$

Dalam perancangan dengan menggunakan *Microwind2* ($0,6 \mu m$ CMOS process), $\lambda = 0,3 \mu m$ maka nilai W dan L untuk gerbang-gerbang dasar adalah sebagai berikut:

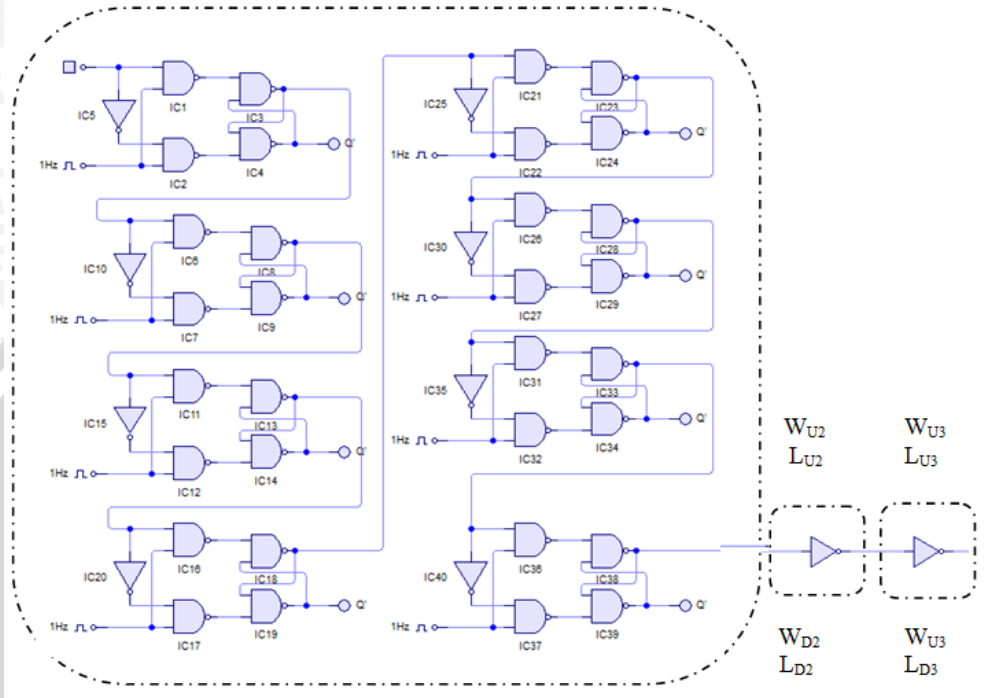
$$W_p = 10\lambda = 3 \mu m; L_p = 2\lambda = 0,6 \mu m$$

$$W_n = 4\lambda = 1,2 \mu m; L_n = 2\lambda = 0,6 \mu m$$

Sedangkan perhitungan untuk W dan L kaskada HCMOS dengan menggunakan Persamaan (2.60) sampai Persamaan (2.63) pada Bab 2 (hal. 26), dengan nilai $k=3$ (terdiri atas 1 gerbang dasar dan 2 gerbang kaskada), nilai optimum untuk $\alpha=3$, maka gerbang dasar berlaku.

$$W_{u1} = W_p$$

$$L_{u1} = L_p$$



$$W_{d1} = W_n$$

$$L_{d1} = L_n$$

Gambar 4.4 pembagian gerbang dasar dan tiap kaskada

1. Persamaan gerbang dasar

$$W_{dk} = \alpha^{k-1} W_{d1}$$

Dengan nilai $\alpha=3$, $k=n=1$, diperoleh

$$W_{dk} = 3^{1-1} W_{d1}, \text{ sehingga}$$

$$W_{dk} = W_{d1}$$

$$W_{ul} = W_p$$

$$L_{ul} = L_p$$

$$W_{dl} = W_n$$

$$L_{dl} = L_n$$

(4.3)

2. Persamaan kaskada pertama

Dengan nilai $\alpha=3$, $k=n=2$, diperoleh

$$W_{dk} = 3^{2-1}W_{dl} \text{ sehingga}$$

$$W_{dk} = 3W_{dl} \quad (4.4)$$

$$W_{u2} = W_{d2} = 3W_N$$

$$L_{u2} = L_{d2} = L_N$$

$$W_{d2} = 3W_{dl} = 3W_N$$

$$L_{d2} = L_{d1} = L_N$$

3. Persamaan kaskada kedua

Dengan nilai $\alpha=3$, $k=n=3$, diperoleh

$$W_{dk} = 3^{3-1}W_{dl} \text{ sehingga}$$

$$W_{dk} = 9W_{dl} \quad (4.5)$$

$$W_{u3} = W_{d3} = 9W_N$$

$$L_{u3} = L_{d3} = L_N$$

$$W_{d3} = 9W_{dl} = 9W_N$$

$$L_{d3} = L_{d1} = L_N$$

Maka nilai W dan L untuk setiap kaskada, adalah:

1. Kaskada pertama

$$W_p = 3W_n = 3,6\mu m \text{ dan } L_p = L_n = 0,6\mu m$$

2. Kaskada kedua

$$W_p = 9W_n = 10,8\mu m \text{ dan } L_p = L_n = 0,6\mu m$$

4.4 Perhitungan Noise Margin

Noise margin atau sering disebut batas derau menunjukkan kekebalan sebuah rangkaian logika terhadap *noise* atau gangguan. *Noise margin* sebuah rangkaian logika dapat diketahui dengan cara menghitung terlebih dahulu nilai V_{IH} , V_{IL} , V_{OL} dan V_{OH} .

4.4.1 Perhitungan V_{IL} dan V_{OH}

Nilai V_{IL} adalah nilai tegangan dari tegangan masukan (V_{in}) yang membuat tegangan menjadi tegangan keluaran (V_{OH}), nilai V_{IL} dihitung dengan menggunakan Persamaan 2.49 (hal. 23). Dalam perhitungan, perbandingan nilai k_n dan k_p merupakan

nilai k_R dan $V_{DD}=5V$, $V_{T,n}=1V$ dan $V_{T,p}=-1V$, maka diperoleh fungsi V_{IL} sebagai fungsi V_{out} .

$$V_{IL} = \frac{2V_{out} + (-1) - 5 + 1 \cdot (1)}{1+1}$$

$$V_{IL} = \frac{2V_{out} - 5}{2}$$

$$V_{IL} = V_{out} - 2,5$$

$$V_{out} = V_{IL} + 2,5$$

(4.6)

Untuk memperoleh nilai V_{out} maka substitusikan persamaan (4.6) dan $V_{in}=V_{IL}$, $V_{T,n}=1V$ ke dalam Persamaan 2.47 (hal. 23).

$$\frac{k_n}{2}(V_{IL} - 1)^2 = \frac{k_p}{2}[2(V_{IL} - 5 - (-1))(V_{IL} + 2,5 - 5) - (V_{IL} + 2,5 - 5)^2]$$

$$V_{IL}^2 - 2V_{IL} + 1 = 2(V_{IL} - 4)(V_{IL} - 2,5) - V_{IL}^2 + 5V_{IL} - 6,25$$

$$V_{IL}^2 - 2V_{IL} + 1 = (2V_{IL} - 8)(V_{IL} - 2,5) - V_{IL}^2 + 5V_{IL} - 6,25$$

$$V_{IL}^2 - 2V_{IL} + 1 = V_{IL}^2 - 8V_{IL} + 13,75$$

$$8V_{IL} - 2V_{IL} = 13,75 - 1$$

$$V_{IL} = 2,125 V$$

Dari persamaan 4.6 maka diperoleh

$$V_{out} = 2,125 + 2,5$$

$$V_{out} = 4,625 V$$

$$V_{out} = V_{OH} = 4,625 V$$

4.4.2 Analisis Matematis V_{IH} dan V_{OL}

Nilai V_{IH} dihitung dengan menggunakan persamaan 2.52 (hal. 24). Dalam perhitungan, perbandingan nilai k_n dan k_p merupakan nilai k_R dan $V_{DD}=5V$, $V_{T,n}=1V$ dan $V_{T,p}=-1V$, maka diperoleh fungsi V_{IH} sebagai fungsi V_{out} .

$$V_{IH} = \frac{5+(-1)+1(2.V_{out}+1)}{1+1}$$

$$V_{IH} = \frac{5+2.V_{out}}{2}$$

$$V_{IH} = 2,5 + V_{out}$$

$$V_{out} = V_{IH} - 2,5$$

(4.7)

Untuk memperoleh nilai V_{out} maka substitusikan persamaan (4.7) dan $V_{in}=V_{IH}$, $V_{T,n}=1V$ ke dalam Persamaan (2.50) (hal. 24).

$$2(V_{IH} - 1)(V_{IH} - 2,5) - (V_{IH} - 2,5)^2 = (V_{IH} - 5 + 1)^2$$

$$(2V_{IH}^2 - 5V_{IH} - 2V_{IH} + 5) - V_{IH}^2 + 5V_{IH} - 6,25 = V_{IH}^2 - 8V_{IH} + 16$$

$$V_{IH}^2 - 2V_{IH} - 1,25 = V_{IH}^2 - 8V_{IH} + 16$$

$$6V_{IH} = 17,25$$

$$V_{IH} = 2,875 V$$

Dari persamaan 4.7 maka diperoleh

$$V_{out} = V_{IH} - 2,5$$

$$V_{out} = 2,875 - 2,5$$

$$V_{out} = V_{OL} = 0,375 V$$

4.4.3 Perhitungan Noise Margin

Perhitungan terakhir adalah perhitungan nilai *noise margin*. Nilai tersebut dapat diperoleh dengan menggunakan Persamaan 2.23 (hal. 16) serta 2.24 (hal. 16) dan mensubstitusikan nilai-nilai V_{OH} , V_{IH} , V_{OL} dan V_{IL} ke dalam persamaan tersebut.

$$NM_H = 4,625 - 2,875 = 1,75 V$$

$$NM_L = 2,125 - 0,375 = 1,75 V$$

4.4 Perhitungan Matematis Tegangan Treshold (V_{Th})

Tegangan ini terjadi saat $v_{in} = V_{out} = V_{Th}$. Tegangan *treshold* diperoleh dengan cara penggunaan Persamaan (2.56) (hal. 25), dengan mensubstitusikan nilai $k_R = 1$ dimana nilai perbandingan antara k_n dan k_p , $V_{DD} = 5V$, $V_{T,n} = 1V$ dan $V_{T,p} = -1$ ke dalam persamaan tersebut.

$$V_{Th} = \frac{1 + \sqrt{1} (5 - 1)}{1 + \sqrt{1}}$$

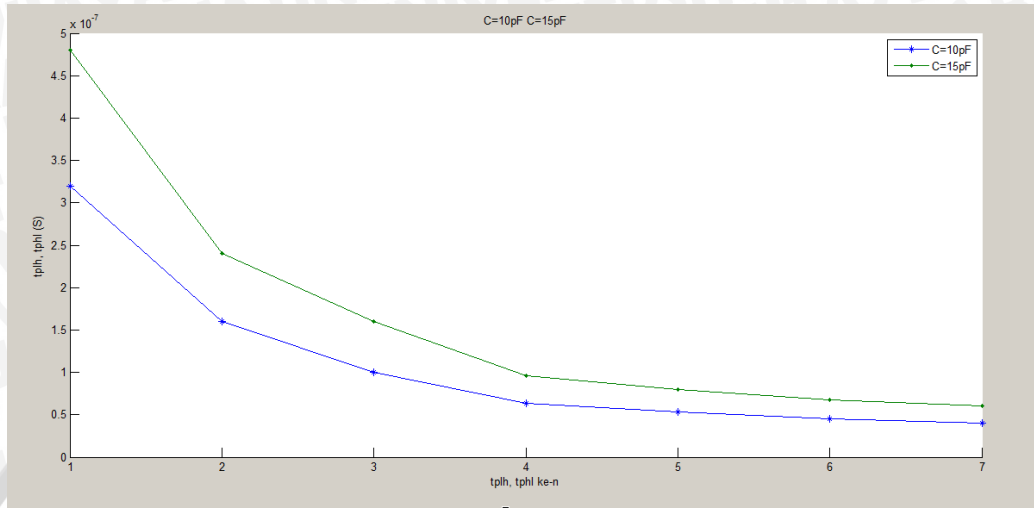
$$V_{Th} = \frac{5}{2} = 2,5 V$$

4.5 Propagation Delay

Perhitungan nilai *propagation delay* bertujuan untuk menentukan nilai kapasitor tambahan luar yang akan digunakan. Besar nilai *propagation delay* yang dibutuhkan adalah lebih kecil dari pada *datasheet*, semakin kecil nilai tersebut maka semakin cepat proses kerja IC rancangan ini.

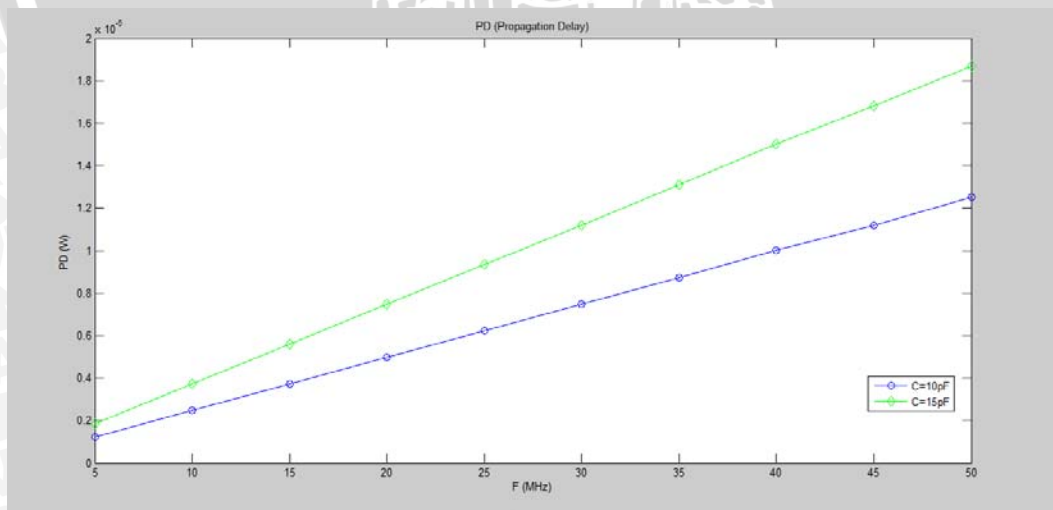
Berikutnya nilai-nilai parameter yang telah ditentukan disubstitusikan ke dalam Persamaan 2.25 (hal. 17) dan Persamaan 2.26 (hal. 17). Sedangkan nilai waktu tunda rambatan rata-rata (*average propagation delay*) dihitung dengan mensubstitusikan nilai hasil dari Persamaan (2.25) dan Persamaan (2.26) tersebut ke Persamaan (2.29) (hal. 18). Untuk menghasilkan keluaran yang bersifat *symmetric output drive* maka digunakan perbandingan nilai parameter transkonduktansi $\frac{k_n}{k_p} = \frac{300 \mu A/V^2}{120 \mu A/V^2} = 2,5$.

Grafik Hasil perhitungan t_{PLH} , t_{PHL} dan t_{APD} ditunjukkan pada gambar 4.5 dengan nilai $C=10pF$ dan $C=15pF$.



Gambar 4.5 Hasil perhitungan t_{PLH} , t_{PHL} dan t_{APD}

Gambar 4.5 menunjukkan t_{PLH} , t_{PHL} (pada sumbu vertikal dalam unit nS) sebagai fungsi ke-n (pada sumbu horisontal). Garis berwarna biru dimiliki oleh $C=10pF$ pada titik ke-4 sampai ke-7 hampir stabil. Sedangkan garis berwarna hijau dimiliki oleh $C=15pF$ memiliki sifat yang sama yaitu pada titik ke-4 sampai ke-7 hampir stabil. Serta $C=10pF$ lebih cepat dari pada $C=15pF$. Hal ini disebabkan nilai pembilang hampir sama dengan penyebutnya berdasar pada rumus t_{PLH} , t_{PHL} (Persamaan 2.25 – 2.26, hal. 17).



Gambar 4.6 Hasil perhitungan *Propagation Delay*

Gambar 4.6 menunjukkan *propagation delay* (pada sumbu vertikal dalam unit watt) sebagai fungsi frekuensi (pada sumbu horisontal dalam unit MHz). Garis berwarna biru dimiliki oleh C=10pF dan hijau dimiliki oleh C=15pF dengan memiliki slope atau kemiringan yang lebih terjal dari pada C=10pF. Hal tersebut terbukti secara matematis sebagai berikut.

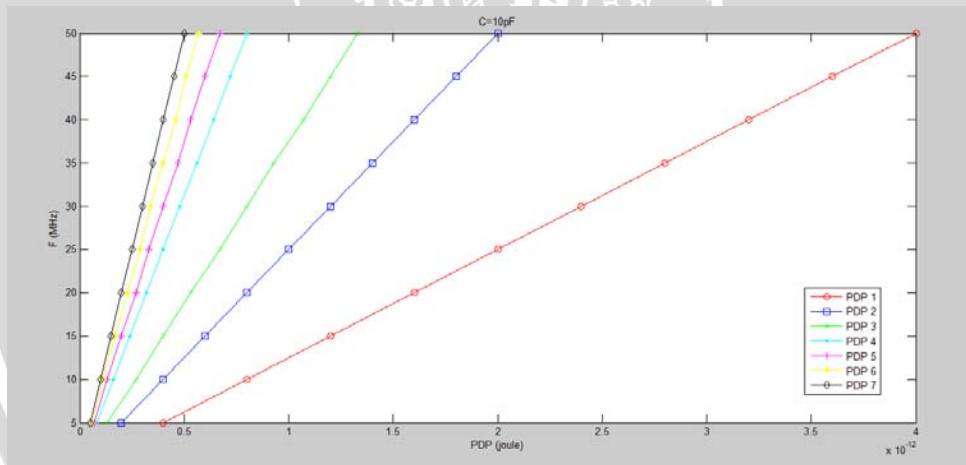
$$m = \frac{\Delta y}{\Delta x} = \frac{y_2 - y_1}{x_2 - x_1} = \tan \theta \tag{4.8}$$

Pada C=10pF

$$m = \frac{250 \cdot 10^{-8} - 125 \cdot 10^{-8}}{10 - 5} = \tan 2,4 \cdot 10^{-7} = 4,3 \cdot 10^{-9} \circ$$

Pada C=15pF

$$m = \frac{375 \cdot 10^{-8} - 187 \cdot 10^{-8}}{10 - 5} = \tan 3,7 \cdot 10^{-7} = 6,5 \cdot 10^{-9} \circ$$



Gambar 4.7 Hasil perhitungan PDP dengan C=10pF

Gambar 4.7 menunjukkan frekuensi (pada sumbu vertikal dalam unit MHz) sebagai fungsi *power delay product* (pada sumbu horisontal dalam unit *joule*). PDP 7 semakin miring hal ini disebabkan nilai PDP dipengaruhi P (disipasi rata-rata) sedangkan nilai P dipengaruhi oleh nilai C_L berdasarkan rumus disipasi daya rata-rata (Persamaan 2.32, hal. 19) dan rumus *power delay product* (Persamaan 2.33, hal. 19). Secara matematis besar kemiringan dibuktikan pada perhitungan berikut.

Pada PDP 1

$$m = \frac{8 \cdot 10^{-13} - 4 \cdot 10^{-13}}{10 - 5} = \tan 8 \cdot 10^{-14} = 1,3 \cdot 10^{-15^\circ}$$

Pada PDP 2

$$m = \frac{4 \cdot 10^{-13} - 2 \cdot 10^{-13}}{10 - 5} = \tan 4 \cdot 10^{-14} = 6,9 \cdot 10^{-16^\circ}$$

Pada PDP 3

$$m = \frac{27 \cdot 10^{-14} - 13 \cdot 10^{-14}}{10 - 5} = \tan 2,8 \cdot 10^{-14} = 4,8 \cdot 10^{-16^\circ}$$

Pada PDP 4

$$m = \frac{16 \cdot 10^{-14} - 8 \cdot 10^{-14}}{10 - 5} = \tan 1,6 \cdot 10^{-14} = 2,7 \cdot 10^{-16^\circ}$$

Pada PDP 5

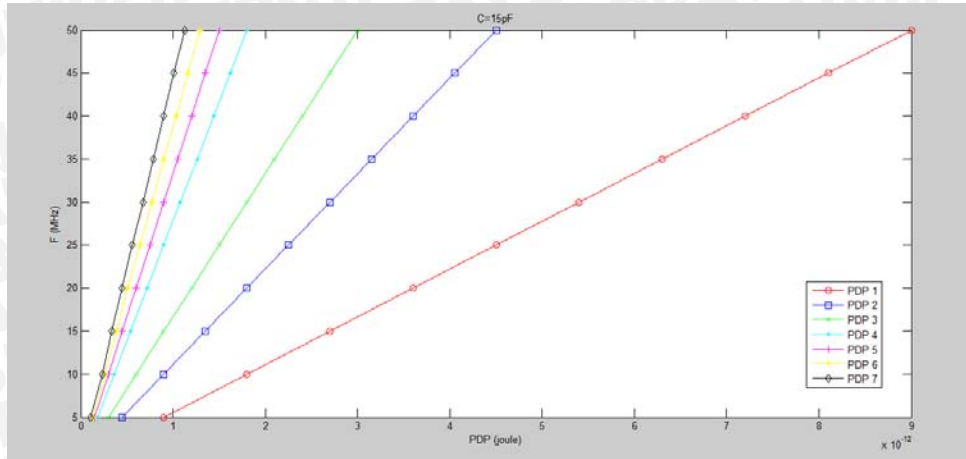
$$m = \frac{13 \cdot 10^{-14} - 7 \cdot 10^{-14}}{10 - 5} = \tan 1,2 \cdot 10^{-14} = 2,09 \cdot 10^{-16^\circ}$$

Pada PDP 6

$$m = \frac{11 \cdot 10^{-14} - 6 \cdot 10^{-14}}{10 - 5} = \tan 1 \cdot 10^{-14} = 1,7 \cdot 10^{-16^\circ}$$

Pada PDP 7

$$m = \frac{11 \cdot 10^{-14} - 6 \cdot 10^{-14}}{10 - 5} = \tan 1 \cdot 10^{-14} = 1,7 \cdot 10^{-16^\circ}$$



Gambar 4.8 Hasil perhitungan PDP dengan C=15pF

Gambar 4.8 menunjukkan frekuensi (pada sumbu vertikal dalam unit MHz) sebagai fungsi *power delay product* (pada sumbu horisontal dalam unit joule). PDP 7 semakin miring hal ini disebabkan nilai PDP dipengaruhi P (disipasi rata-rata) sedangkan nilai P dipengaruhi oleh nilai C_L berdasarkan rumus disipasi daya rata-rata (Persamaan 2.32, hal. 19) dan rumus *power delay product* (Persamaan 2.33, hal. 19). Secara matematis besar kemiringan dibuktikan pada perhitungan berikut.

PDP 1

$$m = \frac{18 \cdot 10^{-13} - 9 \cdot 10^{-13}}{10 - 5} = \tan 1,8 \cdot 10^{-14} = 3,14 \cdot 10^{-15} \circ$$

PDP 2

$$m = \frac{9 \cdot 10^{-13} - 4,5 \cdot 10^{-13}}{10 - 5} = \tan 9 \cdot 10^{-14} = 1,5 \cdot 10^{-15} \circ$$

PDP 3

$$m = \frac{6 \cdot 10^{-13} - 3 \cdot 10^{-13}}{10 - 5} = \tan 6 \cdot 10^{-14} = 1 \cdot 10^{-15} \circ$$

PDP 4

$$m = \frac{36 \cdot 10^{-14} - 18 \cdot 10^{-14}}{10 - 5} = \tan 3,6 \cdot 10^{-14} = 6,2 \cdot 10^{-16} \circ$$

PDP 5

$$m = \frac{30 \cdot 10^{-14} - 15 \cdot 10^{-14}}{10 - 5} = \tan 3 \cdot 10^{-14} = 5,2 \cdot 10^{-16}^\circ$$

PDP 6

$$m = \frac{26 \cdot 10^{-14} - 13 \cdot 10^{-14}}{10 - 5} = \tan 2,6 \cdot 10^{-14} = 4,5 \cdot 10^{-16}^\circ$$

PDP 7

$$m = \frac{23 \cdot 10^{-14} - 11 \cdot 10^{-14}}{10 - 5} = \tan 2,4 \cdot 10^{-14} = 4,1 \cdot 10^{-16}^\circ$$

UNIVERSITAS BRAWIJAYA

