

## BAB V

### ANALISIS DAN PENGUJIAN

Bab ini membahas tentang pengujian dan analisis dari performansi FPGA yang telah tertanam algoritma Filter FIR. Pengujian ini dilakukan untuk mengetahui seberapa banyak komponen yang terpakai pada FPGA dan melihat hasil output sinyal.

#### 5.1. Pengujian *Device* FPGA

##### 5.1.1. Tujuan Pengujian *Device* FPGA

Pengujian device FPGA bertujuan untuk melihat seberapa banyak penggunaan komponen-komponen yang ada pada FPGA

##### 5.1.2. Peralatan Pengujian *Device* FPGA

Peralatan yang digunakan dalam pengujian device FPGA adalah diantara lain sebagai berikut :

- 1) Komputer
- 2) Software ISE Xilinx Design Suite

##### 5.1.3. Prosedur Pengujian *Device* FPGA

Prosedur dalam melakukan pengujian device FPGA adalah sebagai berikut :

- 1) Menyiapkan peralatan yaitu komputer untuk memrogram
- 2) Program yang telah dibuat dengan menggunakan ISE Xilinx Design Suite 14.3 kemudian di Synthesize kemudian di Mapping, placing, dan routing.
- 3) Kemudian dilihat pada software Xilinx ISE pada bagian Design Summary

##### 5.1.4. Data Hasil Pengujian *Device* FPGA

Pengujian dilakukan sebanyak 3 kali, yaitu pada Filter FIR metode hamming, blackman dan kaiser. Kemudian dilihat perbedaan banyaknya penggunaan komponen di *device* FPGA. Berdasarkan pengujian yang dilakukan, hasil pengujian didapatkan sesuai dengan yang ditunjukkan dalam Tabel 5.1 hingga 5.3.

Selected Device : XC6SLX45	Digunakan	Jumlah tersedia	Persen penggunaan
Number of Slice Registers	4.293	54.576	7%
Number of Slice LUTs	2.520	27.288	9%
Number of MUXCYs	1.896	13.644	13%
Number of bonded IOBs	15	218	6%
Number of BUFG/BUFGMUXs	4	16	25%
Number of DSP48A1s	50	58	86%

**Tabel 5. 1 Penggunaan komponen FPGA pada metode Hamming Window**

Selected Device : XC6SLX45	Digunakan	Jumlah tersedia	Persen penggunaan
Number of Slice Registers	5.529	54.576	10%
Number of Slice LUTs	3.099	27.288	11%
Number of MUXCYs	2.792	13.644	20%
Number of bonded IOBs	15	218	6%
Number of BUFG/BUFGMUXs	4	16	25%
Number of DSP48A1s	58	58	100%

**Tabel 5. 2 Penggunaan komponen FPGA pada metode BlackmanWindow**

Selected Device : XC6SLX45	Digunakan	Jumlah tersedia	Persen penggunaan
Number of Slice Registers	5.585	54.576	10%
Number of Slice LUTs	3.889	27.288	14%
Number of MUXCYs	3.472	13.644	25%
Number of bonded IOBs	15	218	6%
Number of BUFG/BUFGMUXs	4	16	25%
Number of DSP48A1s	58	58	100%

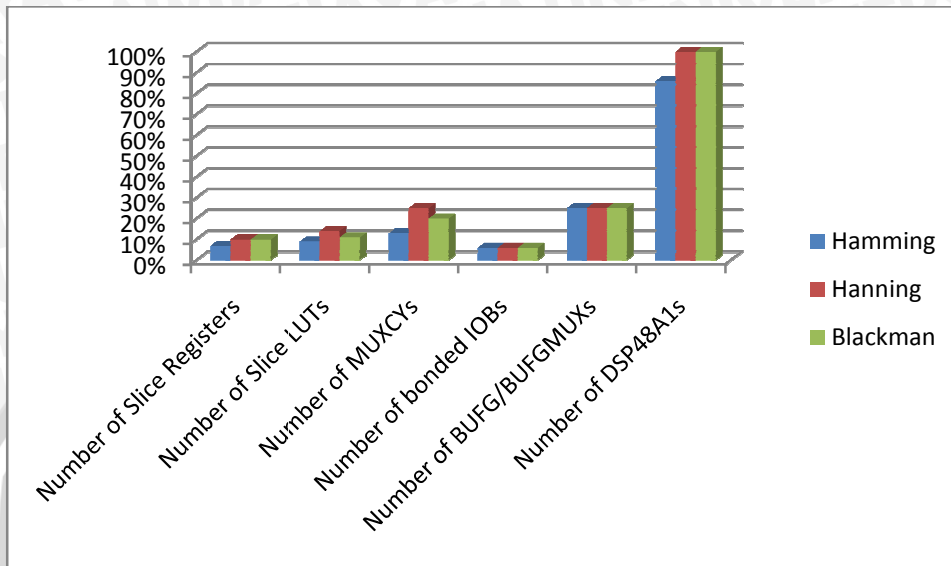
**Tabel 5. 3 Penggunaan komponen FPGA pada metode Hanning Window**

### 5.1.5. Analisis Hasil Pengujian Device FPGA

Berdasarkan hasil pengujian yang dilakukan, pemakaian komponen yang ada di FPGA terbesar adalah dengan menggunakan metode *Hanning*, yaitu penggunaan Slice Registers sebesar 10%, slice of LUTs 14%, MUXCYs 25%, bonded IOBs 6% BUFG/BUFGMUXs 25% dan DSP48A1 100%. dan yang paling hemat penggunaannya

adalah dengan metode Hamming dengan penggunaan Slice Registers sebesar 7%, slice of LUTs 9%, MUXCYs 13%, bonded IOBs 6% BUFG/BUFGMUXs 25% dan DSP48A1 86%.

Gambar 5.1 menunjukkan perbandingan pemakaian komponen FPGA pada masing-masing metode dalam persen masing-masing jumlah komponen keseluruhan.



Gambar 5.1 Grafik perbandingan antara ketiga metode window

## 5.2. Pengujian Output Filter FIR

### 5.2.1. Tujuan Pengujian Output Filter FIR

Pengujian Output Filter bertujuan untuk melihat sinyal output yang telah melalui pemrosesan filter FIR dan dibandingkan dengan sinyal input.

### 5.2.2. Peralatan Pengujian Output Filter FIR

Peralatan dalam melakukan pengujian output filter FIR adalah sebagai berikut:

- 1) FPGA Xilinx Spartan 6 LX45 Board Atlys
- 2) Komputer dengan dukungan USB 2.0 dengan daya 500mA
- 3) Software Xilinx ISE Design Suite 14.3
- 4) Software Adept Digilent
- 5) Software Audacity
- 6) *Oscilloscope*

### 5.2.3. Prosedur Pengujian Output Filter FIR

Prosedur dalam melakukan pengujian output filter FIR adalah sebagai berikut:

- 1) Menyiapkan peralatan yaitu FPGA, Komputer dan *oscilloscope*

- 2) Melakukan pengujian sinyal input. Input dihasilkan oleh software Audacity berupa sinyal sinusoida dengan frekuensi 20-20.000 Hz Kabel AC97 langsung dihubungkan dengan *oscilloscope*, kemudian di lihat sinyal keluarannya.
- 3) Melakukan pengujian sinyal output. Kabel AC97 dari komputer dimasukkan ke FPGA sebagai input dan dari FPGA dihubungkan ke *oscilloscope*,. FPGA kemudian di download program filter FIR. Lalu sinyal input dihidupkan. Pengujian sinyal output ditunjukkan pada gambar 5.2

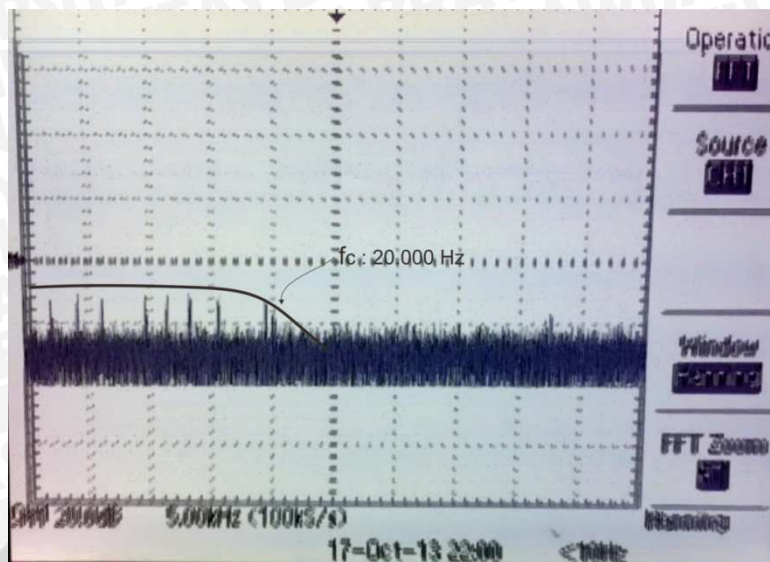


Gambar 5.2 Pengujian sinyal output

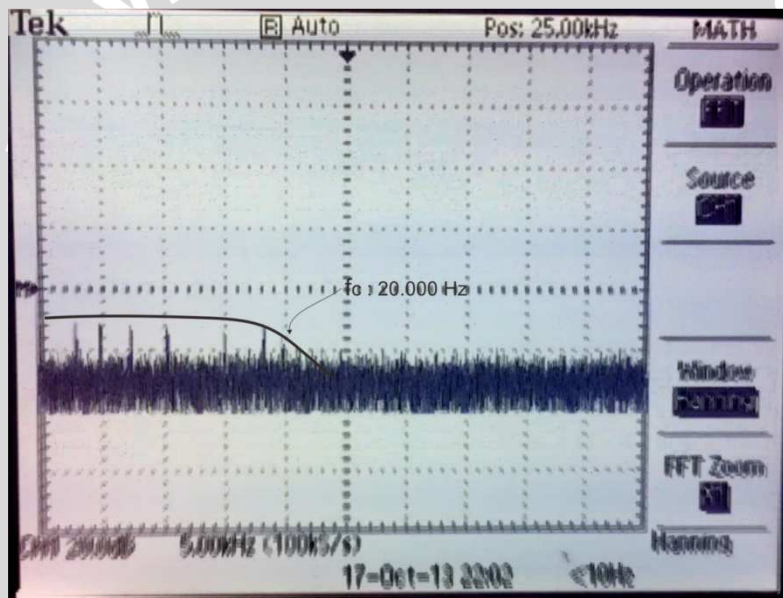
#### 5.2.4. Data Hasil Pengujian Output Filter FIR

Pengujian ini dilakukan sebanyak 3 kali yaitu pada filter FIR metode Hamming, Blackman, dan Kaiser.

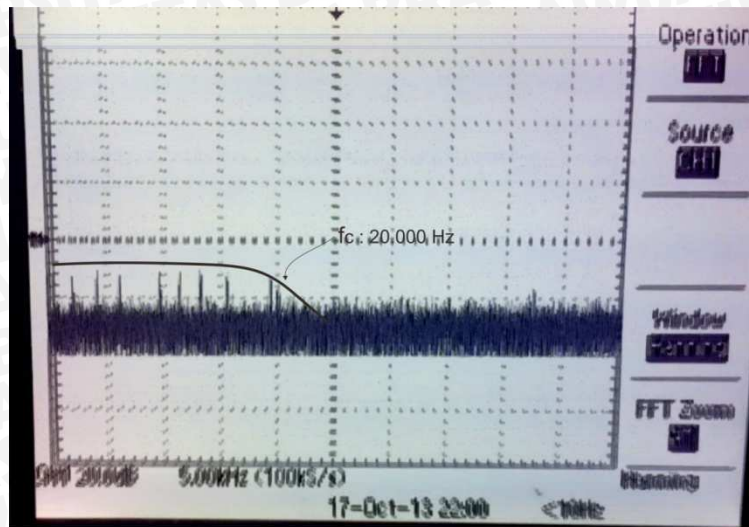
Sinyal output masing-masing dari metode Hamming, Blackman dan Hanning ditunjukkan pada gambar 5.5 sampai 5.10



Gambar 5.3 Output filter metode Hamming window



Gambar 5.4 Output filter metode Hanning window



Gambar 5.5 Output filter metode Blackman window

### 5.2.5. Analisis Hasil Pengujian Output Filter FIR

Dari pengujian output filter dapat dilihat bahwa ketika filter digital FIR diberi masukan sinyal sinusoida dengan frekuensi 20 – 22.000 Hz, maka sinyal yang diatas 20.000 Hz (frekuensi cut-off) akan diredam. Hal ini menunjukkan kinerja dari filter FIR, baik dengan metode Hamming window, Blackman window maupun Hanning window, filter akan meloloskan sinyal yang frekuensi nya lebih rendah dari frekuensi cut-off yaitu sebesar 20KHz, dan akan meredam frekuensi diatasnya.