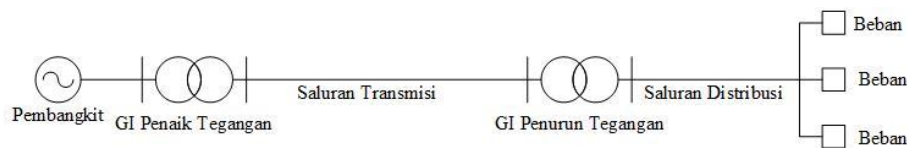


BAB II TINJAUAN PUSTAKA

2.1 Sistem Transmisi Tenaga Listrik

Sistem tenaga listrik secara umum terbagi menjadi lima sistem utama yaitu pembangkit listrik, sistem transmisi, gardu induk (GI), sistem distribusi dan beban. Diagram segaris dari sistem ketenaga listrikan secara umum dapat dilihat pada Gambar 2.1.



Gambar 2.1 Diagram Segaris Sistem Tenaga Listrik Sederhana

Sumber : Tobing (2003:1)

Berdasarkan Gambar 2.1, sumber listrik pada sistem ketenagalistrikan secara umum berasal dari pembangkit tenaga listrik. Lokasi pembangkit listrik umumnya berada jauh dari sumber beban, sehingga untuk menyalurkan energi listrik yang telah dibangkitkan harus disalurkan melalui sistem transmisi. Energi listrik yang dibangkitkan tegangannya akan dinaikan menggunakan transformator penaik tegangan (*step-up transformer*) yang ada pada gardu induk penaik tegangan untuk kemudian disalurkan melalui sistem transmisi menuju gardu induk untuk kemudian dapat disalurkan ke sumber beban. Tegangan ini dinaikan dengan maksud untuk mengurangi jumlah arus yang mengalir pada saluran transmisi. Setelah daya listrik yang disalurkan mendekati sumber beban atau gardu induk, maka selanjutnya tegangan transmisi diturunkan melalui transformator penurun tegangan (*step-down transformer*) pada gardu induk penurun tegangan. Tegangan diturunkan menjadi tegangan menengah 20 kV untuk dapat disalurkan ke gardu distribusi. Kemudian dari gardu distribusi tegangan kembali diturunkan menjadi tegangan rendah 220 V/380 V sehingga selanjutnya dapat disalurkan melalui saluran distribusi menuju pusat-pusat beban.

2.1.1 Representasi Saluran Transmisi

Pada dasarnya tujuan dari jaringan transmisi adalah untuk mengirim energi elektrik dari unit pembangkit pada beberapa lokasi menuju sistem distribusi yang terhubung ke beban. Di dalam saluran transmisi, tegangan menjadi sebuah permasalahan yang utama. Sehingga dalam perancangan maupun operasi nilai tegangan perlu diperhatikan pada tiap titik dalam

saluran sehingga besar tegangan masih dalam batas-batas yang ditentukan. Berdasarkan peraturan Menteri Energi dan Sumber Daya Mineral Republik Indonesia mengenai aturan jaringan sistem tenaga listrik pada tahun 2007, karakteristik untuk kerja jaringan transmisi harus memenuhi persyaratan-persyaratan:

1. Frekuensi nominal 50 Hz, diusahakan tidak lebih rendah dari 49,5 Hz atau lebih dari 50,5 Hz, dan selama keadaan darurat (*emergency*) dan gangguan, frekuensi sistem diijinkan turun hingga 47,5 Hz atau naik hingga 52 Hz.
2. Tegangan sistem harus dipertahankan dalam batas tertentu seperti yang ditunjukkan pada Tabel 2.1.

Tabel 2.1 Batas Tegangan pada Jaringan Transmisi

Tegangan Nominal (kV)	Batas Atas	Batas Bawah
500	+5%	-5%
150	+5%	-10%
70	+5%	-10%
20	+5%	-10%

Sumber : Peraturan Menteri Energi dan Sumber Daya Mineral (2007:7)

3. Faktor daya ($\cos \phi$) pada jaringan transmisi sebesar 0,85 *lagging*.

Pada umumnya sistem pembangkitan, transmisi dan distribusi menggunakan sistem 3 fasa, karena rugi-rugi daya yang ditimbulkan lebih kecil daripada sistem 1 fasa.

2.1.2 Klasifikasi Saluran Transmisi

Saluran transmisi memiliki tiga parameter yang mempengaruhi kemampuannya untuk berfungsi sebagai bagian dari suatu sistem tenaga. Parameter tersebut adalah resistansi, induktansi dan kapasitansi. Untuk keperluan analisa dan perhitungan, sistem transmisi diklasifikasikan menjadi 3 kelas berdasarkan panjang saluran transmisi (Grainger & Stevenson, 1994):

1. Saluran pendek, yaitu saluran dengan panjang kurang dari 80 km (50 mil).
2. Saluran menengah, yaitu saluran dengan panjang antara 80 km (50 mil) dan 240 km (150 mil).
3. Saluran panjang, yaitu saluran dengan panjang lebih dari 240 km (150 mil)

2.2 Analisis Aliran Daya

Studi aliran daya merupakan penentuan atau perhitungan tegangan, arus, daya aktif maupun daya reaktif yang terdapat pada berbagai titik jaringan listrik pada keadaan operasi normal, baik yang sedang berjalan maupun yang diharapkan akan terjadi di masa yang akan datang (Grainger & Stevenson, 1994). Studi aliran daya menjadi bagian yang penting dalam sebuah sistem tenaga listrik guna mengetahui kondisi sebenarnya dari suatu sistem tenaga listrik. Hasil analisis aliran daya tersebut akan digunakan untuk mengevaluasi kinerja suatu sistem tenaga listrik dan juga menganalisis kondisi pembangkitan, saluran transmisi, dan beban dalam kondisi normal maupun dalam gangguan/ketidakstabilan.

Pada umumnya, permasalahan yang timbul dari studi aliran daya adalah ketika beban antara fasa satu dengan lainnya tidak seimbang. Oleh karena itu, dalam penyelesaian studi aliran daya sistem diasumsikan dalam keadaan stabil, beban antar fasa seimbang, dan tidak mengalami gangguan sehingga perhitungannya dilakukan dalam satu fasa (Saadat, 1999). Perhitungan aliran daya mencakup tegangan, daya aktif, daya reaktif, daya total yang mengalir pada saluran transmisi atau antar bus hingga daya aktif dan daya reaktif yang dihasilkan oleh generator atau unit pembangkitan. Bus yang dimaksudkan umumnya dibagi menjadi tiga bagian, yaitu:

1. Bus Referensi (*Swing* atau *Slack* Bus)

Salah satu bus disebut *slack* atau *swing* bus, dianggap sebagai referensi ketika magnitude dan sudut fasa tegangan diketahui. Bus ini berfungsi untuk mensuplai kekurangan daya aktif (P) dan daya reaktif (Q) dalam sistem. Parameter yang ditentukan adalah tegangan (V) dan sudut fasa (δ). Setiap sistem tenaga listrik hanya terdapat satu bus referensi, yaitu bus yang didalamnya terdapat pembangkit atau generator yang memiliki kapasitas terbesar di antara pembangkit yang lain di dalam sistem.

2. Bus Generator (*Voltage Control* Bus)

Bus ini merupakan bus yang tegangannya dapat dikontrol melalui pengaturan daya reaktif agar tegangannya tetap. Parameter yang ditentukan adalah daya aktif (P) dan tegangan (V). Nama lain bus ini adalah bus PV.

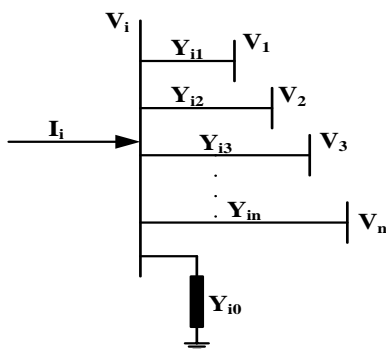
3. Bus Beban (*Load* Bus)

Bus ini adalah bus yang terhubung dengan beban sistem. Parameter yang ditentukan adalah daya aktif (P) dan daya reaktif (Q), maka bus ini di sebut juga bus PQ.

Sebelum analisis aliran daya dilakukan, komponen sistem yang terdiri dari pembangkit (generator), transformator, saluran transmisi dan beban harus direpresentasikan atau dimodelkan melalui diagram satu garis (*single line diagram*) dengan menganggap sistem tiga fasa dalam keadaan seimbang. Diagram ini di maksudkan untuk memberikan gambaran secara ringkas suatu sistem tenaga listrik secara keseluruhan. Untuk itu di butuhkan data-data yang terkait dengan komponen-komponen tersebut. Data tersebut antara lain data-data dari bus dan data dari saluran transmisi. Data-data yang dibutuhkan untuk saluran transmisi yaitu resistansi saluran transmisi dalam per unit (pu), reaktansi saluran transmisi dalam per unit (pu), tap trafo (biasanya bernilai 1), dan rating tegangan dalam kilo volt (kV). Sedangkan data pada masing-masing bus terdapat empat persyaratan yang dibutuhkan, yaitu *magnitude* tegangan ($|V|$) dalam per unit (pu), sudut fasa (δ), daya nyata (P), dan daya reaktif (Q).

2.2.1 Persamaan Aliran Daya

Gambaran sederhana dari tipikal bus pada sistem tenaga listrik dapat dilihat pada Gambar 2.2.



Gambar 2.2 Tipikal Bus pada Sistem Tenaga

Sumber : Saadat (1999:209)

Pada Gambar 2.2 dijabarkan proses aliran arus dari bus dengan melewati admitansi pada masing-masing bus dan menggambarkan tegangan bus serta tegangan tiap-tiap saluran transmisi.

Dalam suatu sistem daya umumnya digunakan sistem per unit (pu) untuk menormalisasi variabel pada sistem, selain itu sistem per unit juga menyediakan komputasi yang lebih sederhana dengan mengeleminasi satuan dan mengekspresikan kuantitas pada sistem dalam bentuk rasio tanpa dimensi. Pernyataan diatas dapat ditunjukkan dalam persamaan (2-1):

$$\text{nilai per unit} = \frac{\text{nilai sebenarnya}}{\text{nilai dasar}} \dots\dots\dots (2-1)$$

Nilai impedansi dasar dapat dinyatakan dalam persamaan (2-2):

$$Z_{Base} = \frac{(kV \text{ Dasar Line-Netral})^2 \times 1000}{kVA \text{ Dasar } 1\Phi} \dots\dots\dots (2-2)$$

Dimana kV Dasar Line-Netral adalah tegangan dasar saluran ke netral dalam satuan kilo volt dan kVA Dasar 1Φ adalah daya dasar satu fasa dalam kilo volt ampere.

Dari Gambar 2.2, nilai dari tegangan bus dan arus dapat diwakili dengan persamaan matriks admitansi sebagai berikut (Sadaat, 1999):

$$\begin{bmatrix} I_1 \\ I_2 \\ \vdots \\ I_i \\ \vdots \\ I_n \end{bmatrix} = \begin{bmatrix} Y_{11} & Y_{12} & \dots & Y_{1i} & \dots & Y_{1n} \\ Y_{21} & Y_{22} & \dots & Y_{2i} & \dots & Y_{2n} \\ \vdots & \vdots & & \vdots & & \vdots \\ Y_{i1} & Y_{i2} & \dots & Y_{ii} & \dots & Y_{in} \\ \vdots & \vdots & & \vdots & & \vdots \\ Y_{n1} & Y_{n2} & \dots & Y_{ni} & \dots & Y_{nn} \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \\ \vdots \\ V_i \\ \vdots \\ V_n \end{bmatrix} \dots\dots\dots (2-3)$$

$$I_{bus} = Y_{bus} \cdot V_{bus} \dots\dots\dots (2-4)$$

Dengan nilai $Y_{ii} = y_{i0} + y_{i1} + y_{i2} + \dots + y_{in}$, $Y_{ij} = Y_{ji} = -y_{ij}$, n adalah jumlah total *node*, Y_{ii} adalah admitansi dari *node i*, Y_{ij} adalah nilai admitansi antara *node i* dan j , V_i adalah tegangan pada *node i*, dan I_i adalah arus yang mengalir pada *node i*. Dari persamaan (2-4), maka nilai arus dapat dicari dengan menggunakan hukum Kirchoff sebagai berikut (Sadaat, 1999):

$$I_i = y_{i0} V_i + y_{i1} (V_i - V_1) + y_{i2} (V_i - V_2) + y_{i3} (V_i - V_3) + \dots + y_{in} (V_i - V_n) \dots (2-5)$$

$$I_i = (y_{i0} + y_{i1} + y_{i2} + y_{i3} \dots + y_{in})V_i - y_{i1}V_1 - y_{i2}V_2 - y_{i3}V_3 - \dots - y_{in}V_n \dots\dots\dots (2-6)$$

Sehingga dapat disederhanakan menjadi:

$$I_i = V_i \sum_{j=0}^n y_{ij} - \sum_{j=1}^n y_{ij}V_j, j \neq i \dots\dots\dots (2-7)$$

Untuk mencari persamaan daya aktif dan reaktif yang mengalir pada Gambar 2.2 dapat dicari melalui persamaan (2-8):

$$P_i + jQ_i = V_i I_i^* \dots\dots\dots (2-8)$$

Atau dapat juga diubah menjadi persamaan (2-9):

$$I_i = \frac{P_i - jQ_i}{V_i^*} \dots\dots\dots (2-9)$$

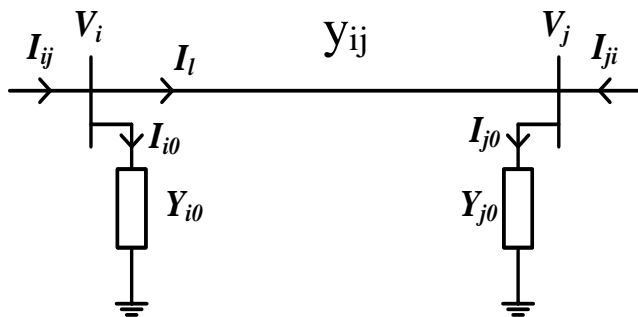
Substitusi persamaan (2-7) dan persamaan (2-9) sehingga didapatkan hubungan persamaan antara daya aktif dan daya reaktif dengan admitansi pada saluran transmisi sebagai berikut:

$$\frac{P_i - jQ_i}{V_i^*} = V_i \sum_{j=0}^n Y_{ij} - \sum_{j=1}^n Y_{ij} V_j, \quad j \neq i \quad \dots\dots\dots (2-10)$$

Dari persamaan (2-10) diketahui bahwa untuk mencari nilai aliran daya pada bus *i* dibutuhkan adanya iterasi karena merupakan persamaan aljabar yang non-linear

2.2.2 Perhitungan Aliran Daya dan Rugi-Rugi Daya pada Saluran

Untuk perhitungan aliran daya, diasumsikan aliran daya terjadi antara dua buah bus (*i* dan *j*) seperti yang ditunjukkan pada Gambar 2.3.



Gambar 2.3 Pemodelan Saluran Transmisi untuk Perhitungan Aliran Daya

Sumber: Saadat (1999:212)

Dari Gambar 2.3, dimisalkan bahwa arus yang mengalir dari bus *i* menuju bus *j* (*I_{ij}*) bila ditinjau dari bus *j* maka arus tersebut bernilai positif, sehingga didapatkan persamaan (2-11):

$$I_{ij} = I_1 + I_{i0} = y_{ij}(V_i - V_j) + y_{i0} V_i \quad \dots\dots\dots (2-11)$$

Apabila ditinjau dari sisi bus *i*, maka arus yang mengalir bernilai negatif seperti pada persamaan (2-12):

$$I_{ji} = -I_1 + I_{j0} = y_{ij}(V_j - V_i) + y_{j0} V_j \quad \dots\dots\dots (2-12)$$

Persamaan daya kompleks *S_{ij}* dari bus *i* menuju ke bus *j* dan daya kompleks *S_{ji}* dari bus *j* menuju bus *i* adalah sebagai berikut:

$$S_{ij} = V_i I_{ij}^* = V_i (V_i^* - V_j^*) y_{ij}^* + V_i V_i^* y_{i0}^* \quad \dots\dots\dots (2-13)$$

$$S_{ji} = V_j I_{ji}^* = V_j (V_j^* - V_i^*) y_{ij}^* + V_j V_j^* y_{j0}^* \quad \dots\dots\dots (2-14)$$

Sehingga dapat diketahui besar rugi-rugi daya yang timbul pada saluran transmisi sebagai berikut:

$$S_{Lij} = S_{ij} + S_{ji} \dots\dots\dots (2-15)$$

Dengan S_{Lij} adalah total rugi-rugi daya pada saluran transmisi antara bus i dan bus j dalam mega volt ampere (MVA), S_{ij} adalah daya kompleks transmisi dari bus i menuju ke bus j , S_{ji} adalah nilai daya kompleks dari bus j menuju ke bus i .

2.2.3 Penyelesaian Aliran Daya dengan Metode Newton-Raphson

Secara umum metode Newton-Raphson hampir sama dengan metode Gauss-Seidel, akan tetapi metode Newton-Raphson lebih efisien dan praktis dalam menyelesaikan permasalahan studi aliran daya pada sistem tenaga listrik yang kompleks. Jumlah iterasi yang dibutuhkan dalam melakukan penyelesaian perhitungan didasarkan pada ukuran sistem. Dalam permasalahan aliran daya, daya aktif dan *magnitude* tegangannya dispesifikasikan untuk bus generator, sedangkan aliran daya diformulasikan dalam bentuk polar.

Dari Gambar 2.3 dapat dihitung arus yang masuk pada bus i dapat dituliskan menjadi persamaan:

$$I_i = \sum_{j=1}^n Y_{ij} V_j \dots\dots\dots (2-16)$$

Dari persamaan (2-16) di atas, apabila diubah dalam bentuk polar akan didapatkan persamaan (2-17):

$$I_i = \sum_{j=1}^n |Y_{ij}| |V_j| \angle \theta_{ij} + \delta_j \dots\dots\dots (2-17)$$

Dengan θ_{ij} adalah sudut polar admitansi Y_{ij} dan δ_j adalah sudut tegangan pada bus j .

Persamaan daya kompleks pada bus i adalah :

$$P_i - jQ_i = V_i^* I_i \dots\dots\dots (2-18)$$

Substitusi persamaan (2-17) dan persamaan (2-18) akan didapatkan persamaan:

$$P_i - jQ_i = (|V_i| \angle -\delta_i) (\sum_{j=1}^n |Y_{ij}| |V_j| \angle \theta_{ij} + \delta_j) \dots\dots\dots (2-19)$$

Sehingga apabila bagian real dan imajiner pada persamaan di atas dipisahkan, maka didapatkan persamaan berikut:

$$P_i = \sum_{j=1}^n |Y_{ij}| |V_j| |V_i| \cos(\theta_{ij} - \delta_i + \delta_j) \dots\dots\dots (2-20)$$

$$Q_i = - \sum_{j=1}^n |Y_{ij}| |V_j| |V_i| \sin(\theta_{ij} - \delta_i + \delta_j) \dots\dots\dots (2-21)$$

Dengan I_i adalah arus pada bus i , V_i merupakan tegangan pada bus i , V_j merupakan tegangan pada bus j , Y_{ij} adalah admitansi antara bus i dan j , P_i adalah daya aktif pada bus i , Q_i adalah daya reaktif pada bus i , θ_{ij} adalah sudut polar admitansi Y_{ij} , δ_i merupakan sudut tegangan V_i dan δ_j merupakan sudut tegangan V_j .

Dari persamaan (2-20) dan persamaan (2-21) akan dikembangkan dengan Deret Taylor sehingga menjadi persamaan:

$$\begin{bmatrix} \Delta P_2^{(k)} \\ \vdots \\ \Delta P_n^{(k)} \\ \Delta Q_2^{(k)} \\ \vdots \\ \Delta Q_n^{(k)} \end{bmatrix} = \begin{bmatrix} \frac{\partial P_2^{(k)}}{\partial \delta_2} & \dots & \frac{\partial P_2^{(k)}}{\partial \delta_n} & \left| \frac{\partial P_2^{(k)}}{\partial |V_2|} \right| & \dots & \left| \frac{\partial P_2^{(k)}}{\partial |V_n|} \right| \\ \vdots & \ddots & \vdots & \vdots & \ddots & \vdots \\ \frac{\partial P_n^{(k)}}{\partial \delta_2} & \dots & \frac{\partial P_n^{(k)}}{\partial \delta_n} & \left| \frac{\partial P_n^{(k)}}{\partial |V_2|} \right| & \dots & \left| \frac{\partial P_n^{(k)}}{\partial |V_n|} \right| \\ \frac{\partial Q_2^{(k)}}{\partial \delta_2} & \dots & \frac{\partial Q_2^{(k)}}{\partial \delta_n} & \left| \frac{\partial Q_2^{(k)}}{\partial |V_2|} \right| & \dots & \left| \frac{\partial Q_2^{(k)}}{\partial |V_n|} \right| \\ \vdots & \ddots & \vdots & \vdots & \ddots & \vdots \\ \frac{\partial Q_n^{(k)}}{\partial \delta_2} & \dots & \frac{\partial Q_n^{(k)}}{\partial \delta_n} & \left| \frac{\partial Q_n^{(k)}}{\partial |V_2|} \right| & \dots & \left| \frac{\partial Q_n^{(k)}}{\partial |V_n|} \right| \end{bmatrix} \begin{bmatrix} \Delta \delta_2^{(k)} \\ \vdots \\ \Delta \delta_n^{(k)} \\ \Delta |V_2^{(k)}| \\ \vdots \\ \Delta |V_n^{(k)}| \end{bmatrix} \dots\dots\dots (2-22)$$

Pada permasalahan ini, dimisalkan bahwa bus 1 merupakan *slack bus*. Matriks Jacobian memberikan hubungan yang linier antara perubahan sudut tegangan ($\Delta \delta_i^{(k)}$) dan besar tegangan ($\Delta |V_i^{(k)}|$) dan dengan perubahan daya aktif ($\Delta P_i^{(k)}$) dan daya reaktif ($\Delta Q_i^{(k)}$). Elemen-elemen pada matriks Jacobian merupakan turunan parsial dari persamaan (2-20) dan persamaan (2-21) pada saat $\Delta \delta_i^{(k)}$ dan $\Delta |V_i^{(k)}|$, sehingga dapat dimodelkan seperti persamaan (2-23):

$$\begin{bmatrix} \Delta P \\ \Delta Q \end{bmatrix} = \begin{bmatrix} J_1 & J_2 \\ J_3 & J_4 \end{bmatrix} \begin{bmatrix} \Delta \delta \\ \Delta |V| \end{bmatrix} \dots\dots\dots (2-23)$$

Besarnya tegangan pada bus generator diketahui. Oleh karena itu, apabila sistem terdiri dari n bus dan m bus generator, maka terdapat m persamaan yang menyangkut ΔV dan ΔQ pada kolom matriks jacobian yang dihilangkan. Juga terdapat konstrain daya aktif yaitu $n-1$ dan konstrain daya reaktif $n-1-m$. Sedangkan ukuran matriks jacobian adalah $(2n - 2 - m) \times (2n - 2 - m)$. Untuk elemen J_1 memiliki ukuran matriks $(n - 1) \times (n - 1)$, elemen J_2 memiliki ukuran $(n - 1) \times (n - 1 - m)$, elemen J_3 memiliki ukuran $(n - 1 - m) \times (n - 1)$, dan untuk elemen J_4 memiliki ukuran $(n - 1 - m) \times (n - 1 - m)$.

Persamaan diagonal dan off-diagonal dari elemen J_1 adalah:

$$\frac{\partial P_i}{\partial \delta_i} = \sum_{j \neq i} |V_i| |V_j| |Y_{ij}| \sin(\theta_{ij} - \delta_i + \delta_j) \dots\dots\dots (2-24)$$

$$\frac{\partial P_i}{\partial \delta_j} = - |V_i| |V_j| |Y_{ij}| \sin(\theta_{ij} - \delta_i + \delta_j), j \neq i \dots\dots\dots (2-25)$$

Persamaan diagonal dan off-diagonal dari elemen J_2 adalah:

$$\frac{\partial P_i}{\partial V_i} = 2|V_i| |Y_{ii}| \cos \theta_{ii} + \sum_{j \neq i} |V_j| |Y_{ij}| \cos(\theta_{ij} - \delta_i + \delta_j) \dots\dots\dots (2-26)$$

$$\frac{\partial P_i}{\partial V_j} = |V_i| |Y_{ij}| \cos(\theta_{ij} - \delta_i + \delta_j), j \neq i \dots\dots\dots (2-27)$$

Persamaan diagonal dan off-diagonal dari elemen J_3 adalah:

$$\frac{\partial Q_i}{\partial \delta_i} = \sum_{j \neq i} |V_i| |V_j| |Y_{ij}| \cos(\theta_{ij} - \delta_i + \delta_j) \dots\dots\dots (2-28)$$

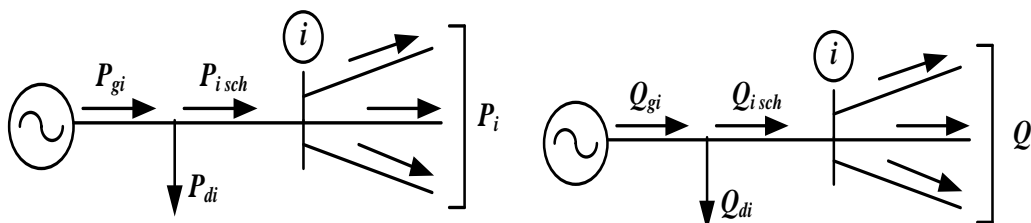
$$\frac{\partial Q_i}{\partial \delta_j} = - |V_i| |V_j| |Y_{ij}| \cos(\theta_{ij} - \delta_i + \delta_j), j \neq i \dots\dots\dots (2-29)$$

Persamaan diagonal dan off-diagonal dari elemen J_4 adalah:

$$\frac{\partial Q_i}{\partial V_i} = -2|V_i| |Y_{ii}| \sin \theta_{ii} - \sum_{j \neq i} |V_j| |Y_{ij}| \sin(\theta_{ij} - \delta_i + \delta_j) \dots\dots\dots (2-30)$$

$$\frac{\partial Q_i}{\partial V_j} = -|V_i| |Y_{ij}| \sin(\theta_{ij} - \delta_i + \delta_j), j \neq i \dots\dots\dots (2-31)$$

Dalam Gambar 2.4 diperlihatkan aliran kesetimbangan daya pada bus i . Untuk mendapatkan persamaan daya *scheduling*, daya sisa (*power residual/power mismatch*) dan perhitungan baru untuk sudut fasa serta tegangan bus yang baru (Grainger & Stevenson, 1994).



Gambar 2.4 (a) Daya Aktif pada Kesetimbangan Daya Bus i , (b) Daya Reaktif pada Kesetimbangan Daya Bus i

Sumber: Grainger & Stevenson (1994:331)

Dari Gambar 2.4, didapatkan persamaan daya *scheduling* sebagai berikut:

$$P_i^{sch} = P_{gi} - P_{di} \dots\dots\dots (2-32)$$

$$Q_i^{sch} = Q_{gi} - Q_{di} \dots\dots\dots (2-33)$$

Dengan P_{gi} adalah jumlah daya aktif yang dibangkitkan sistem dalam mega watt (MW), P_{di} adalah jumlah daya aktif beban dalam mega watt (MW), Q_{gi} adalah jumlah daya reaktif yang dibangkitkan sistem dalam mega volt ampere reaktif (MVAR), dan Q_{di} adalah jumlah daya reaktif beban dalam mega volt ampere reaktif (MVAR).

Persamaan untuk *power mismatch* adalah sebagai berikut:

$$\Delta P_i^{(k)} = P_i^{sch} - P_i^{(k)} \dots\dots\dots (2-34)$$

$$\Delta Q_i^{(k)} = Q_i^{sch} - Q_i^{(k)} \dots\dots\dots (2-35)$$

Sehingga didapatkan tegangan dan sudut baru, yaitu:

$$\delta_i^{(k+1)} = \delta_i^{(k)} + \Delta\delta_i^{(k)} \dots\dots\dots (2-36)$$

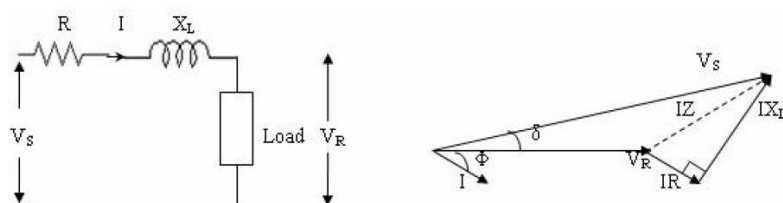
$$|V_i^{(k+1)}| = |V_i^{(k)}| + \Delta |V_i^{(k)}| \dots\dots\dots (2-37)$$

Secara umum prosedur penyelesaian aliran daya dengan menggunakan metode Newton-Raphson adalah sebagai berikut:

1. Membentuk sebuah matriks bus admitansi (Y_{bus})
2. Untuk *load* bus, P_i^{sch} dan Q_i^{sch} ditetapkan, magnitude tegangan dan sudut fasanya dibuat sama dengan nilai dari *slack* bus atau 1,0 dan 0,0. Sebagai contoh: $|V_i^{(0)}| = 1,0$ dan $|\delta_i^{(0)}| = 0,0$. Untuk generator bus, $|V_i|$ dan P_i^{sch} nilainya ditetapkan, sudut fasa dibuat sama dengan sudut fasa *slack* bus, sebagai contoh: $\delta_i^{(0)} = 0,0$.
3. Untuk *load* bus, $P_i^{(k)}$ dan $Q_i^{(k)}$ dihitung dengan menggunakan persamaan (2-20) dan (2-21) sedangkan $\Delta P_i^{(k)}$ dan $\Delta Q_i^{(k)}$ dihitung dengan menggunakan persamaan (2-34) dan (2-35).
4. Untuk generator bus, $P_i^{(k)}$ dan $\Delta P_i^{(k)}$ dihitung dengan menggunakan persamaan (2-20) dan (2-34).
5. Elemen-elemen matriks jacobian ($J_1, J_2, J_3,$ dan J_4) dihitung dengan menggunakan persamaan (2-24) hingga (2-31).
6. Persamaan linear (2-23) diselesaikan dengan faktorisasi *optimally ordered triangular* dan eliminasi Gauss.
7. Magnitude tegangan dan sudut fasa yang baru dihitung dengan menggunakan persamaan (2-36) dan (2-37).
8. Proses ini diulangi sampai nilai dari $\Delta P_i^{(k)}$ dan $\Delta Q_i^{(k)}$ kurang dari nilai akurasi yang telah ditentukan.

2.3 Kapasitor Bank

Kapasitor bank merupakan peralatan listrik yang mempunyai sifat kapasitif yang terdiri dari beberapa kapasitor yang dihubungkan secara paralel untuk mendapatkan kapasitas kapasitif tertentu. Beberapa kegunaan dari kapasitor bank yaitu untuk menyeimbangkan beban induktif, perbaikan faktor daya, penyuplai daya reaktif sehingga memaksimalkan penggunaan daya kompleks (kVA), untuk mengurangi jatuh tegangan, menghindari kelebihan beban transformer, memberikan tambahan daya, serta dapat menghemat daya. Diagram segaris dan diagram fasor sebuah saluran transmisi sebelum dilakukannya kompensasi menggunakan kapasitor bank dapat dilihat pada Gambar 2.5.



Gambar 2.5 Diagram Segaris dan Diagram Fasor Saluran tanpa Kompensasi

Sumber: Kranti & Laxmi (2011:32)

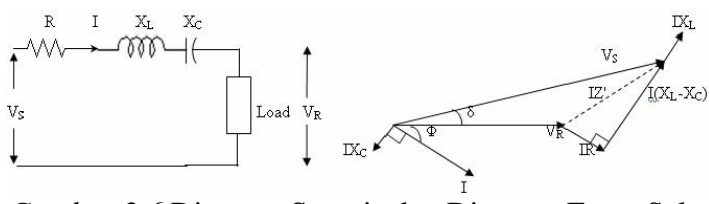
Besarnya jatuh tegangan pada saluran tanpa kompensasi dengan faktor daya tertinggal dapat dinyatakan dengan:

$$V_D = I_R R + I_X X_L \dots\dots\dots (2-38)$$

Berdasarkan metodenya, kompensasi dibagi menjadi kompensasi seri dan kompensasi paralel. Adapun prinsip dari teknik kompensasi seri dan paralel adalah sebagai berikut:

1. Kompensasi Seri

Ketika saluran memiliki nilai perbandingan reaktansi dengan reistansi yang tinggi, reaktansi induktif saluran transmisi dapat dikurangi dengan cara memasang kapasitor secara seri dimana akan menghasilkan jatuh tegangan yang kecil. (Kranti & Laxmi, 2011). Diagram segaris dan diagram fasor sebuah saluran setelah dipasang kompensasi secara seri dapat dilihat dari Gambar 2.6.



Gambar 2.6 Diagram Segaris dan Diagram Fasor Saluran Kompensasi Seri

Sumber: Kranti & Laxmi (2011:31)

Gambar 2.6 menunjukkan diagram fasor kompensasi kapasitor seri pada saat faktor daya tertinggal (beban induktif). Berdasarkan gambar diatas dapat dilihat bahwa setelah dikompensasi seri impedansi saluran menjadi:

$$Z = R + j(X_L - X_C) \dots\dots\dots (2-39)$$

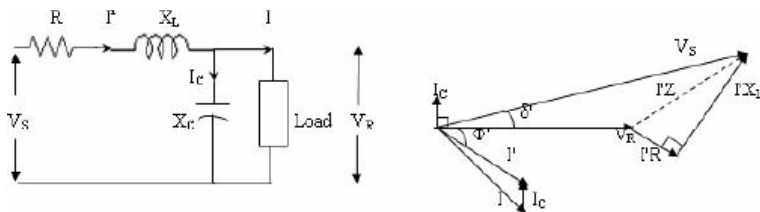
Jatuh tegangan pada saluran dapat dinyatakan dengan persamaan:

$$V_D = I(R \cos\theta + (X_L - X_C) \sin\theta) \dots\dots\dots (2-40)$$

Terbukti secara matematis dengan pemasangan kapasitor secara seri maka besarnya jatuh tegangan yang diakibatkan oleh reaktansi induktif pada saluran dapat ditekan.

2. Kompensasi Paralel

Pada bus yang permintaan daya reaktifnya meningkat, tegangan bus dapat dikontrol dengan cara memasang kapasitor bank secara paralel pada beban tertinggal. Kapasitor bank akan mensuplai sebagian atau seluruh daya reaktif beban, jadi akan mengurangi besar arus sumber yang penting untuk mensuplai beban. Sehingga, jatuh tegangan antara ujung saluran dan beban akan menurun, faktor daya akan meningkat dan keluaran daya aktif yang meningkat (Kranti & Laxmi, 2011). Diagram segaris dan diagram fasor sebuah saluran setelah dipasang kompesansi secara paralel dapat dilihat dari Gambar 2.7.



Gambar 2.7 Diagram Segaris dan Diagram Fasor Kompensasi Paralel
 Sumber: Kranti & Laxmi (2011:32)

Jatuh tegangan pada saluran dapat dinyatakan dengan persamaan:

$$V_D = I_R R + I_X X_L - I_C X_C \dots\dots\dots (2-41)$$

Terbukti secara matematis dengan pemasangan kapasitor secara paralel maka besarnya jatuh tegangan yang diakibatkan oleh reaktansi induktif pada saluran dapat ditekan.

2.4 Flexible Alternating Current Transmission System (FACTS) Devices

Pada akhir tahun 1980, *Electric Power Research Institute* (EPRI) memperkenalkan pendekatan baru untuk memecahkan masalah dalam merancang, mengendalikan dan mengoperasikan sistem tenaga. Konsep yang diajukan dikenal sebagai *Flexible Alternating Current Transmission System* (FACTS). Konsep FACTS pertama diperkenalkan oleh N.G. Hingorani pada 19 April 1988. Sejak saat itu berbagai jenis pengendali FACTS telah direkomendasikan (Multa dkk, 2013).

FACTS merupakan peralatan kontrol modern berbasis semikonduktor, yang memiliki fungsi serba guna dan fleksibel pada jaringan transmisi AC (*Alternating Current*). Penggunaan FACTS dapat memperbaiki performansi sistem tenaga listrik, baik dalam keadaan *steady state* maupun transien, yang meliputi kontrol aliran daya dan tegangan, peningkatan pembebanan pada saluran transmisi, perbaikan dalam pengiriman daya (*Available Transfer Capability*), meredam osilasi, dan perbaikan stabilitas transien (Jaya, 2011). Keuntungan penggunaan FACTS adalah waktu reaksinya yang berkecepatan tinggi dibandingkan dengan waktu reaksi dari peralatan kendali mekanik (Multa dkk, 2013). Dengan investasi yang relatif lebih murah dan waktu pemasangan yang cepat dibandingkan dengan membangun saluran transmisi maupun pembangkit baru, aplikasi peralatan FACTS banyak menjadi pertimbangan utama oleh perusahaan listrik (Indra, 2013).

Berdasarkan penggunaan kontrol, perangkat FACTS diklasifikasikan menjadi:

1. Tipe *Variable Impedance*

Seperti *Static Var Compensator* (SVC), *Thyristor Controlled Series Compensator* (TCSC) dan *Thyristor Controlled Phase Shifting Transformer* (TCPST).

2. Tipe *Voltage Source Converter* (VSC)

Seperti *Static Synchronous Compensator* (STATCOM), *Static Synchronous Series Compensator* (SSSC), *Interline Power Flow Controller* (IPFC) dan *Unified Power Flow Controller* (UPFC).

Dari jenis FACTS device yang ada, yang memiliki *load ability transfer* paling tinggi dan memiliki kapasitas injeksi daya reaktif paling besar adalah UPFC (Rezae & Joorabian, 2011).

2.5 Unified Power Flow Controller (UPFC)

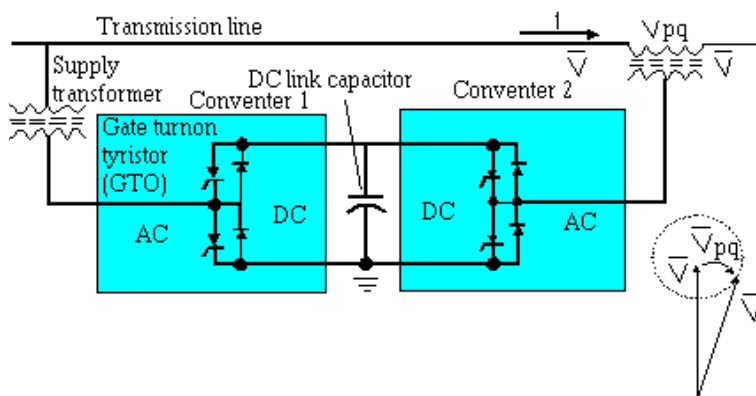
UPFC adalah sebuah piranti FACTS yang dapat mengontrol secara simultan tiga parameter sistem tenaga listrik (impedansi saluran, sudut fasa, dan tegangan). UPFC menggunakan dua buah konverter yang dapat membangkitkan sumber tegangan serempak (*synchronous voltage source*) (Arjana dkk, 2014). UPFC merupakan peralatan FACTS terkini yang telah diimplementasikan dalam sistem tenaga. UPFC menggabungkan antara STATCOM dan SSSC, sehingga UPFC memiliki keunggulan dari STATCOM dan SSSC (Putranto, Hadi & Aridani, 2013).

Dalam konsep aliran daya, UPFC mampu mengontrol secara bersamaan atau secara selektif semua parameter-parameter yang mempengaruhi aliran daya pada saluran transmisi, yaitu tegangan, impedansi, dan sudut fasa. Sebanding dengan kelebihan tersebut, UPFC merupakan alat pengendali yang paling mahal. Sama halnya dengan perangkat FACTS yang lainnya, efektivitas UPFC juga tergantung dengan letak pemasangan serta kapasitasnya pada sistem tenaga listrik. Secara keseluruhan UPFC memiliki lima kelebihan dibanding perangkat lainnya:

1. Meningkatkan kapasitas saluran.
2. Dapat mengalirkan daya secara langsung pada saluran transmisi.
3. Kemampuan meredam osilasi.
4. Kemudahan mengatur tegangan.
5. Dapat mengontrol daya aktif dan reaktif.

2.5.1 Struktur Unified Power Flow Controller (UPFC)

Struktur UPFC pertama kali dikemukakan oleh Gyugyi tahun 1991. Terdiri dari 2 buah *Voltage Sourced Converters* (VSC), yang saling terhubung dengan *Common DC Link* melalui *DC Storage Capacitor*. Setiap konverter terhubung ke sistem melalui *coupling transformer*, dimana konverter 1 terhubung paralel dengan saluran transmisi melalui *shunt transformer* (*Boosting Transformer*), sedangkan konverter 2 terhubung seri dengan saluran transmisi melalui *series transformer* (*Exciting Transformer*). Lebih jelasnya dapat dilihat pada Gambar 2.8.



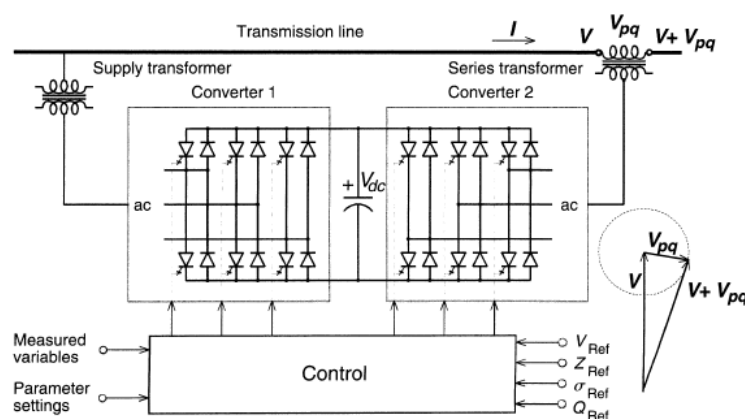
Gambar 2.8 Struktur Dasar UPFC

Sumber: Indra (2013:20)

VSC merupakan peralatan semikonduktor jenis *fully controlled*, misalnya IGBT (*Insulated Gate Bipolar Transistor*) atau *Thyristor GTO (Gate Turn Off)*. Walaupun IGBT merupakan peralatan *switching* yang lebih cepat dari GTO, namun karena frekuensi *switching* dan orde harmonisnya lebih tinggi, maka UPFC dengan GTO menjadi pilihan yang lebih baik dari pada IGBT jika dilihat dari harga, berat, *volume* dan *noise* yang ditimbulkan, dan dapat dimatikan (*turn off*) dengan menerapkan signal gerbang negatif.

2.5.2 Prinsip Kerja *Unified Power Flow Controller (UPFC)*

Secara konsep, prinsip kerja dari UPFC dapat digambarkan sebagai *Voltage Source Converter (VSC)* yang merepresentasikan keadaan fundamental dari fasor tegangan V_{pq} yang besar tegangannya dapat diatur ($V_{pqmin} \leq V_{pq} \leq V_{pqmax}$) dan sudut ρ ($0 \leq \rho \leq 2\pi$) searah dengan saluran transmisi. UPFC terdiri dari dua konverter dimana dalam implementasinya merupakan VSC menggunakan semikonduktor *Thyristor* jenis *Gate Turn Off (GTO)* seperti yang ditunjukkan pada Gambar 2.9:



Gambar 2.9 UPFC dengan 2 Buah Voltage Source Converter (VSC)

Sumber: Hingorani dan L.Gyugi (2000:300)

UPFC terdiri dari *Exciting Transformer* (ET) yang terhubung seri dengan saluran, *Boosting Transformer* (BT) yang terhubung paralel dengan saluran, serta dua buah *Voltage Source Converter* (VSC) yang masing-masing terhubung secara paralel dan seri dengan saluran transmisi melalui *Coupling Transformer* yaitu BT dan ET. Dua konverter yang ada dalam Gambar 2.9 dinamakan konverter 1 dan konverter 2 yang dihubungkan oleh *DC link capacitor*. Operasi kedua konverter tersebut diasumsikan sebagai konverter daya AC-AC yang ideal, dimana daya aktif dapat mengalir secara bebas pada kedua arah diantara kedua konverter dan kedua konverter mampu membangkitkan atau menyerap daya reaktif pada terminal keluarannya secara independen.

Konverter 2 menjadi fungsi utama dari UPFC yaitu menginjeksikan tegangan V_{pq} dan sudut fasa ρ melalui transformator yang terpasang seri dengan saluran transmisi. Tegangan yang diinjeksikan ini merupakan tegangan yang sinkron dengan tegangan pada saluran transmisi tersebut. VSC pertama atau konverter 1 juga dinamakan *Voltage Source Converter Exciter* (VSC-E) karena konverter ini menyediakan daya aktif ke konverter 2 yang selanjutnya oleh konverter 2 digunakan untuk menginjeksi tegangan dan daya reaktif ke saluran transmisi melalui transformator yang terpasang seri pada saluran transmisi. VSC-E ini beroperasi sebagai penyearah yang mengubah arus AC menjadi DC. VSC kedua atau konverter 2 juga dinamakan sebagai *Voltage Source Converter Booster* (VSC-B) yang berfungsi menginjeksikan tegangan dan daya reaktif ke saluran transmisi. VSC-B ini mendapat daya dari VSC-E atau konverter 1 dan mengubah arus DC yang diterima menjadi arus AC sehingga cara kerjanya seperti inverter.

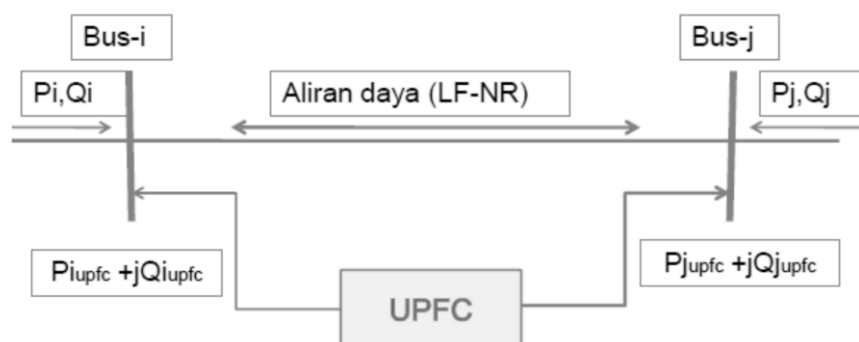
Arus yang mengalir bebas pada saluran transmisi tersebut akan mengalirkan daya aktif maupun reaktif diantara kedua bus. Aliran daya reaktif juga akan mengalir pada sisi tegangan AC konverter 2 yang kemudian disalurkan melalui transformator seri. Daya reaktif yang mengalir pada sisi tegangan DC konverter yang telah diubah oleh konverter menjadi tegangan DC, kemudian oleh konverter 1 disalurkan ke konverter 2 dan diubah menjadi tegangan AC yang kemudian menginjeksikan daya aktif ke transformator seri.

Fungsi utama dari konverter 1 adalah menyerap daya aktif yang dibutuhkan oleh konverter 2 melalui DC link sebagai akibat dari injeksi tegangan yang dilakukan konverter 2 ke saluran transmisi melalui transformator yang terhubung seri dengan saluran transmisi tersebut. Besarnya kebutuhan daya aktif pada konverter 2 yang direpresentasikan pada kapasitor DC kemudian diubah kembali ke saluran transmisi melalui transformator yang

terhubung paralel dengan saluran transmisi. Konverter 1 juga dapat menyerap atau menghasilkan daya reaktif tergantung kondisi sistem tenaga dan mode operasi kendali UPFC.

2.5.3 Pemodelan *Unified Power Flow Controller* (UPFC)

Untuk mempelajari efek pemasangan UPFC pada sistem daya dengan kondisi *steady*, maka diperlukan pemodelan UPFC untuk menghitung aliran daya. Terdapat dua tipe untuk pemodelan UPFC, yaitu pemodelan *coupled* dan *decoupled*. Pemodelan *coupled* dimodelkan dengan sebuah sumber tegangan yang dipasang seri dengan impedansi pada saluran transmisi. Sedangkan pemodelan *decoupled* dimodelkan dengan dua bus terpisah. Pemodelan *coupled* lebih sulit dibandingkan dengan pemodelan *decoupled*, karena harus merubah Jacobian matriks sistem jika ingin menggunakannya sedangkan pemodelan *decoupled* dapat dengan mudah digunakan pada metode analisis aliran daya sederhana tanpa harus mengubah Jacobian matriks sistem. Pemodelan matematis UPFC yang akan digunakan untuk menyelesaikan masalah optimasi UPFC ditunjukkan pada Gambar 2.10.



Gambar 2.10 Pemodelan Matematis Steady State UPFC

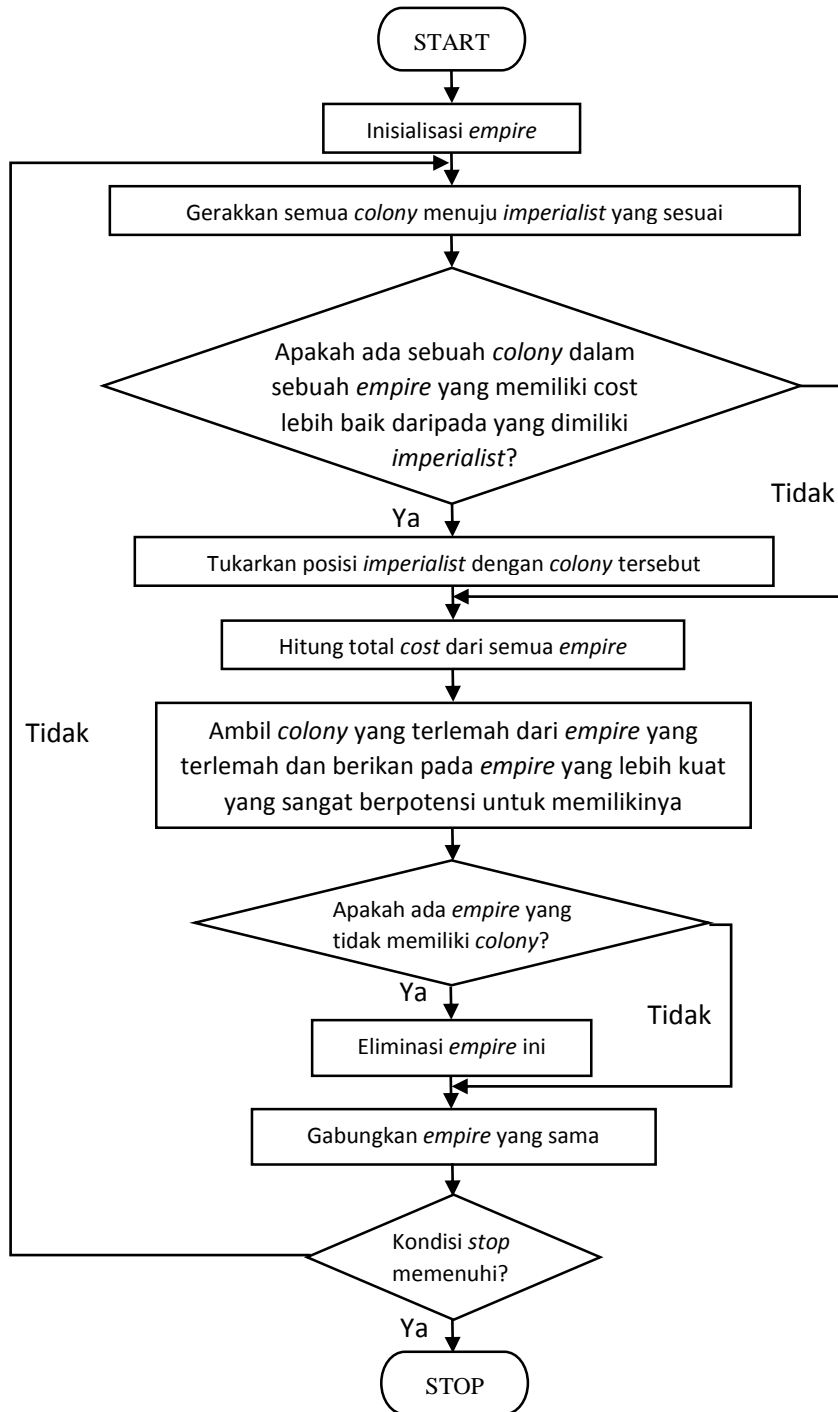
Sumber : Juningtijastuti (2010:14)

Diasumsikan UPFC dipasang ditengah saluran transmisi dan tidak ada rugi-rugi pada UPFC. Meskipun UPFC dapat mengontrol aliran daya, UPFC tidak bisa membangkitkan daya nyata sendiri. Nilai dari P_{upfc} dan Q_{upfc} dapat diatur ke nilai sembarang yang masih dalam batas kapasitas UPFC untuk memperbaiki tegangan pada bus.

2.6 *Imperialist Competitive Algorithm* (ICA)

Metode yang digunakan untuk optimasi lokasi penempatan dan kapasitas *Unified Power Flow Control* (UPFC) adalah *Imperialist Competitive Algorithm* (ICA). Algoritma ini diperkenalkan oleh Esmail Atashpaz pada tahun 2007. ICA merupakan algoritma evolusioner yang terinspirasi dari kompetisi kekuasaan (*imperialist competition*). ICA

mensimulasikan proses sosial politik dari imperialisme dan kompetisi kekuasaan. Tahapan penyelesaian dalam metode ICA ditunjukkan pada Gambar 2.11.



Gambar 2.11 Diagram Alir Imperialist Competitive Algorithm

Sumber : Atashpaz & Lucas (2007:2)

Sama halnya dengan algoritma evolusioner lain, ICA dimulai dengan populasi awal. Setiap individu dari populasi disebut *country*. Beberapa *country* terbaik dipilih sebagai *imperialist* dan yang lain membentuk *colony* yang digunakan oleh penjajah.

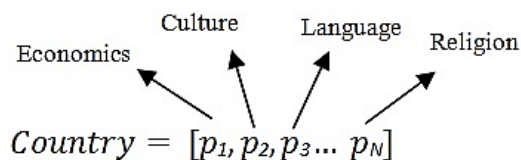
Imperialist bersama-sama dengan *colony* yang dimiliki membentuk beberapa *empire*. Setelah membentuk *empire* awal, *colony* pada setiap *empire* bergerak menuju *imperialist* yang relevan. Pergerakan ini adalah model sederhana dari kebijakan asimilasi yang diberikan oleh negara *imperialist*. Total kekuatan dari sebuah *empire* tergantung pada kekuatan dari *imperialist* dan kekuatan dari *colony*. Fakta ini dimodelkan dengan mendefinisikan total kekuatan dari sebuah *empire* merupakan kekuatan dari *imperialist* ditambah dengan presentase dari rata-rata kekuatan *colony*. Tahapan-tahapan tersebut akan dijelaskan secara rinci pada sub bab berikut.

2.6.1 Pembangkitan *Empire* Awal

Tujuan akhir dari optimasi adalah mendapatkan solusi optimal dari suatu permasalahan. ICA membentuk sebuah *array* dari nilai variabel yang dioptimasi. Pada algoritma lain, seperti GA, *array* ini disebut kromosom, maka ICA ada istilah *country*. Sebuah *country* adalah 1 x *Nvar array*. *Array* ini didefinisikan sebagai berikut.

$$country = (P_1, P_2, P_3, \dots, P_{Nvar}) \dots\dots\dots (2-42)$$

P_i adalah variabel yang akan dioptimasi. Setiap variabel dalam suatu *country* dapat direpresentasikan sebagai karakteristik sosio-politik dari sebuah *country*. Dari sudut pandang ini, semua algoritma akan melakukan pencarian untuk *country* yang terbaik yang memiliki kombinasi dari karakteristik sosial politik seperti budaya, bahasa, kebijakan politik, maupun agama. Dari sisi optimasi, hal ini akan memicu penemuan solusi optimal dari permasalahan, solusi dengan nilai *cost* terbaik. Gambar 2.12 menunjukkan penggambaran dari negara dengan menggunakan beberapa karakteristik sosial politik.



Gambar 2.12 Kandidat Solusi dari Permasalahan Country

Sumber: Siddiq (2012:28)

Cost dari sebuah negara diperoleh dengan mengevaluasi *cost function* f pada variabel ($P_1, P_2, P_3, \dots, P_{Nvar}$).

$$cost = f(country) = f(P_1, P_2, P_3, \dots, P_{Nvar}) \dots\dots\dots (2-43)$$

Untuk memulai optimasi, *country* awal yang berukuran $N_{country}$ dibentuk terlebih dahulu. Beberapa *country* yang terbaik akan dipilih sebagai *imperialist* untuk memimpin sebuah *empire*. Sisa dari populasi akan membentuk *colony* yang dimiliki oleh *empire*. Sebuah *empire* akan terdiri dari satu *imperialist* dan beberapa *colony*. Pembagian *colony* harus didasarkan kekuatan dari *imperialist*. Untuk membagi *colony* berdasarkan *imperialist* dengan tepat, maka *cost imperialist* harus dinormalisasi terlebih dahulu dengan persamaan berikut.

$$C_n = c_n - \max\{c_i\} \dots\dots\dots (2-44)$$

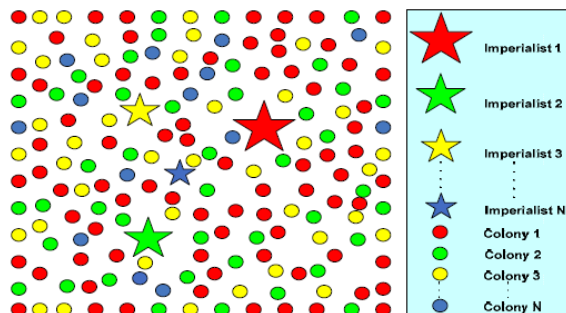
Dengan c_n merupakan *cost* dari *imperialist* ke-n, dan C_n adalah *cost* yang sudah dinormalisasi. Setelah itu, kekuatan masing-masing *imperialist* didefinisikan sebagai berikut.

$$p_n = \left| \frac{c_n}{\sum_{i=1}^{N_{imp}} c_i} \right| \dots\dots\dots (2-45)$$

Kemudian jumlah *colony* awal untuk sebuah *empire* ke-n adalah sebagai berikut.

$$N.C_n = \text{round}\{P_n \cdot N_{col}\} \dots\dots\dots (2-46)$$

$N.C_n$ adalah jumlah awal *colony* dari *empire* ke-n dan N_{col} merupakan jumlah *colony* awal. Untuk membagi *colony*, $N.C_n$ dari *colony* secara random dipilih dan diberikan pada *imperialist* ke-n, *colony* tersebut bersama dengan *imperialist* ke-n akan membentuk *empire* ke-n. Gambar 2.13 menunjukkan *empire* awal.

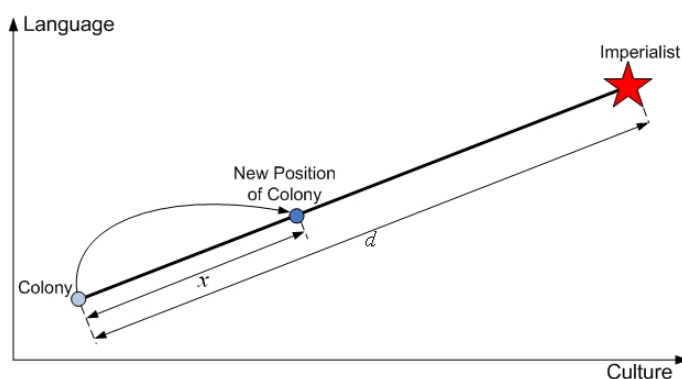


Gambar 2.13 Empire Awal
 Sumber: Siddiq (2012:29)

Seperti yang ditunjukkan pada gambar tersebut, bahwa semakin besar *empire* maka semakin banyak pula *colony* yang dimiliki. Pada gambar diatas *imperialist* 1 membentuk *empire* terkuat dan secara otomatis juga memiliki *colony* terbanyak.

2.6.2 Pergerakan Colony Menuju Imperialist (Asimilasi)

Asimilasi adalah proses pada kelompok minoritas dengan cepat beradaptasi untuk menjadi sebuah kelompok yang memiliki budaya yang kuat. Kebijakan asimilasi membuat *imperialist* mencoba untuk mendekati *colony* guna menjadikannya sebagai bagian dari *empire*. Negara *imperialist* membuat *colony* bergerak menuju dirinya. Gambar 2.14 menunjukkan pergerakan dari *colony* menuju *imperialist*. Dengan memperhitungkan permasalahan optimasi 2 dimensi, *colony* ditarik oleh *imperialist* pada sumbu budaya dan bahasa. *Colony* akan menjadi lebih dekat dengan *imperialist* pada sumbu tersebut. Pergerakan ini apabila dilanjutkan terus menerus maka akan membuat semua *colony* akan berpindah menuju *imperialist*.



Gambar 2.14 Pergerakan Colony Menuju Imperialist

Sumber: Siddiq (2012:29)

Pada gambar tersebut x adalah variabel random yang terdistribusi seragam. Sebuah *colony* bergerak menuju *imperialist* sebesar x unit. Posisi baru *colony* ditunjukkan dengan warna yang lebih gelap. Arah dari pergerakan adalah vektor dari *colony* ke *imperialist*.

$$x \sim U(0, \beta xd) \dots\dots\dots (2-47)$$

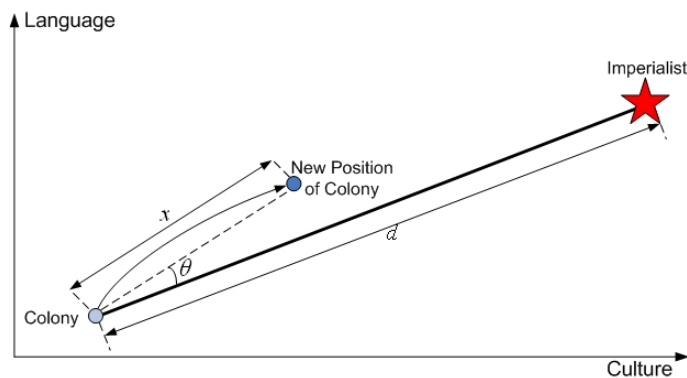
Nilai β adalah sebuah angka yang tidak lebih dari 1 sehingga membuat *colony* bergerak lebih dekat dengan *imperialist* dari kedua sisi dan d adalah jarak antara *colony* dengan *imperialist*.

Asimilasi *colony* oleh negara *imperialist* tidak menghasilkan pergerakan yang secara langsung menuju *imperialist*. Arah pergerakan belum tentu vektor dari *colony* ke *imperialist*. Untuk memodelkan kenyataan ini jumlah acak penyimpangan ditambahkan ke arah gerakan

tujuan untuk meningkatkan kemampuan daerah pencarian di sekitar negara *imperialist*. Gambar 2.15 menunjukkan arah yang baru. Pada gambar tersebut θ adalah parameter yang terdistribusi seragam.

$$\theta \sim U(-\gamma, \gamma) \dots \dots \dots (2-48)$$

Notasi γ adalah parameter yang mengatur penyimpangan dari arah awal. Namun, nilai β dan γ tidak dipilih sembarangan untuk menghasilkan konvergensi yang baik untuk menuju global minimum.



Gambar 2.15 Pergerakan Colony Menuju Imperialist dalam Penyimpangan Acak

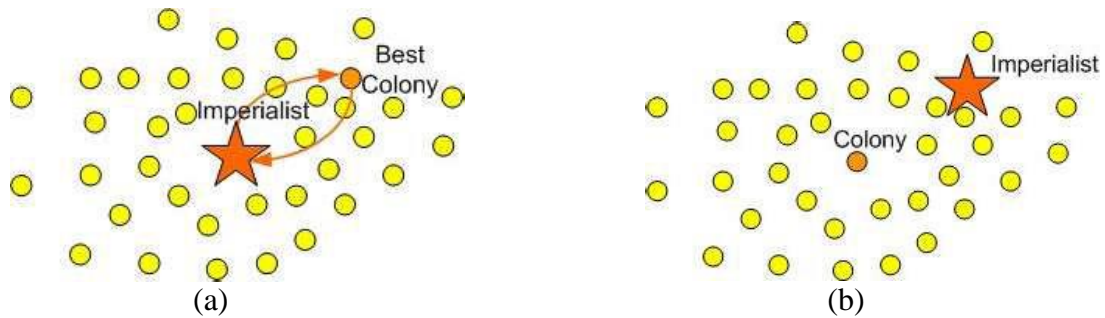
Sumber: Siddiq (2012:30)

2.6.3 Revolusi

Revolusi adalah perubahan dasar pada struktur organisasi yang mengambil tempat secara relatif pada periode waktu. Pada terminologi ICA, revolusi menyebabkan sebuah *country* tiba-tiba berubah karakteristik sosial politik. Walaupun sudah diasimilasi oleh *imperialist*, *colony* secara acak merubah posisi pada sumbu sosial politik. Revolusi meningkatkan eksplorasi dari algoritma dan mencegah konvergensi negara menuju lokal minimum. Kecepatan revolusi pada algoritma menunjukkan presentase *colony* pada setiap *empire* yang akan merubah posisi secara random. Nilai revolusi yang sangat tinggi menurunkan kualitas eksploitasi algoritma dan dapat mengurangi kecepatan konvergensi.

2.6.4 Pertukaran Posisi Antara *Imperialist* dengan *Colony*

Ketika *colony* bergerak menuju *imperialist*, sebuah *colony* mungkin bisa memiliki *cost* yang lebih baik daripada yang dimiliki *imperialist*. Ketika hal ini terjadi maka pertukaran posisi antara *imperialist* dengan *colony* akan terjadi. Kemudian algoritma akan melanjutkan dengan *imperialist* baru tersebut.



Gambar 2.16 (a) Pertukaran Posisi Antara *Imperialist* dan *Colony*, (b) Posisi *Imperialist* Utama Setelah Pertukaran Posisi

Sumber: Siddiq (2012:32)

2.6.5 Penggabungan *Empire* yang Sama

Pada pergerakan *colony* dan *imperialist* menuju *global minimum*, beberapa *imperialist* mungkin akan bergerak ke posisi yang sama. Jika jarak antara dua *imperialist* kurang dari jarak *threshold*, maka kedua *imperialist* akan membentuk *empire* yang baru dan *imperialist* baru pada posisi kedua *imperialist* bertemu.

2.6.6 Kekuatan Total dari Sebuah *Empire*

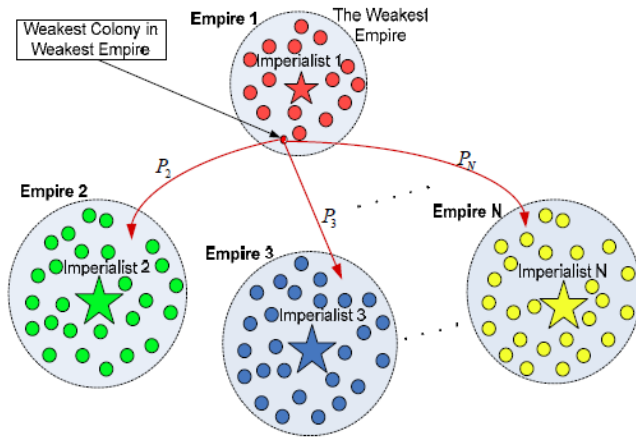
Imperialist memiliki pengaruh yang besar terhadap kekuatan *empire*, namun kekuatan *colony* juga memberi pengaruh walaupun kecil. Total *cost* dari sebuah *empire* didefinisikan sebagai jumlah antara *cost imperialist* dengan rata-rata *cost colony* yang dimiliki *imperialist* dari satu *empire*. Nilai ξ menunjukkan pengaruh kontribusi dari *colony*.

$$T.C._n = cost(imperialist_n + \xi \text{ mean}\{cost(colonies\ of\ empire_n)\}) \dots \dots \dots (2-49)$$

Dengan $T.C._n$ adalah total *cost* dari *empire* ke- n dan ξ adalah nilai positif kurang dari satu, sehingga menyebabkan kekuatan total *empire* lebih dipengaruhi oleh *imperialist* daripada *colony*.

2.6.7 *Imperialist Competition*

Semua *empire* berusaha untuk memiliki *colony* dari *empire* yang lain dan menguasai mereka. Kompetisi kekuasaan secara berangsur-angsur menurunkan kekuatan dari *empire* yang lemah dan meningkatkan kekuatan *empire* yang kuat. Kompetisi ini dimodelkan dengan hanya mengambil beberapa atau satu *colony* terlemah yang dimiliki oleh *empire* yang terlemah diantara semua *empire* dan membuat kompetisi antara semua *empire* untuk memiliki *colony* tersebut.



Gambar 2.17 Kompetisi Kekuasaan Imperialist

Sumber: Siddiq (2012:34)

Berdasarkan total kekuatan, pada kompetisi ini, setiap *empire* akan memiliki kemungkinan mengambil *colony* tersebut. Dengan kata lain, *colony* belum tentu akan dimiliki oleh *empire* yang lebih kuat, namun *empire* tersebut memiliki peluang yang lebih besar untuk memiliki *colony*.

Untuk memulai kompetisi, maka terlebih dahulu mencari peluang kepemilikan dari setiap *empire* berdasarkan pada total kekuatan masing-masing *empire*. Peluang kepemilikan P_p sebanding dengan total kekuatan yang dimiliki *empire*. Normalisasi total *cost* dari sebuah *empire* secara sederhana diperoleh dari persamaan berikut.

$$N.T.C._n = T.C._n - \max\{T.C._i\} \dots \dots \dots (2-50)$$

Notasi $T.C._n$ dan $N.T.C._n$ adalah *total cost* dan normalisasi *total cost* yang telah dinormalisasi dari *empire* ke- n secara berurutan. Setelah *total cost* dinormalisasi, peluang kepemilikan dari tiap *empire* diberikan sebagai berikut.

$$p_{pn} = \left| \frac{N.T.C._n}{\sum_{i=1}^N N.T.C._i} \right| \dots \dots \dots (2-51)$$

Untuk membagi *colony* yang terlemah kepada *empire-empire*, vektor P dibentuk sebagai berikut:

$$P = [P_{p1}, P_{p2}, P_{p3}, \dots, P_{Nimp}] \dots \dots \dots (2-52)$$

Kemudian dibuat sebuah vektor R dengan ukuran yang sama seperti P yang elemennya terdistribusi seragam secara random.

$$R = [r_1, r_2, r_3, \dots, r_{Nimp}] \dots \dots \dots (2-53)$$

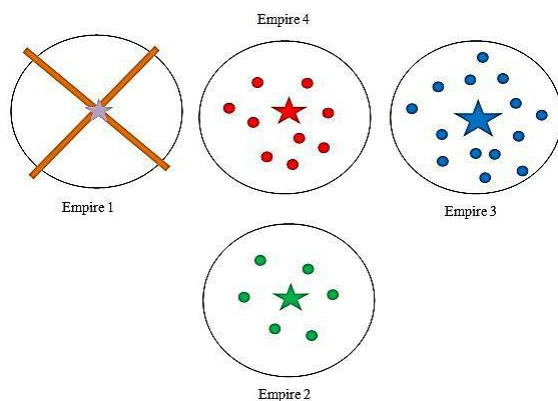
$$D = P - R = [D_1, D_2, D_3, \dots, D_{Nimp}]$$

$$= [P_{p1} - r_1, P_{p2} - r_2, P_{p3} - r_3, \dots, P_{Nimp} - r_{Nimp}] \dots \dots \dots (2-54)$$

Berdasarkan vektor D , *colony* yang disebutkan dikendalikan oleh *colony* yang memiliki D yang paling besar. Proses dari pemilihan sebuah *empire* menggunakan proses *roulette wheel* sama halnya yang digunakan pada pemilihan *parent* pada GA. Namun pada metode pemilihan ini dilakukan lebih cepat daripada *roulette wheel* konvensional. Karena ICA tidak memerlukan perhitungan fungsi distribusi kumulatif dan seleksi didasarkan hanya pada nilai peluang. Oleh karena itu, proses seleksi *empire* hanya dapat menggantikan *roulette wheel* pada GA dan meningkatkan kecepatan eksekusi.

2.6.8 Eleminasi *Empire* Terlemah

Empire terlemah akan hilang dalam kompetisi kekuasaan dan *colony* dari *empire* tersebut akan dibagikan kepada *empire* yang lain. Untuk memodelkan mekanisme penghilangan, kriteria yang berbeda dapat didefinisikan untuk memisahkan *empire* yang lemah.



Gambar 2.18 Eleminasi *Empire* Terlemah

Sumber: Siddiq (2012:35)

2.6.9 Konvergensi

Setelah semua *empire* runtuh kecuali satu yang terkuat maka semua *colony* akan dikuasai *empire* yang terkuat. Pada dunia ideal yang baru, semua *colony* akan mempunyai posisi dan *cost* yang sama dengan *imperialist*. Pada kondisi ini, maka kompetisi kekuasaan berakhir dan algoritma berhenti.

Langkah-langkah utama pada ICA dapat dirangkum dalam *pseudocode* berikut:

1. Pilih titik random pada fungsi dan inisialisasi *empire*.
2. Gerakkan *colony* menuju *imperialist* yang relevan (asimilasi).
3. Secara random, ubahlah posisi dari beberapa *colony* (revolusi).
4. Jika ada sebuah *colony* yang memiliki *cost* lebih baik daripada *imperialist*, tukarkanlah posisi dari *colony* tersebut dengan *imperialist*.
5. Gabungkan *empire* yang sama.
6. Hitung *total cost* dari semua *empire*.
7. Ambil *colony* terlemah dari *empire* terlemah dan berikan kepada salah satu *empire* (*imperialist competition*).
8. Hilangkan *empire* yang paling buruk.
9. Jika kondisi berhenti dipenuhi, berhenti, jika tidak, kembali ke langkah 2.

Dari langkah-langkah tersebut diharapkan negara-negara untuk bertemu pada global minimum dari *cost function*. Kriteria yang berbeda dapat digunakan untuk menghentikan algoritma. Salah satu yang dapat digunakan adalah maksimum iterasi dari algoritma, yang disebut maksimum dekade. Cara yang lain adalah ketika hanya satu *empire* yang tersisa maka ICA akan berhenti.